

## Voltage THD Minimization in Multilevel Cascade Inverters Using Repetitive Quadratic Programming

Mehdi Mohammadzamani<sup>1</sup>, *Ph.D. Student*, Majid Moazzami<sup>1,2</sup>, *Assistant Professor*, Iman Sadeghkhanian<sup>1,2</sup>, *Assistant Professor*

<sup>1</sup>Department of Electrical Engineering- Najafabad Branch, Islamic Azad University, Najafabad, Iran.

<sup>2</sup>Smart Microgrid Research Center- Najafabad Branch, Islamic Azad University, Najafabad, Iran.  
mehdi.m.zamani@gmail.com, m\_moazzami@pel.iaun.ac.ir, sadeghkhanian@gmail.com

### Abstract

The multilevel cascade inverter is one of the most widely used power-electronics based interfaces in electrical distribution systems. Due to high losses and harmonics, the switching frequency of the inverter should be low in medium and high power applications. For this reason, the conventional carrier wave-based sinusoidal pulse modulation (PWM) and space vector PWM that have high switching frequencies cannot be used in these applications. The optimal PWM methods for inverters with step modulation result in lower total harmonic distortion (THD) in output voltage than other common modulation methods. However, one of the major disadvantages of these methods is that the optimal switching angles should be determined using the switching table, limiting the application of the optimal PWM. This paper proposes a method for determination of switching angles by using the iterative quadratic programming method. In each iteration, the proposed method calculates the switching angles by solving the quadratic sub equations with equality constraints and linear equations. Also in the appropriate conditions, global and asymmetric convergences are faster, more accurate, and more efficient, and there is no need for much time and memory for switching angles determination. The optimum switching angles minimize the switching frequency, switching losses, and THD in voltage and current of a three-phase cascade multilevel inverter with step modulation. Also, the power circuit breakers are switched on and off only once in each period. The effectiveness of the proposed method is evaluated through simulation case studies in MATLAB environment.

**Keywords:** iterative quadratic programming, multilevel inverter, total harmonic distortion, step modulation

**Received:** 4 January 2021

**Revised:** 23 February 2021

**Accepted:** 30 April 2021

**Corresponding Author:** Dr. Majid Moazzami

**Citation:** M. Mohammadzamani, M. Moazzami, I. Sadeghkhanian, "Voltage THD minimization in multilevel cascade inverters using repetitive quadratic programming", Journal of Intelligent Procedures in Electrical Technology, vol. 12, no. 48, pp. 31-42, March 2022 (in Persian).

## بهینه‌سازی اعوجاج هارمونیک کل ولتاژ و جریان در اینورترهای چند-سطحی آبشاری با استفاده از برنامه‌ریزی درجه دوم تکراری

مه‌دی محمدزمانی<sup>۱</sup>، مجید معظمی<sup>۱،۲</sup>، ایمان صادق خانی<sup>۱،۲</sup>

۱- دانشکده مهندسی برق - واحد نجف‌آباد، دانشگاه آزاد اسلامی، نجف‌آباد، ایران

۲- مرکز تحقیقات ریزشیکه‌های هوشمند- واحد نجف‌آباد، دانشگاه آزاد اسلامی، نجف‌آباد، ایران  
mehdi.m.zamani@gmail.com, m\_moazzami@pel.iaun.ac.ir, sadeghkhani@gmail.com

**چکیده:** با توجه به تلفات کلیدزنی و هارمونیک‌هایی که در کلیدزنی وجود دارد، در کاربردهای توان متوسط و توان بالا، باید فرکانس کلیدزنی کلیدها پایین باشد و از طرفی اعوجاج هارمونیک کل (THD) ولتاژ و جریان نیز مطابق استانداردهای معتبر در کمترین مقدار ممکن قرار گیرد. به همین دلیل امکان استفاده از روش‌های رایج مدولاسیون پهنای پالس (PWM) سینوسی مبتنی بر موج حامل یا PWM بردار فضایی که دارای فرکانس کلیدزنی بالایی هستند، وجود ندارد. روش‌های مدولاسیون پهنای باند بهینه PWM، برای اینورترهایی که از مدولاسیون پله استفاده می‌کنند منجر به THD ولتاژ خروجی کمتری نسبت به دیگر روش‌های رایج مدولاسیون می‌شوند. اما یکی از معایب بسیار مهم این روش‌ها محاسبه زاویه‌های کلیدزنی بهینه است که بایستی در جدول سوئیچینگ به دنبال آنها گشت که این امر کاربرد PWM بهینه را محدود می‌نماید. در این مقاله راهکاری ارائه شده است که زاویه‌های کلیدزنی با استفاده از روش برنامه‌ریزی درجه دوم تکراری که یکی از روش‌های کاربردی برای حل تکراری مسایل بهینه‌سازی با قیود غیرخطی می‌باشد بدست می‌آید و در مقایسه با روش‌های برنامه‌ریزی درجه دوم تکراری موجود، در هر تکرار زاویه‌های کلیدزنی را با حل زیر مسئله‌های درجه دوم با قیود تساوی و دستگاه‌های معادلات خطی می‌یابد. و همچنین تحت شرایط مناسب، همگرایی سراسری و همگرایی مجانبی دارای سرعت، دقت و کارایی بیشتری می‌باشد و نیاز به زمان و حافظه زیاد برای بدست آوردن زاویه‌های کلیدزنی نیست. همچنین THD ولتاژ و جریان در یک اینورتر چند-سطحی آبشاری سه‌فاز با مدولاسیون پله حداقل می‌شود. زاویه‌های کلیدزنی مطلوب منجر به حداقل شدن فرکانس کلیدزنی، تلفات کلیدزنی و THD ولتاژ و جریان خواهند شد. همچنین کلیدهای قدرت در هر دوره تناوب، تنها یک بار قطع و وصل می‌شوند. کارایی راهکار پیشنهادی از طریق مطالعات شبیه‌سازی در نرم افزار متلب ارزیابی می‌شوند.

**کلمات کلیدی:** اینورتر چند-سطحی، برنامه‌ریزی درجه دوم تکراری، مدولاسیون پله، هارمونیک‌های توزیع شده

تاریخ ارسال مقاله: ۱۳۹۹/۱۰/۱۵

تاریخ بازنگری مقاله: ۱۳۹۹/۱۲/۵

تاریخ پذیرش مقاله: ۱۴۰۰/۲/۱۰

نام نویسنده‌ی مسئول: دکتر مجید معظمی

نشانی نویسنده‌ی مسئول: نجف‌آباد- بلوار دانشگاه- دانشگاه آزاد اسلامی واحد نجف‌آباد- دانشکده مهندسی برق

## ۱- مقدمه

اینورترهای چندسطحی به‌طور گسترده در سیستم‌های قدرت با توان‌های کم، متوسط و بالا مورد استفاده قرار می‌گیرند [۱-۳]. امروزه مباحث مهمی که در کاربردهای الکترونیک قدرت دنبال می‌شود، کاهش اعوجاج هارمونیک کل (THD) ولتاژ و جریان و همچنین تلفات کلیدزنی است. در مرجع [۴] راه‌حل‌های کاهش THD ولتاژ و جریان برای اینورترهای چند-سطحی تک‌فاز و سه‌فاز، بررسی شده است. روش‌های مدولاسیون مختلفی برای اینورترهای چند-سطحی وجود دارد. یکی از رایج‌ترین روش‌ها در کاربردهای صنعتی، روش کلاسیک مدولاسیون پهنای باند سینوسی مبتنی بر موج حامل<sup>۲</sup> (SPWM) است که از روش جابجایی زاویه برای کاهش هارمونیک‌های ولتاژ بار استفاده می‌کند [۴-۶]. در SPWM، زاویه کلیدزنی با مقایسه سیگنال مرجع و سیگنال دندان‌اره‌ای مشخص می‌شود. زاویه کلیدزنی را می‌توان به راحتی توسط یک ریز پردازنده یا یک پردازشگر سیگنال دیجیتال<sup>۳</sup> (DSP) محاسبه کرد. روش PWM بردارفضایی نیز در صنعت بسیار رایج است [۷،۸]. محاسبه زاویه‌های کلیدزنی در PWM بردارفضایی نسبت به SPWM سخت‌تر است، هر چند که می‌توان این کار را به راحتی توسط یک DSP انجام داد. اما مشکل روش‌های فوق تلفات کلیدزنی بالا است زیرا در یک سیکل، کلیدهای قدرت چندین بار قطع و وصل می‌شوند. این مسئله باعث صدمه دیدن کلیدهای قدرت در اینورترهای توان متوسط و توان بالا می‌شود. پس لازم است برای کلیدزنی از روش‌هایی با فرکانس کلیدزنی پایین استفاده کرد. روش دیگر مدولاسیون برای اینورترهای چند-سطحی، روش مدولاسیون PWM بهینه است که شامل مدولاسیون پله [۹-۷]، حذف هارمونیک انتخابی [۱۰] و مدولاسیون بهینه ترکیبی [۱۱] است. در روش PWM بهینه با توجه به تحلیل سری فوریه، مجموع معادلاتی که متغیرهای آنها زوایای کلیدزنی بوده برای کاهش THD ولتاژ و حذف هارمونیک‌های مرتبه پائین ولتاژ مورد استفاده قرار می‌گیرند، به‌دست می‌آیند. معمولاً این معادلات غیرخطی هستند. روش‌های متعددی از جمله روش تکرار نیوتن رافسون با چندین متغیر [۸]، روش‌های مبتنی بر تئوری چندجمله‌ای متقارن [۱۳] و روش‌های مبتنی بر الگوریتم ژنتیک [۱۲،۱۳] برای حل این معادلات غیرخطی پیشنهاد شده است. یکی دیگر از روش‌های کاهش فرکانس کلیدزنی روش حذف هارمونیک‌های انتخابی<sup>۴</sup> (SHE) است. اما عیب SHE این است که با وجود حذف برخی هارمونیک‌های فرکانس پایین، THD ولتاژ را حداقل نمی‌کند [۱۳]. همچنین محاسبات لازم برای به‌دست آوردن زاویه‌های کلیدزنی در روش‌های فوق بسیار زمان‌بر است. بنابراین نمی‌توان این زاویه‌ها را با کمک ریزپردازنده محاسبه کرد و تنها امکان استفاده از نرم‌افزارهای پیشرفته برای این منظور برقرار است. زاویه‌های کلیدزنی به‌دست آمده باید در یک ریزپردازنده ذخیره شوند.

بنابراین یکی از معایب عمده روش‌های فوق این است که به‌خاطر حجم بالای محاسبات، امکان محاسبه زاویه‌های کلیدزنی تحت شرایط مناسب، همگرایی سراسری و همگرایی مجانبی دارای سرعت، دقت و کارایی بیشتری نیست و نیاز به زمان و حافظه زیاد برای به‌دست آوردن زاویه‌های کلیدزنی دارد. عیب دیگر این است که برای شاخص‌های مدولاسیون مختلف باید محاسبات را از ابتدا انجام داد و دوباره در ریزپردازنده ذخیره نمود که نتیجه آن افزایش حجم اطلاعات ذخیره شده در ریزپردازنده است. تلاش‌هایی برای بسط الگوریتم‌های فوق انجام گرفته است که توسط آن زاویه‌های کلیدزنی را می‌توان با یک ریزپردازنده خیلی سریع محاسبه کرد. در مرجع [۱۷]، یک روش ساده برای به‌دست آوردن زاویه‌های کلیدزنی به‌صورت آنی برای مدولاسیون پله پیشنهاد شده است.

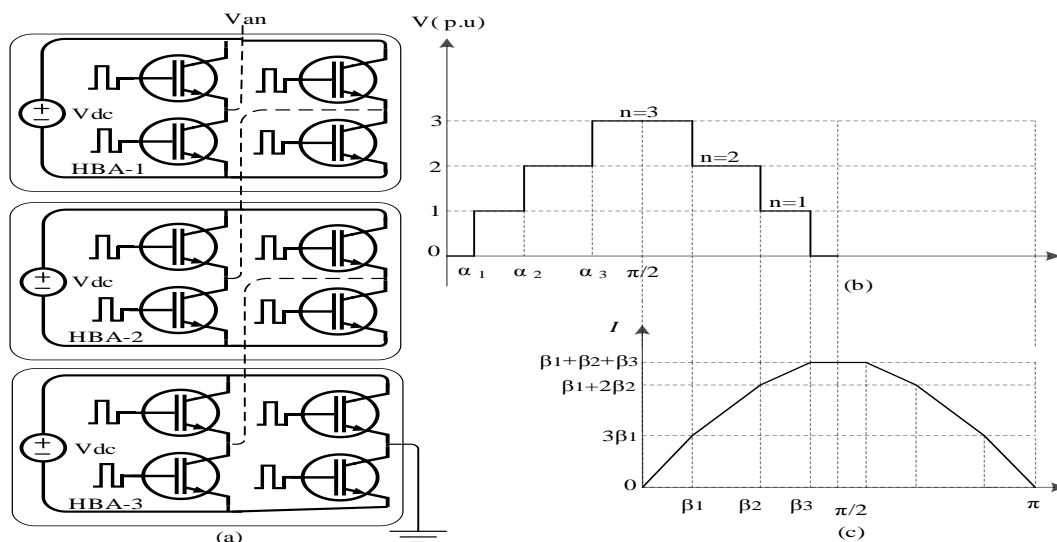
در این روش THD ولتاژ محاسبه می‌شود. این روش از حل یک سری از معادلات غیرخطی جلوگیری می‌کند. در نتیجه، محاسبات مبتنی بر این روش می‌توانند به سرعت انجام شوند. با این حال، این روش نیازمند حل چند معادله مثلثاتی است و همچنین تضمین نمی‌کند که اعوجاج هارمونیک کل ولتاژ بهینه گردد یا هارمونیک‌های مرتبه پایین ولتاژ حذف شوند. THD ولتاژ خروجی اینورتر سنجشی برای اعوجاج هارمونیک است که انتظار می‌رود در بسیاری از کاربردهای اینورترهای چند-سطحی کمترین مقدار ممکن را داشته باشد. یک نمونه از آن اینورتر چند-سطحی تک‌فاز است که در سیستم تأمین توان فوتوولتائیک استفاده

می‌گردد [۱۸، ۱۹]، که در آن THD ولتاژ خروجی اینورتر به‌عنوان سنجش بسیار مهمی از کیفیت ولتاژ در نظر گرفته می‌شود [۷]. توپولوژی‌های مختلفی برای کاهش هارمونیک‌ها در اینورترهای چند-سطحی استفاده می‌شود [۲۰-۲۴]. در این مقاله راه‌کاری ارائه شده است که زاویه‌های کلیدزنی با استفاده از روش برنامه‌ریزی درجه دوم تکراری برای اینورتر چند-سطحی آبخاری ارائه می‌گردد. هدف از بهینه‌سازی الگوریتم پیشنهادی، حداقل کردن THD ولتاژ و جریان است. در مقایسه با دیگر روش‌ها، مقدار THD به‌دست آمده در این روش کمتر است. و همچنین تحت شرایط مناسب، همگرایی سراسری و همگرایی مجانبی دارای سرعت، دقت و کارایی بیشتری است و نیاز به زمان و حافظه زیاد برای به‌دست آوردن زاویه‌های کلیدزنی نیست.

## ۲- روش پیشنهادی برای به حداقل رساندن THD ولتاژ و جریان در ربع سیکل

### ۲-۱- پیکربندی اینورتر هفت سطحی سه فاز

به‌طور طبیعی برای حل مسائل مقید قابل استفاده برای به حداقل رساندن THD ولتاژ و جریان لازم است که زاویه‌های کلیدزنی مطلوب را یافت به نحوی که خطای تقریبی به حداقل برسد. در روش پیشنهادی، با حل روابط ریاضی در حوزه فرکانس، زاویه‌های کلیدزنی با استفاده از روش برنامه‌ریزی درجه دوم تکراری به‌دست می‌آیند که در هر تکرار با حل تابع درجه دوم خطی و با قیود تساوی، زوایای کلیدزنی برای اینورتر چند-سطحی آبخاری در ربع سیکل، به‌دست می‌آیند که یک راه‌حل مناسب برای حذف هارمونیک‌های مرتبه پائین و کاهش THD ولتاژ و جریان است.



شکل (۱): (a) اینورتر هفت سطحی آبخاری تک‌فاز با ۳ سلول ( $n=1,2,3$ ), (b) ولتاژ خروجی، (c) جریان خروجی

Figure (1): (a) Single-phase seven-level cascade inverter with 3 cells ( $n = 1,2,3$ ), (b) output voltage, (c) output current

در این مقاله ساختار اینورتر مورد استفاده از نوع اینورتر چند-سطحی آبخاری است. علت این انتخاب آن است که این ساختار نسبت به اینورترهای چند-سطحی با ساختار برش دیودی و خازن متحرک، به خازن متعادل‌کننده و دیود فیدبک نیاز ندارد. همچنین خازن باس dc نسبت به روش‌های دیگر ۱/۲ است. شکل (۱)، موج ولتاژ و جریان خروجی اینورتر هفت سطحی آبخاری تک‌فاز با ۳ سلول در نیم‌سیکل را نشان می‌دهد. بار مورد استفاده از نوع القایی خالص است.

## ۲-۲- روابط ریاضی برای مینیمم کردن THD ولتاژ و جریان

اعوجاج هارمونیک کلی ولتاژ به‌صورت زیر محاسبه می‌شود:

$$THD_V(m), \% = \frac{\sqrt{\sum_{n \neq 1}^{\infty} V_n^2}}{V_1} \quad (1)$$

که در آن دامنه مؤلفه‌های هارمونیک ولتاژ،  $V_n$  دامنه مؤلفه فرکانس اصلی ولتاژ و  $m$  شاخص مدولاسیون است. با استفاده از رابطه (۲) می‌توان رابطه تقریبی شکل موج ولتاژ متوسط در ربع سیکل را به دست آورد:

$$NSM_V(m) = \frac{2}{\pi} \int_0^{\pi/2} v^2(\tau) d\tau - \frac{1}{2} m^2 \quad (2)$$

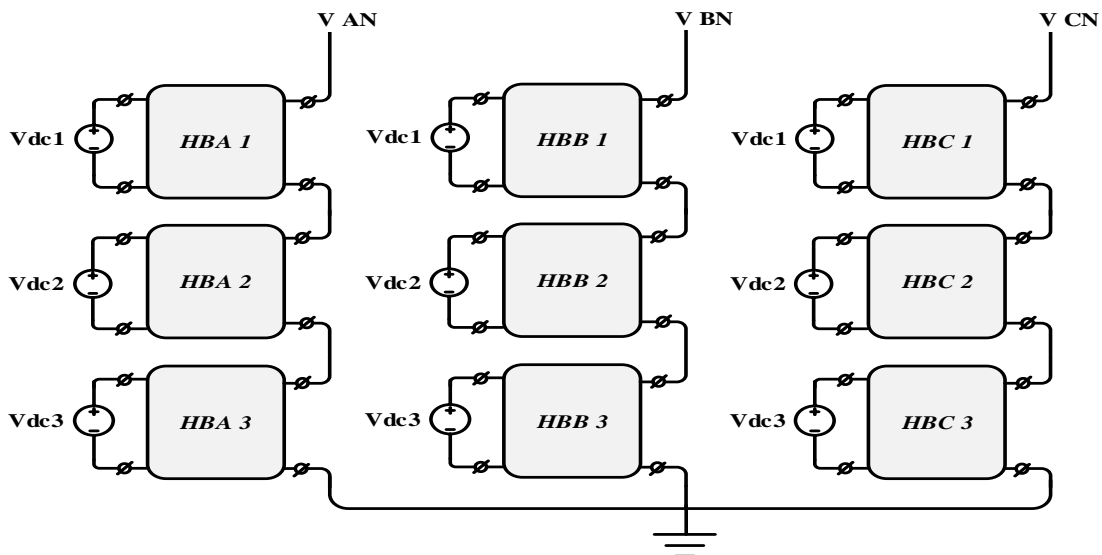
برای یافتن زاویه کلیدزنی بهینه، با جای گذاری ولتاژ یا جریان متوسط در رابطه (۱)، حداقل مقدار THD برای همه هارمونیک‌های کلیدزنی مطابق با قضیه پارسوال ارائه خواهد شد [۱۸، ۱۹، ۲۵]:

$$THD_V^m(m), \% = \frac{\sqrt{2 * NSM_V^m(m)}}{m} * 100 \quad (3)$$

مشکل کاهش THD ولتاژ و جریان محدودیت‌های موجود در بازه زمان است. همچنین محدودیت‌ها با قید مساوی و نامساوی وجود دارند. قید مساوی ناشی از مولفه‌های هارمونیک ولتاژ است. رابطه (۲) تابع هدف مورد استفاده برای محاسبه ولتاژ و جریان متوسط است. برای محاسبه زاویه‌های کلیدزنی شکل موج ولتاژ خروجی اینورتر هفت سطحی آبشاری در شکل (۱-ب)، از رابطه استفاده می‌شود.

$$NMS_V^3(m, \alpha_1, \alpha_2, \alpha_3) = 9 - \frac{2}{\pi} (\alpha_1 + 3\alpha_2 + 5\alpha_3) - \frac{1}{2} m^2 \quad (4)$$

شکل (۲) ساختار اینورتر هفت سطحی آبشاری را نشان می‌دهد.



شکل (۲): توپولوژی اینورتر هفت سطحی آبشاری سه فاز  
Figure (2): Topology of a three-phase cascade three-phase inverter

قید تساوی در اینورتر هفت سطحی آبشاری تک‌فاز به صورت زیر است:

$$m = \frac{4}{\pi} [\cos(\alpha_1) + \cos(\alpha_2) + \cos(\alpha_3)] \quad (5)$$

قید نامساوی در اینورتر هفت سطحی آبشاری تک‌فاز با مدولاسیون پله نیز در رابطه زیر بیان شده است:

$$\alpha_1 < \alpha_2 < \alpha_3 < \frac{\pi}{2} \quad (6)$$

رابطه (۵)، شاخص مدولاسیون و رابطه‌های (۵) و (۶) محدودیت‌های زاویه‌های کلیدزنی هستند و می‌توان برای  $n$  سطح آنها را گسترش داد. معادله جریان متوسط خروجی با بار القایی خالص بر اساس رابطه (۷) به دست می‌آید. به عنوان مثال، برای اینورتر هفت سطحی آبشاری زاویه‌های کلیدزنی شکل (۱-ج) به صورت زیر است:

$$NMS_I^3(m, \beta_1, \beta_2, \beta_3) = (\beta_1 + \beta_2 + \beta_3)^2 - \frac{\frac{8\beta_1^3}{3} + 2\beta_2^3 + \frac{4\beta_3^3}{3} + 2(\beta_1\beta_2^2 + \beta_1\beta_3^2 + \beta_2\beta_3^2)}{\pi} - \frac{1}{2}m^2$$

$$\beta_1 = \frac{\pi}{2} - \alpha_3, \beta_2 = \frac{\pi}{2} - \alpha_2, \beta_3 = \frac{\pi}{2} - \alpha_1 \quad (7)$$

به‌دست آوردن زاویه کلیدزنی بهینه با استفاده از روابط (۴) و (۷) بسیار مشکل است. با استفاده از قید تساوی رابطه (۵) و قید نامساوی رابطه (۶) و با بهره‌گیری از روش برنامه‌ریزی درجه‌دوم تکراری و با اعمال زاویه‌های کلیدزنی به‌دست آمده به اینورتر چند-سطحی آبشاری، THD و ولتاژ و جریان خروجی حداقل می‌گردد. برای بسط معادلات فوق برای اینورتر چند-سطحی، به‌صورت زیر عمل می‌شود.

در شکل (۲)، ساختار اینورتر آبشاری هفت سطحی سه‌فاز با سه سلول در هر فاز نشان داده شده است. در این تحلیل فرض می‌شود که منبع ولتاژ DC دارای مقدار ثابتی است. رابطه شاخص مدولاسیون به‌صورت زیر است که در آن  $k$  تعداد سطح در اینورتر چند-سطحی است. شکل موج ولتاژ متوسط ( $NMS_V^n$ ) نیز از رابطه (۸) به‌دست می‌آید:

$$NMS_V^n(m, \alpha_1, \dots, \alpha_n) = n^2 - \frac{2}{\pi} \sum_{k=1}^n (2k-1) (\alpha_k) - \frac{1}{2}m^2 \quad (8)$$

با استفاده از تعریف دامنه مؤلفه‌های فرکانسی، بیان THD و ولتاژ با استفاده از رابطه (۱۰) انجام می‌شود:

$$THD_V(m), \% = \frac{\sqrt{\sum_{k=1}^{\infty} V_k^2}}{V_1} \cdot 100 \quad (9)$$

بر اساس قضیه پارسوال، رابطه بین ولتاژ متوسط NMS و THD و ولتاژ به‌صورت زیر بیان می‌شود:

$$THD_V^n(m), \% = \frac{\sqrt{2NMS_V^n(m)}}{m} \cdot 100 \quad [\%] \quad (10)$$

برای تعداد سلول دلخواه  $n$ ،  $n$  زاویه کلیدزنی و  $n+1$  سطح ولتاژ وجود دارد. شکل موج جریان متوسط ( $NMS_I^n$ ) از رابطه (۱۱) به‌دست می‌آید:

$$NMS_I^n(m, \beta_1, \dots, \beta_n) = \left( \sum_{k=1}^n \beta_k \right)^2 - \frac{2}{\pi} \left[ \frac{1}{3} \sum_{k=1}^n (n+2-k) \beta_k^3 + \sum_{k=1}^{n-1} (\beta_k \sum_{i=k+1}^{n-1} \beta_i^2) \right] - \frac{1}{2}m^2$$

$$\beta_k = \frac{\pi}{2} - \alpha_{n-k+1}, \quad k = 1, 2, \dots, n \quad (11)$$

## ۲-۳- ساختار روش بهینه‌سازی

روش‌های بهینه‌سازی، روش‌های تکراری هستند. ایده اولیه و اساسی این است که با داشتن نقطه آغازی  $x_0 \in R^n$  با یک قاعده تکراری مشخص، یک دنباله  $\{x_k\}$  تولید می‌شود به‌صورتی که وقتی  $\{x_k\}$  یک دنباله متناهی است، آخرین نقطه جواب بهینه مساله است و وقتی  $\{x_k\}$  نامتناهی است، نقطه حدی آن جواب بهینه مساله است. در اکثر الگوریتم‌ها نقطه تکراری  $x_k$  به‌طور یکنواخت به همسایگی مینیمم‌کننده موضعی نزدیک می‌شود و سپس به سرعت به نقطه  $x^*$  همگرا می‌شود وقتی شرط توقف برقرار شود، روند تکراری متوقف می‌شود.

## ۲-۴- الگوریتم روش بهینه‌سازی

گام اول: نقطه اولیه  $x_0$  و  $\varepsilon > 0$  را در نظر می‌گیریم.

گام دوم: اگر  $|\nabla f(x_k)| \leq \varepsilon$  آنگاه توقف می‌کنیم.

گام سوم: بردار  $d_k$  را که برای مساله مینیمم‌سازی عموماً یک جهت کاهشی، و برای مساله ماکزیمم‌سازی عموماً یک جهت افزایشی است را به‌دست می‌آوریم.

گام چهارم: طول گام  $\alpha_k$  را به‌گونه‌ای تعیین کنیم که  $f(x_k + \alpha_k d_k) < f(x_k)$  باشد.

گام پنجم: با در نظر گرفتن  $x_{k+1} = x_k + \alpha_k d_k$  و  $k = k + 1$  به گام دوم می‌رویم.  
 گام چهارم در الگوریتم فوق بعضی موارد به صورت  $\alpha_k \in R$  و  $\min f(x_k + \alpha_k d_k)$  بیان می‌شود که یک مساله مینیمم‌سازی یک متغیره است و جستجوی خطی نامیده می‌شود. همچنین یک الگوریتم خوب باید دارای خصوصیات زیر باشد:  
 ۱- قدرت: برای دسته وسیعی از مسائل واقع در حیطه خودش با تمام انتخاب‌های معقولانه برای نقطه شروع با موفقیت عمل کند.  
 ۲- کارایی: به زمان یا حافظه زیاد نیاز نداشته باشد.  
 ۳- دقت: بدون داشتن حساسیت زیاد نسبت به داده‌ها یا خطای محاسباتی روند کردن که در اجرای برنامه توسط کامپیوتر بروز می‌کند، جواب مساله را به دست آورد.

## ۲-۵- جستجوی خطی

بهینه‌سازی نامقید به مینیمم یا ماکزیمم کردن تابع بدون قید می‌پردازد. هرچند که بسیاری از روش‌های بهینه‌سازی نامقید دارای محدودیت‌های جانبی هستند اما مطالعه این تکنیک‌ها به دلایل زیادی مهم است.  
 ۱- بسیاری از الگوریتم‌ها با کمک ضرایب لاگرانژ یا مانعی به تبدیل مسایل مقید، به دنباله‌ایی از مسایل نامقید می‌پردازد.  
 ۲- اکثر روش‌ها به یافتن جهت‌شدنی و مینیمم کردن در امتداد یک جهت می‌پردازد و این چنین جستجوی خطی به معنی مینیمم کردن یک تابع تک متغیره نامقید یا تحت قیودی ساده از جمله قیود کرانی است.  
 ۳- بسیاری از تکنیک بهینه‌سازی نامقید، به طور طبیعی قابل استفاده برای حل مسایل مقید هستند.

## ۳- نتایج شبیه‌سازی برای اینورتر هفت‌سطحی آبشاری سه‌فاز

به طور خاص، دو نقطه آزمون (a) و (b) در شکل (۳-ب) برای حداقل و حداکثر مقادیر THD ولتاژ در شاخص مدولاسیون مختلف انتخاب شده است.

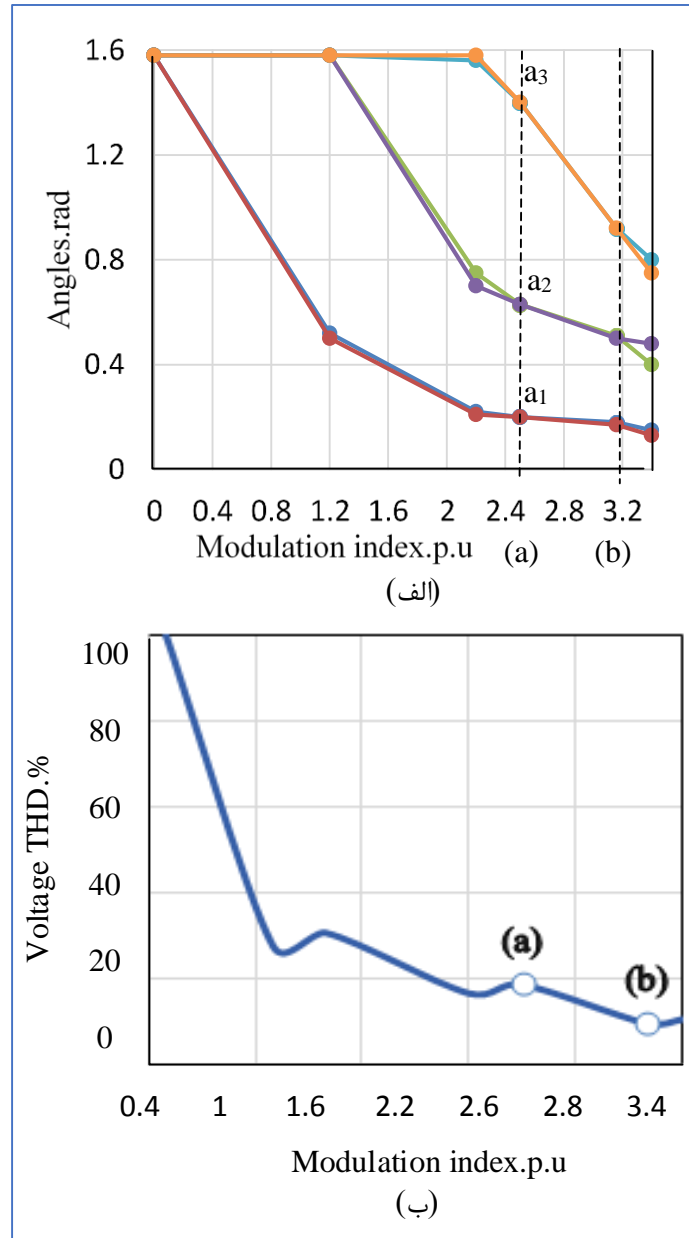
در شکل (۳-الف)، دو نقطه (a) و (b) زاویه‌های کلیدزنی را برای حداقل و حداکثر مقادیر THD ولتاژ در شاخص‌های مدولاسیون مختلف نشان می‌دهد. در شکل (۴) تحلیل فرکانسی ولتاژ خروجی اینورتر نشان داده شده است که در آن در شاخص مدولاسیون ۳/۵، دامنه ولتاژ خروجی ۱۶۷/۳ ولت و THD ولتاژ ۱۶/۸۱ درصد است.

در شکل (۵) تحلیل فرکانسی ولتاژ خروجی اینورتر نشان داده شده که در آن شاخص مدولاسیون ۳/۱۹ را نشان می‌دهد که در آن دامنه ولتاژ خروجی ۱۵۳/۳ ولت و THD ولتاژ ۱۴/۵۴ درصد است.

در شکل (۶) طیف فرکانسی ولتاژ خروجی در شاخص مدولاسیون ۲/۴۶ نشان داده شده که در آن دامنه ولتاژ خروجی ۱۱۹/۵ ولت و THD ولتاژ ۱۹/۳۴ درصد است. شکل (۷) تحلیل فرکانسی ولتاژ خروجی اینورتر را در شاخص مدولاسیون ۲/۲۲ نشان می‌دهد که در آن دامنه ولتاژ خروجی ۱۰۷/۱ ولت و THD ولتاژ ۱۸/۱۲ درصد است.

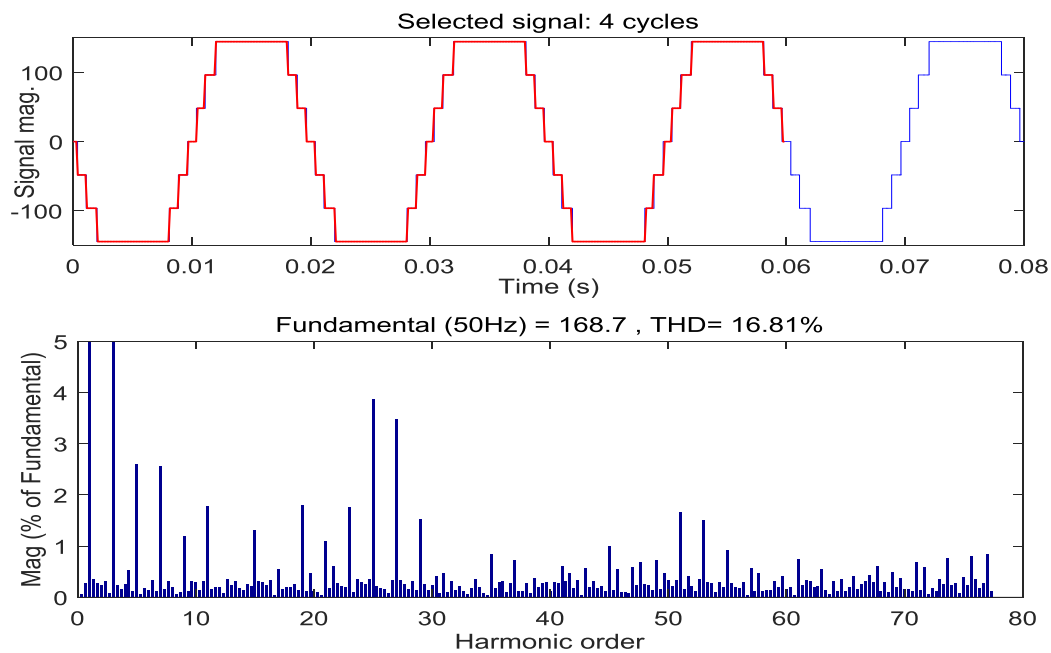
نتایج مطالعه فوق نشان می‌دهد که در شاخص مدولاسیون ۳/۱۹۴ اعوجاج هارمونیکی کلی ۱۱/۹۴ مینیمم است. هم‌چنین در شاخص مدولاسیون ۳/۵ دامنه ولتاژ خروجی ۱۶۷/۳ ماکزیمم مقدار را دارد. با توجه به اینکه THD ولتاژ در شاخص مدولاسیون ۳/۱۹۴ مینیمم مقدار را دارد شاخص مدولاسیون در این نقطه بهینه است. در شکل (۸) عملکرد روش پیشنهادی در مقایسه با روش‌های ارائه شده در مراجع [۲۱] و [۲۳] نشان داده شده است. بر اساس این مقایسه، روش پیشنهادی منجر به کاهش بیشتر THD ولتاژ و جریان می‌شود. در مقایسه با روش تکرار نیوتن رافسون با چندین متغیر [۸]، روش‌های مبتنی بر تئوری چندجمله‌ای متقارن [۱۳] و روش‌های مبتنی بر الگوریتم ژنتیک [۱۲، ۱۳] روش پیشنهادی با استفاده از روش برنامه‌ریزی درجه‌دوم تکراری تحت شرایط مناسب، همگرایی سراسری و همگرایی مجانبی دارای سرعت، دقت و کارایی بیشتری است و نیاز به زمان و حافظه

زیاد برای به‌دست آوردن زاویه‌های کلیدزنی نیست. جدول (۱) مقدار THD ولتاژ حاصل از محاسبات نظری و نتایج شبیه‌سازی مقایسه شده است که حاکی از دقت مطالعه انجام گرفته دارد. در این مقاله ساختار اینورتر چند-سطحی به‌صورت آبشاری است، زیرا نسبت به اینورترهای چند-سطحی با ساختار برش‌دیودی و خازن‌متحرک، به خازن‌متعادل‌کننده و دیودفیدبک نیاز نیست و خازن باس dc نسبت به روش‌های دیگر نصف است.

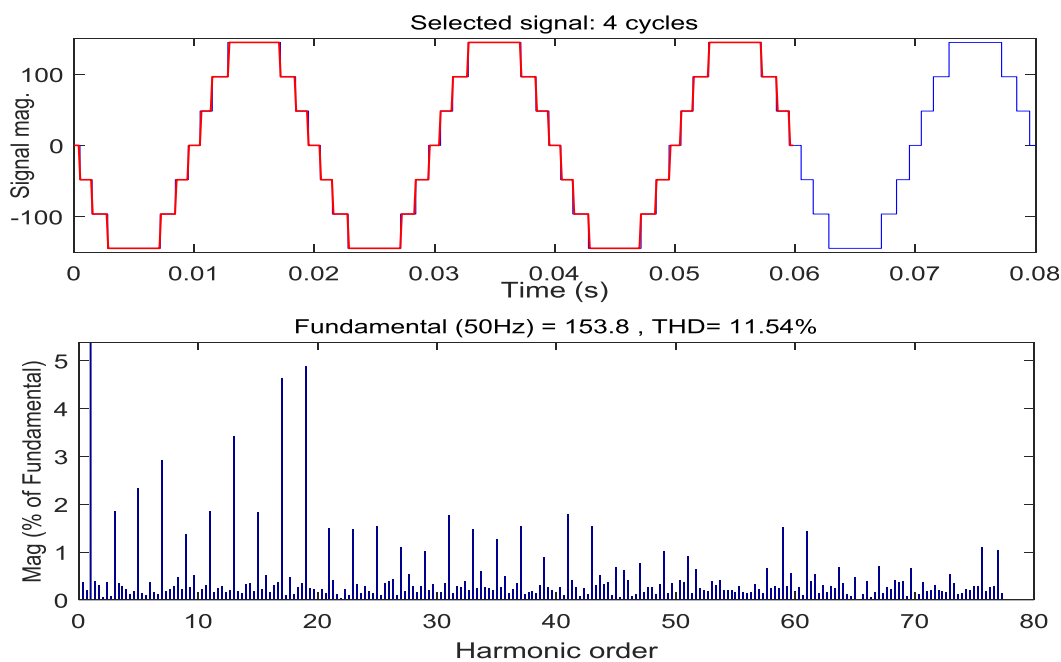


شکل (۳): THD ولتاژ و زوایای سوئیچینگ در شاخص مدولاسیون مختلف در اینورتر هفت‌سطحی سه‌فاز  
 Figure (3): THD Voltage and switching angles in different modulation indices in a three-phase seven-phase inverter

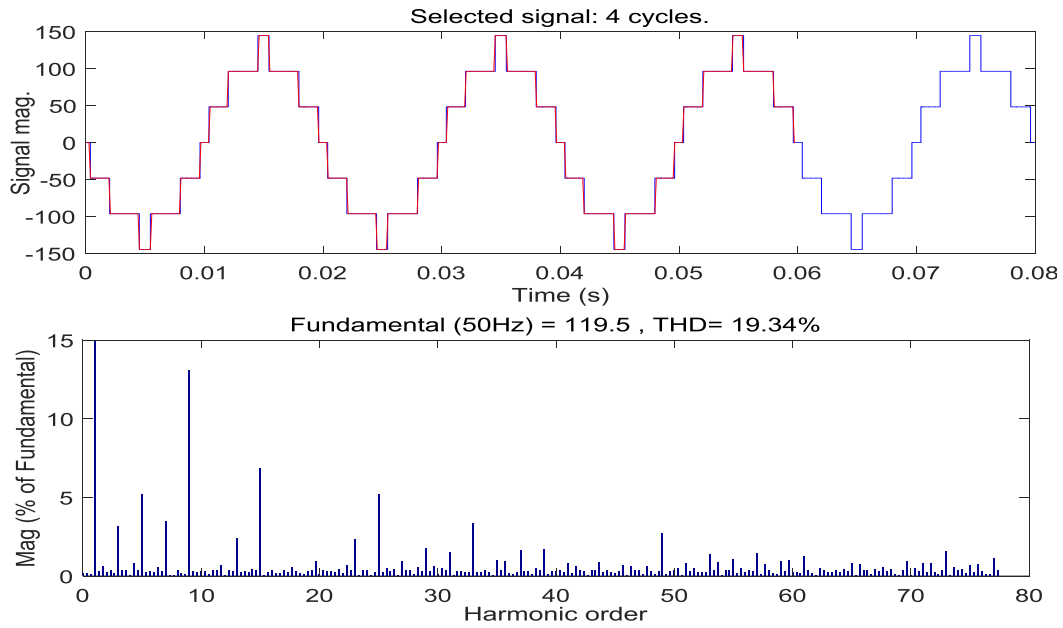




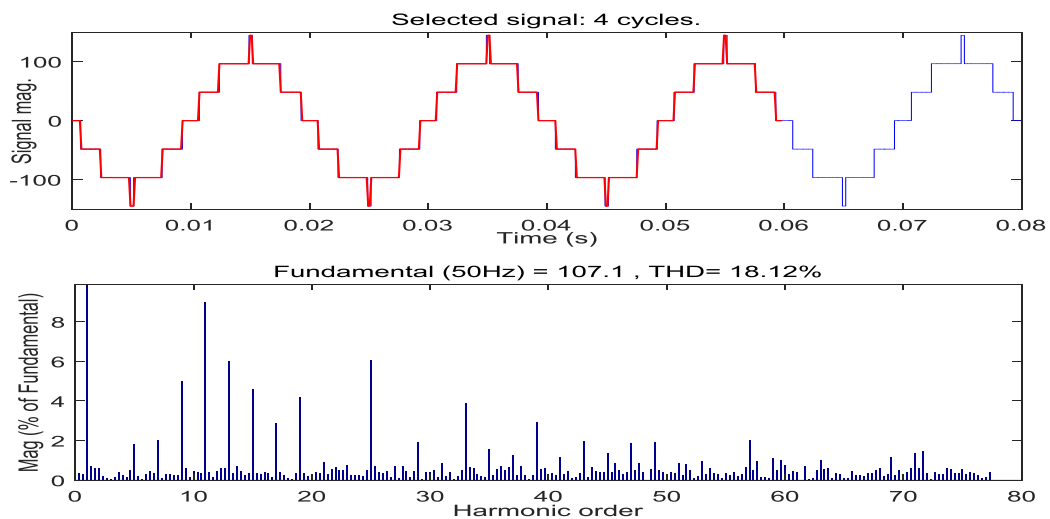
شکل (۴): طیف فرکانسی ولتاژ خروجی اینورتر هفت‌سطحی تک‌فاز با شاخص مدولاسیون ۳/۵  
 Figure (4): Frequency spectrum of single-phase seven-phase inverter output voltage with 3.5 modulation index



شکل (۵): طیف فرکانسی ولتاژ خروجی اینورتر هفت‌سطحی تک‌فاز در شاخص مدولاسیون ۳/۱۹  
 Figure (5): Frequency spectrum of single-phase seven-phase inverter output voltage at modulation index 3.19



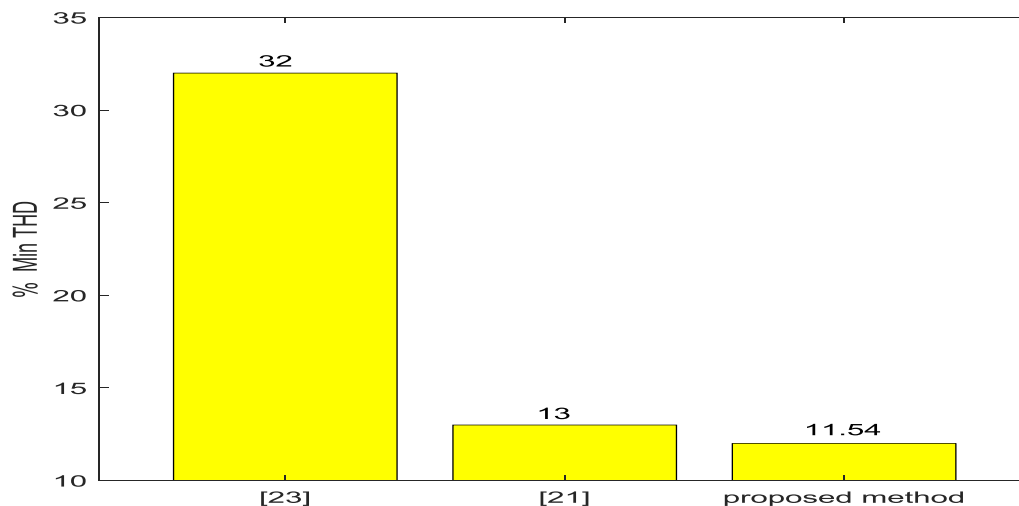
شکل (۶): طیف فرکانسی ولتاژ خروجی اینورتر هفت‌سطحی تک‌فاز در شاخص مدولاسیون ۲/۴۶  
Figure (6): Frequency spectrum of single-phase seven-phase inverter output voltage in modulation index 2.46



شکل (۷): طیف فرکانسی ولتاژ خروجی اینورتر هفت‌سطحی تک‌فاز در شاخص مدولاسیون ۲/۲۲  
Figure (7): Frequency spectrum of single-phase seven-phase inverter output voltage at modulation index 2.22

جدول (۱): مقایسه THD ولتاژ در شاخص‌های مدولاسیون مختلف  
Table (1): Comparison of voltage THD in different modulation indices

مراحل تست	حداقل THD ولتاژ (%)		
	شاخص مدولاسیون	محاسبات نظری	شبیه‌سازی
(a)	۲/۲۲۱	۱۸/۰۳	۱۸/۱۲
(b)	۲/۴۵۹	۱۹/۲۵	۱۹/۳۴
(c)	۳/۱۹۴	۱۱/۴۵	۱۱/۵۴
(d)	۳/۵	۱۶/۶۲	۱۶/۸۱



شکل (۸): مقایسه THD حاصل از روش پیشنهادی با برخی الگوریتم‌های موجود  
Figure (8): Comparison of THD obtained from the proposed method with some existing algorithms

جدول (۲): مقایسه عناصر لازم در مبدل‌های چند-سطحی

Table (2): Comparison of necessary elements in multilevel converters

تجهیزات \ مبدل ها	برش دیودی	خازن متحرک	آبشاری
سوئیچ‌های اصلی	$2(m-1)$	$2(m-1)$	$2(m-1)$
دیودهای اصلی	$2(m-1)$	$2(m-1)$	$2(m-1)$
دیودهای فیدبک	$(m-1) * (m-2)$	0	0
خازن‌های باس dc	$(m-1)$	$(m-1)$	$(m-1)/2$
خازن‌های متعادل کننده	0	$(m-2) * (m-1)/2$	0

#### ۴- نتیجه‌گیری

در این مقاله یک روش جدید مبتنی بر بهینه‌سازی برای به‌دست آوردن زاویه‌های کلیدزنی اینورترهای چند-سطحی آبشاری ارائه شده است. هدف این مقاله حداقل کردن THD ولتاژ و جریان در یک اینورتر آبشاری سه‌فاز با سه سلول در هر فاز با مدولاسیون پله است. و با استفاده از روش برنامه‌ریزی درجه دوم تکراری، در هر تکرار زاویه‌های کلیدزنی با حل زیر مسئله‌های درجه دوم با قیود تساوی و دستگاه‌های معادلات خطی به‌دست می‌آید. و همچنین تحت شرایط مناسب، همگرایی سراسری و همگرایی مجانبی دارای سرعت، دقت و کارایی بیشتری است و نیاز به زمان و حافظه زیاد برای به‌دست آوردن زاویه‌های کلیدزنی نیست. همچنین زاویه‌های کلیدزنی برای  $n$  سطح از مبدل‌های چند-سطحی به‌دست آورده شده است. زاویه‌های کلیدزنی مطلوب، THD ولتاژ و جریان را به حداقل می‌رسانند. محاسبات لازم برای تعیین زاویه‌های کلیدزنی بهینه بسیار ساده بوده و برای به‌دست آوردن این زاویه‌ها از حافظه ریزپردازنده استفاده می‌شود. همچنین، هر ریزپردازنده می‌تواند زاویه‌های کلیدزنی را با یک وقفه ساده انجام دهد، بنابراین نیازی به شاخص مدولاسیون دقیق نیست. از آنجایی که کلیدهای قدرت با فرکانس کلیدزنی پائین کار می‌کنند، می‌توان از این روش برای روشن و خاموش کردن آنها استفاده نمود. همچنین روش پیشنهادی قابلیت استفاده در مبدل‌های توان بالا و توان متوسط سیستم‌های فتوولتائیک را دارد. نتایج حاصل از مطالعات نظری در تطابق با شبیه‌سازی انجام شده در نرم‌افزار

متلب است. نتایج مطالعات و مقایسه با کارهای گذشته عملکرد مناسب روش پیشنهادی را در حداقل کردن THD ولتاژ و جریان اینورتر نشان می‌دهد.

## References

### مراجع

- [1] J. Rodriguez, S. Bernet, Bin Wu, J.O. Pontt, S. Kouro, "Multilevel voltage-source-converter topologies for industrial medium-voltage drives", *IEEE Trans. on Industrial Electronics*, vol. 54, no. 6, pp. 2930–2945, Dec. 2017 (doi: 10.1109/TIE.2007.907044).
- [2] G. Buticchi, D. Barater, E. Lorenzani, C. Concari, G. Franceschini, "A nine-level grid-connected converter topology for single-phase transformerless PV systems", *IEEE Trans. on Industrial Electronics*, vol. 61, no. 8, pp. 3951–3960, Aug. 2014 (doi: 10.1109/TIE.2013.2286562).
- [3] A. Mora, P. Lezana, J. Juliet, "Control scheme for an induction motor fed by a cascaded multicell converter under internal fault", *IEEE Trans. on Industrial Electronics*, vol. 61, no. 11, pp. 5948–5955, Nov. 2014 (doi: 10.1109/TIE.2014.2308143).
- [4] K. Koishybay, Y. L. Familiant, A. Ruderman, "Minimization of voltage and current total harmonic distortion for a single-phase multilevel inverter staircase modulation", *Proceeding of the IEEE/ICPE-ECCE*, vol. 60, no. 5, pp. 1999–2009, May 2015 (doi: 10.1109/ICPE.2015.7167933).
- [5] A. Villalón, M. Rivera, Y. Salgueiro, J. Muñoz, T. Dragičević, F. Blaabjerg, "Predictive control for microgrid applications: A review study", *Energies*, vol. 13, no. 10, Article ID: 2454, May 2020 (doi: 10.3390/en13102454).
- [6] X. Xu, Y. Zou, K. Ding, F. Liu, H.P. Vemuganti, D. Sreenivasarao, G.S. Kumar, "Improved pulse-width modulation scheme for T-type multilevel inverter", *IET Power Electronics*, vol. 10, no. 8, pp. 968–976, 2017 (doi: 10.1049/iet-pel.2016.0729).
- [7] J. Rodriguez, J. Pontt, P. Correa, P. Cortes, C. Silva, "A new modulation method to reduce common-mode voltages in multilevel inverters", *IEEE Trans. on Industrial Electronics*, vol. 51, no. 4, pp. 834–839, Aug. 2004 (doi: 10.1109/TIE.2004.831735).
- [8] V. Sonti, S. Jain, S. Bhattacharya, "Analysis of modulation strategy for the minimization of leakage current in the PV grid connected cascaded multi-level inverter", *IEEE Trans. on Power Electronics*, vol. 32, no. 2, pp. 1156–1169, Feb. 2017 (doi: 10.1109/TPEL.2016.2550206).
- [9] A. Hota, S. Jain, S. Member "An optimized three-phase multilevel inverter topology with separate level and phase sequence generation part", *IEEE Trans. on Power Electronics*, vol. 32, no. 10, pp. 7414–7418, Oct. 2017 (doi: 10.1109/TPEL.2017.2953071).
- [10] J. Muñoz, F. Cadena, P. Gaisse, J. Guzmán, P. Acuña, P. Melin, J. Rothen, "A 27-level asymmetric multilevel converter for harmonic currents compensation", *Proceeding of the IEEE/CPE-POWERENG*, pp. 538–543, Cadiz, April 2017 (doi: 10.1109/SPEC.2017.8333621).
- [11] C.A.L. Espinosa, I. Portocarrero, M. Izquierdo, "Minimization of THD and angles calculation for multilevel inverters", *International Journal of Engineering and Technology*, vol. 12, no. 5, pp. 83–86, Oct. 2012 (doi: 10.1109/CEC.2017.7969298).
- [12] Fang Lin Luo, "Investigation on best switching angles to obtain lowest THD for multilevel DC/AC inverters", *Proceeding of the IEEE/ICIEA*, pp.1814–1818, Melbourne, VIC, Australia, June 2013 (doi: 10.1109/ICIEA.2013.6566663).
- [13] K. Chattopadhyay, C. Chakraborty, "Three-phase hybrid cascaded multilevel inverter using topological modules with 1:7 ratio of asymmetry", *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 6, no. 4, pp. 2302–2314, April 2018. (doi: 10.1109/JESTPE.2018.2828100).
- [14] H. Ertl, J. W. Kolar, and F. C. Zach, "A novel multicell DC-AC converter for applications in renewable energy systems", *IEEE Trans. on Industrial Electronics*, vol. 49, no. 5, pp. 1048–1057, Oct. 2002 (doi: 10.1109/TIE.2002.803212).
- [15] F. S. Kang, S.E. Cho, S.J. Park, C.U. Kim, T. Ise, "A new control scheme of a cascaded transformer type multilevel PWM inverter for a residential photovoltaic power conditioning system", *Solar Energy*, vol. 78, no. 6, pp. 727–738, June 2005 (doi: 10.1016/j.solener.2004.09.008).
- [16] D. Hong, S. Bai, S.M. Lukic, "Closed-form expressions for minimizing total harmonic distortion in three-phase multilevel converters", *IEEE Trans. on Power Electronics*, vol. 29, no. 10, pp. 5229–5241, Oct. 2014 (doi:10.1109/TPEL.2013.2290377).

- [17] N. Prabaharan, K. Palanisamy “Analysis of cascaded H-bridge multilevel inverter configuration with double level circuit”, IET Power Electronics, vol. 10, no. 9, pp. 1023-1033, Jan. 2017 (doi: 10.1049/iet-pel.2016.0506).
- [18] H. P. Vemuganti, D. Sreenivasarao, and G.S. Kumar, “Improved pulse-width modulation scheme for T-type multilevel inverter”, IET Power Electronics, vol. 10, no. 8, pp. 968-976, 2017 (doi: 10.1049/iet-pel.2016.0729).
- [19] P. Hamedani, A. Shoulaie, “A comparative study of harmonic distortion in multicarrier based PWM switching techniques for cascaded H-bridge inverters”, Advances in Electrical and Computer Engineering, vol. 16, no. 3, pp. 1582-7445, 2016 (doi:10.4316/AECE.2016.03003).
- [20] G. Haghshenas, M. Mirtalaei, H. Mordmand, G. Shahgholian, “High step-up boost-flyback converter with soft switching for photovoltaic applications”, Journal of Circuits, Systems, and Computers, vol. 28, no. 1, pp. 1-16, 2019 (doi:10.1142/S0218126619500142).
- [21] N. Salehi, S.M.M. Mirtalaei, S.H. Mirenayat, "A high step-up DC–DC soft-switched converter using coupled inductor and switched capacitor", International Journal of Electronics Letters, vol. 6, no. 3, pp. 1-12, June 2017 (doi:10.1080/21681724.2017.1357195).

زيرنويس ها

---

1. Total harmonics distortion
2. Sinusoidal pulse with modulation
3. Digital signal processor
4. Pulse width modulation
5. Selective harmonic eliminated pulse width modulation