

## کاهش تنش‌های اضافه ولتاژ و اضافه جریان ناشی از مدار باز شدن UIPC

جواد پورحسین<sup>۱\*</sup> و گئورگ قره پتیان<sup>۲</sup>

### چکیده

کنترل کننده توان میان فاز یکپارچه (UIPC) اساساً یک کنترل کننده شارش توان نوع سری است که مانند یک منبع جریان رفتار می‌کند. از اینرو یک خطای مدار باز در ترمینال دستگاه می‌تواند منجر به تنش شدید شود. باز شدن ترمینال این دستگاه باعث می‌شود که مدار موازی دو شاخه ای (یکی RL و یکی RC) موجود در هر فاز آن، بصورت یک مدار RLC سری که از طریق دو مبدل منبع ولتاژ (VSC) محلی تحریک می‌شود، ظاهر شود. این وضعیت، جریان چرخشی بالا و اضافه ولتاژ شدیدی در نقطه میانی و آن یعنی در ترمینال مدار باز شده ایجاد می‌کند. اینها، می‌تواند باعث تخلیه الکتریکی و صدمه جدی به دستگاه شود. در این تحقیق، تکنیکی مبتنی بر کنترل ناپیوسته دستگاه، جهت غلبه بر مشکلات مذکور، پیشنهاد شده است. بر اساس این تکنیک، ولتاژهای تزریقی دو VSC بلافاصله بعد از خطای مدار باز به مقدار صفر باز گردانده می‌شوند تا جریان چرخشی و نتیجتاً اضافه ولتاژ منتهی به کاهش یابد. ارزیابی تکنیک پیشنهادی در محیط نرم افزار دیگسایلنت بررسی شده و نتایج شبیه سازی حاکی از آن است که تکنیک پیشنهادی کارآمد است.

دریافت مقاله: ۱۴۰۲/۱۱/۱

کلمات کلیدی: کنترل کننده شارش توان، کنترل ناپیوسته، کاهش تنش اضافه جریان و اضافه ولتاژ

پذیرش مقاله: ۱۴۰۲/۱۲/۱۰

کننده فاز (PST) [۵]، خازن سری کنترل شده با تریستور (TCSC) [۶]، کنترل کننده توان میان فاز تنظیم شده (TIPC) [۷-۸]، جبران کننده سری سنکرون استاتیک (SSSC) [۹]، کنترل کننده شارش توان یکپارچه (UPFC) [۱۰]، کنترل کننده توان میان فاز استاتیک (SIPC) [۱۱]، کنترل کننده توان میان فاز یکپارچه (UIPC) [۱۲] و کنترل کننده توان میان فاز یکپارچه تغییر یافته (MUIPC) [۱۳] اشاره کرد. در میان ادوات مذکور، TIPC و نسخه های پیشرفته تر آن، نظیر SIPC و UIPC، بعلاوه چالش های بهره برداری به ملاحظات ویژه ای نیاز دارند. این ادوات، بطور سری به خط متصل می شوند و مانند یک منبع جریان عمل می کنند. بر همین اساس، وقوع یک اتصال باز در ترمینال چنین ادواتی، می تواند آنها را تحت تنش شدید قرار دهد. همانطور که در این مقاله نشان داده شده، مدار باز شدن چنین ادواتی در ابتدا منجر

### ۱-مقدمه

ادوات سیستم انتقال جریان متناوب انعطاف پذیر (FACTS) بطور گسترده ای جهت کنترل یک یا چند پارامتر از شبکه انتقال مورد استفاده قرار می گیرند [۱]. در این میان، ادوات FACTS شارش توان از توجه خاصی برخوردارند. آنها قادر اند توان های اکتیو و راکتیو و تراکم های فزاینده را کنترل کنند [۲]، چرخش هرزگرد توان در حلقه ها را مدیریت کنند و بعلاوه محدودیت ها و تنگناهای انتقال موجود را برطرف کنند [۳]. بعنوان یک نتیجه، کاربردهای می تواند منجر به بهبودی در قابلیت اعتماد، کاهش در قیمت های انرژی و استفاده بهینه از تسهیلات انتقال موجود گردد [۴]. کنترل کننده های شارش توان انواع مختلفی دارند که از آن جمله می توان به ترانس جابجا

۲. استاد، دانشکده مهندسی برق، دانشگاه صنعتی امیر کبیر

\* Javad.pourhossein@iau.ac.ir

۱. استادیار، دانشکده مهندسی برق، واحد گناباد، دانشگاه آزاد اسلامی واحد گناباد، ایران

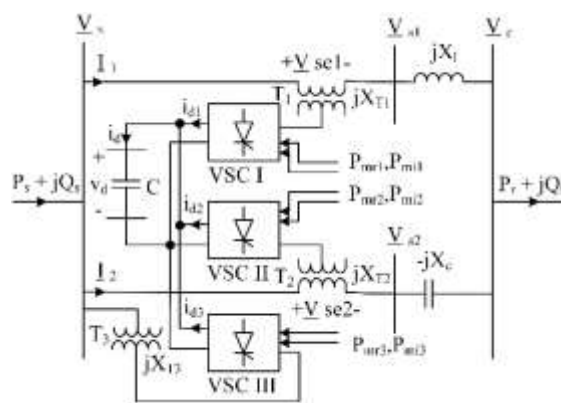
و یکی خازنی) که به یک ولتاژ با فاز جابجا شده، متصل شده است. این ولتاژهای با فاز جابجا شده در شکل (۱) با فازورهای  $V_{s1}$  و  $V_{s2}$  مشخص شده اند. این نشان میدهد که عمل جابجایی فاز در شاخه های سلفی و خازنی بترتیب از طریق مبدل های منبع ولتاژ (VSC) ۱ و ۲ انجام می شود. بایستی به این نکته توجه کرد که این دستگاه تنها وقتی قادر است مشارکت خود را به جریان خطا محدود کند، که راکتانس های دو شاخه و آن یعنی  $X_1$  و  $X_c$  از نظر مقدار مساوی باشند. باز شدن ترمینال های ورودی یا خروجی (در اینجا ترمینال خروجی) باعث خواهد شد تا این مدار موازی بلافاصله به صورت یک مدار RLC سری تغییر شکل بدهد. نتیجتاً، با توجه به قید  $X_1 = X_c$ ، پیامد حاصله، یک جریان با شدت بسیار بالا خواهد بود. این جریان چرخشی، ولتاژ دو سر سلف و خازن را افزایش داده و منجر به یک اضافه ولتاژ در نقطه میانی مدار یا در ترمینال مدار باز شده می گردد ( $V_r$ ). بر طبق نتایج شبیه سازی، مقادیر نوعی جریان ( $I_{ser}$ ) و ولتاژ ( $V_r$ ) بترتیب بیش از سه و نیم و سه برابر مقادیر مجاز می باشد. از اینرو، تنش های منتجه می تواند سبب تخلیه الکتریکی و صدمه جدی به UIPC گردد و این یعنی کاستن از شدت آنها یک فوریت است. در این مقاله، یک تکنیک جدید پیشنهاد شده است. بر اساس این تکنیک، UIPC شامل دو روش کنترل و آن یعنی روش های کنترل اصلی و گذرا می باشد. تحت شرایط عملکرد عادی، کنترل اصلی، توان های اکتیو و راکتیو خط را کنترل می کند و در حالت یک حادثه مدار باز، کنترل کننده دیگری وارد عمل می شود. در این مقاله، مسئله از طریق انتخاب یک سیستم آزمون نمونه و اجرا شبیه سازی های کامپیوتری در محیط نرم افزار دیگسایلنت مورد بررسی قرار گرفته است. نهایتاً، آنالیز نتایج مذکور، کارایی تکنیک پیشنهادی را تأیید می کند.

## ۲- مروری کوتاه بر UIPC

### ۲-۱- مدل و استراتژی کنترل

UIPC یک نسخه پیشرفته ای از TIPC است که در آن دو ترانس جابجا کننده فاز (PST) با دو جابجا کننده فاز مبتنی بر VSC جایگزین شده است. همانطور که در شکل (۱) نشان داده شده، آن دارای سه VSC ( $VSC1$ ،  $VSC2$  و

به اضافه جریان در مدار داخلی آنها شده و سپس بعنوان یک نتیجه، ولتاژ در ترمینال باز شده بطرز شدیدی افزایش می یابد. از طرف دیگر، مرور ادبیات مربوطه حاکی از آن است که مشکل اضافه ولتاژ، تنها در خصوص دستگاه TIPC مورد بررسی قرار گرفته است [۱۴]. در این بررسی، یک طرح حفاظتی مبتنی بر استفاده از وریسترهای اکسید روی ( $MOV^1$ )، نصب شده در دو طرف شاخه خازنی، و گپ های حفاظتی ( $PG^2$ )، متصل شده بطور موازی به دو سر خازن، جهت کاهش تنش های اضافه ولتاژ، ارائه شده است. این راه حل، هزینه ها را افزایش می دهد و بدلیل استفاده از عناصر متعدد از قابلیت اعتماد پائینی برخوردار است. در مطالعه فعلی، یک روش کم هزینه برای حل مشکل پیشنهاد شده است. تکنیک پیشنهادی مبتنی بر کنترل ناپیوسته ادوات FACTS است که از آن جهت بهبود عملکرد دینامیکی سیستم قدرت در [۱۶-۱۵] استفاده شده است. هر چند این تکنیک به همه توپولوژی های TIPC قابل اعمال است، اما در این مطالعه، یکی از پیشرفته ترین آنها و آن یعنی UIPC مورد بررسی قرار گرفته است. دیاگرام تک فازی از آن در شکل (۱) نشان داده شده است.



شکل ۱- ساختار تک فاز UIPC [۱۲]

UIPC قادر است بطور همزمان، توان های اکتیو و راکتیو را بطور مستقلی کنترل کند، دامنه ولتاژ باس محلی را تنظیم کند، مشارکت به خطای اتصال کوتاه را محدود کند و ولتاژ در ترمینال های ورودی- خروجی را از هم ایزوله نگه دارد [۱۲]. همانطور که در شکل (۱) قابل مشاهده است، در هر فاز UIPC یک مدار موازی دو شاخه ای وجود دارد، که در آن هر شاخه دارای یک راکتانسی است (یکی سلفی

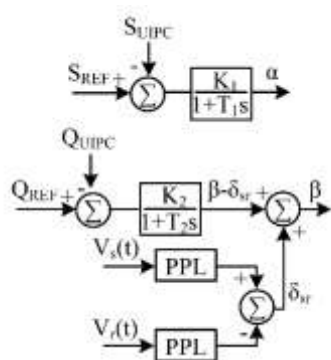
<sup>2</sup> Protective gap

<sup>1</sup> Metal oxide varistor

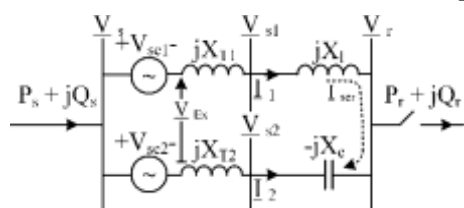
بترتیب از طریق کنترل متغیرهای  $\alpha$  و  $\beta$ ، کنترل می شوند [۱۲].

## ۲-۲- مشکل اضافه جریان و اضافه ولتاژ UIPC

مدار معادل تک فاز ساده ای از UIPC، با در نظر گرفتن یک خطای مدار باز در ترمینال خروجی و همینطور چشم پوشی از مبدل موازی، در شکل (۳) نشان داده شده است.



شکل ۲- کنترل توان های اکتیو و راکتیو خروجی UIPC [۱۲]



شکل ۳- مدار معادل ساده شده UIPC در پی اتصال باز در ترمینال خروجی آن

در اینجا، هر VSC توسط یک منبع ولتاژ سینوسی در فرکانس سیستم قدرت مدل می شود [۱۷]. فازورهای ولتاژ متناظر با این منابع بنام های  $V_{se1}$  و  $V_{se2}$  در شکل (۳) نشان داده شده اند. با توجه به شکل (۳)، آن، اساساً، یک مدار RLC نوع سری است که توسط ولتاژهای تزریقی مبدل های VSC1 و VSC2 تحت شرط  $X_1=X_c$ ، تحریک شده است. عنصر مقاومتی این مدار و آن یعنی مقاومت معادل لحاظ شده جهت احتساب تلفات اجزا ( $R_1$ )، در شکل (۳) نشان داده نشده است. تنش ها در این دستگاه مربوط به جریان چرخشی در این مدار ( $I_{ser}$ ) و اضافه ولتاژ در نقطه میانی و آن یعنی ترمینال مدار باز شده ( $V_r$ ) می باشد. تحت شرایط ایده آل، که در آن  $R_1$ ،  $X_{T1}$  و  $X_{T2}$  مساوی صفر هستند، مدار مذکور دقیقاً یک مدار LC سری ایده آل است. واضح است که در چنین مداری هم  $I_{ser}$  و هم  $V_r$ ، از نظر تئوری، بی نهایت هستند. دیاگرام برداری متناظر با

(VSC3) است که از طریق خازن باس DC، بصورت پشت به پشت به همدیگر متصل شده اند. در اینجا، VSC1 و VSC2 هر یک به صورت یک جابجا کننده فاز ایده آل عمل می کند، ضمن اینکه از VSC3 نیز برای تثبیت ولتاژ باس DC و همینطور تنظیم ولتاژ باس محلی استفاده می شود. همانطور که از شکل (۱) مشهود است هر فاز شامل دو شاخه موازی است، که هر یک از آنها دارای راکتانسی متصل شده به یک ولتاژ با فاز جابجا شده، می باشد. در این شکل، ولتاژهای با فاز جابجا شده برای شاخه های سلفی و خازنی بترتیب با  $V_{s1}$  و  $V_{s2}$  نشان داده شده اند. با چشم پوشی از راکتانس های نشستی ( $X_{T1}$  و  $X_{T2}$ ) و تلفات در هر شاخه، این فازورها بصورت  $V_s e^{j\varphi_1}$  و  $V_s e^{j\varphi_2}$  قابل بیان اند که در آن  $V_s$ ،  $\varphi_1$  و  $\varphi_2$  بترتیب ولتاژ باس ورودی و زوایای جابجایی فاز در شاخه های سلفی و خازنی می باشند. در حالت کلی، چهار متغییر کنترلی در ارتباط با UIPC وجود دارد، که دو تا از آنها یعنی  $\varphi_1$  و  $\varphi_2$  با توجه به معادلات زیر جهت کنترل توان های اکتیو و راکتیو خروجی ( $P_r$  و  $Q_r$ ) مورد استفاده قرار می گیرند [۱۲]:

$$P_r = -2V_s V_r B_1 \sin(\alpha) \cos(\delta_{sr} - \beta) \quad (1)$$

$$Q_r = 2V_s V_r B_1 \sin(\alpha) \sin(\delta_{sr} - \beta) \quad (2)$$

در اینجا

$$\beta = (\varphi_2 + \varphi_1)/2 \quad \alpha = (\varphi_2 - \varphi_1)/2 \quad (3)$$

$$\delta_{sr} = \delta_s - \delta_r \quad V_s = V_s \angle \delta_s \quad \dots \quad (4)$$

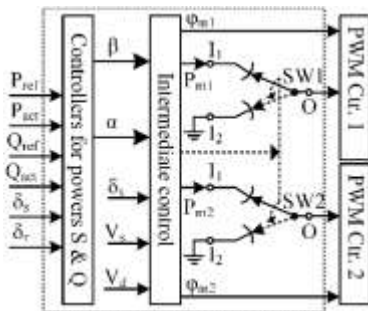
$$V_r = V_r \angle \delta_r \quad jB_1 = 1/(jX_1)$$

در اینجا،  $\alpha$  و  $\beta$  متغییرهای کنترلی مستقل جدیدی هستند که بر اساس متغییرهای کنترل اصلی تعریف شده اند. همینطور،  $B_1$ ،  $\delta_{sr}$ ،  $V_s$  و  $V_r$  بترتیب نمایشگر سوسپتانس سلف، زاویه الکتریکی دو سر UIPC، ولتاژ ترمینال ورودی و ولتاژ ترمینال خروجی می باشند. دو متغییر کنترل دیگر دامنه و فاز ولتاژ خروجی مبدل سه (VSC3) هستند. این متغییرها، شبیه به آنچه در مورد UPFC وجود دارد [۱۷]، بترتیب جهت تنظیم دامنه ولتاژ باس محلی و تثبیت ولتاژ باس DC مورد استفاده قرار می گیرند. جهت توضیحات بیشتر در رابطه با استراتژی کنترل می توان به [۱۲] مراجعه کرد. دیاگرام بلوکی نشان داده شده در شکل (۲)، استراتژی ساده ای را جهت کنترل توان های اکتیو و راکتیو، به نمایش می گذارد. همانطور که در این شکل نشان داده شده، توان های ظاهری و راکتیو

خروجی ( $S_r$ )، که فقط به متغیر  $\alpha$  بستگی دارد [۱۲]، منجر به یک افزایش در  $I_{ser}$  و  $V_r$  خواهد شد.

### ۳- تکنیک پیشنهادی

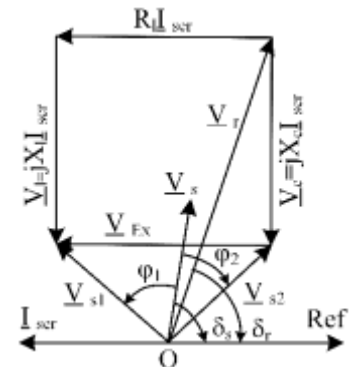
تکنیک پیشنهادی جهت حل مشکلات اضافه ولتاژ و اضافه جریان UIPC، مبتنی بر کنترل ناپیوسته این دستگاه است. بر اساس این، برای UIPC از دو کنترلر  $VSC1$  و  $VSC2$  از دو کنترلر بهره می برد؛ کنترل اصلی و کنترل گذرا. طرح کلی مدار کنترل این VSCها در شکل (۵) نشان داده شده است.



شکل ۵- طرح کلی مدار کنترل VSCهای ۱ و ۲

همانطور که در این شکل نشان داده شده، هر دو سویچ دو ورودی-تک خروجی  $SW1$  و  $SW2$  در ابتدا در وضعیت  $I_1$  هستند. این وضعیت مدار کنترل با کنترل اصلی متناظر است. در این حالت، توان های اکتیو و راکتیو خروجی UIPC بطور مستقلی توسط متغیرهای کنترلی  $\phi_1$  و  $\phi_2$  یا بطور معادلی  $\alpha$  و  $\beta$  کنترل می شوند. همانطور که از شکل (۵) قابل مشاهده است، ورودی های کنترل کننده های PWM این VSCها و آن یعنی  $P_{m1}$ ،  $\phi_{m1}$  و  $P_{m2}$ ،  $\phi_{m2}$  خروجی های مدار کنترل هستند. در اینجا،  $P_{m1}$ ،  $\phi_{m1}$  و  $P_{m2}$ ،  $\phi_{m2}$  بترتیب، شاخص های مدلاسیون دامنه و فاز  $VSC1$  و  $VSC2$  (و آن یعنی  $AMI^2$  و  $PMI^3$ ) هستند. در حالت یک خطای مدار باز در ترمینال های ورودی یا خروجی، کنترل دستگاه به کنترل گذرا منتقل خواهد شد. بنابراین سویچ ها با یک تاخیر ناچیزی (بعلت تاخیر در بازخوردها و راه اندازی) به موقعیت  $I_2$  تغییر وضعیت خواهند داد. در این حالت، همانطور که در شکل (۵) نیز نشان داده شده، اندیس های مدلاسیون دامنه ( $AMI$ ) بلافاصله به مقدار صفر باز گردانده می شوند که

فازورهای  $I_{ser}$  و  $V_r$  در حالت  $X_{T1} = X_{T2} = 0$  در شکل (۴) نشان داده شده است. همانطور که در این شکل نشان داده شده، به علت دامنه و فاز بالای فازورهای ولتاژ سلف ( $V_l$ ) و ولتاژ خازن ( $V_c$ )، مقدار  $V_r$  در مقایسه با مقدار  $V_s$  قابل ملاحظه است. این بدین معنی است که جریان  $I_{ser}$  عامل اصلی اضافه ولتاژ در نقطه میانی است. بعنوان یک نتیجه، هر چه دامنه جریان حلقه بزرگتر باشد، اضافه ولتاژ منتهی نیز بزرگتر بوده و در نتیجه احتمال تخلیه بیشتر خواهد بود.



شکل ۴- ولتاژها و جریان های UIPC در پی اتصال باز در ترمینال خروجی آن

در شرایط واقعی، با توجه به شکل (۳)، مقدار موثر جریان با رابطه زیر داده می شود:

$$I_{ser} = \frac{V_{Ex}}{Z_{eq}} = \frac{V_{s2} - V_{s1}}{R_1 + j(X_{T1} + X_{T2})} \quad (5)$$

در اینجا،  $Z_{eq}$  و  $V_{Ex}$  بترتیب، امپدانس و ولتاژ معادل در مدار شکل (۳) میباشند. با استفاده از معادلات ذکر شده،  $I_{ser}$  می تواند بصورت زیر نیز بیان شود:

$$I_{ser} = \frac{2V_s \sin \alpha}{|Z_{eq}|} \angle \left( \frac{\pi}{2} + \beta - \delta_s - \theta \right) \quad (6)$$

در اینجا،  $\theta$  زاویه  $Z_{eq}$  می باشد. بر اساس نتایج شبیه سازی برای یک توان ظاهری متوسط  $S_r = 200MVA$ ، مقدار  $I_{ser}$  به بیش از سه و نیم برابر مقدار نامی می رسد، این در حالی است که مقدار  $V_r$  نیز بالای سه پریونیت است. در این حالت، ولتاژ باس DC تقریباً ثابت است. نتیجتاً، مقدار  $V_s$  نیز بخاطر عملکرد حلقه کنترل (تنظیم ولتاژ) ثابت می ماند. با این اوصاف، در این حالت، با توجه به رابطه (۶)، دامنه جریان تنها تابعی از متغیر  $\alpha$  است و می تواند با آن کنترل شود. بعنوان یک نتیجه، یک افزایش در توان ظاهری

<sup>3</sup> Phase modulation index

<sup>1</sup> Pulse width modulation

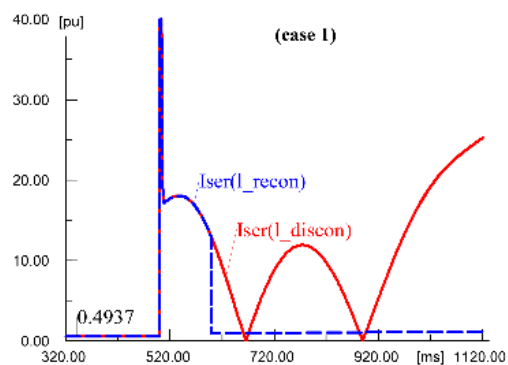
<sup>2</sup> Amplitude modulation index

چشم پوشی شده، ضمن اینکه ژنراتورها نیز با یک مدلی از درجه ۸ شامل اثرات گذرای سریع به همراه سیستم تحریکی از نوع ESAC4A شبیه سازی شده اند. بارها نیز بصورت امپدانس ثابت مدل شده اند. بعلاوه، نقطه کار UIPC نیز در تمام حالات یکسان در نظر گرفته شده است. نتایج شبیه سازی در حالات ۱ تا ۳ بترتیب در اشکال ۷-۹ نشان داده شده است. در این اشکال، نتایج سناریوهای ۱ و ۲ بترتیب با برجسب های  $I_{recon}$  و  $I_{discon}$  از هم مجزا گشته اند.

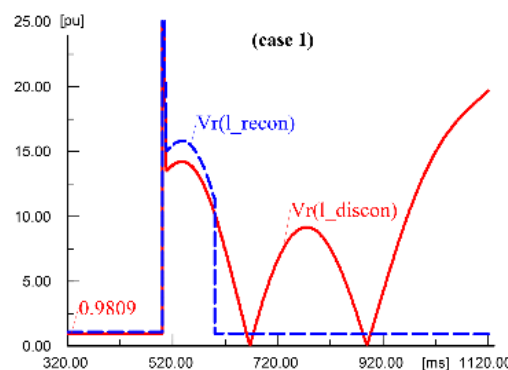
## ۵- تحلیل نتایج

با توجه به نتایج شبیه سازی، مسائل مهم زیر قابل بحث است:

- شکل موج های  $I_{ser}$  و  $V_r$  برای حالت مطالعه ۱ بترتیب در اشکال (۷-الف) و (۷-ب) نشان داده شده است. همانطور که انتظار می رفت، مقادیر خیلی بالاتر از سطح مجاز است. در این حالت، شدت جریان بقدری بالاست که خازن باس DC در طی حدودا  $0/3$  میلی ثانیه بطور کامل تخلیه شده است (شکل ۷-ج).



(الف)

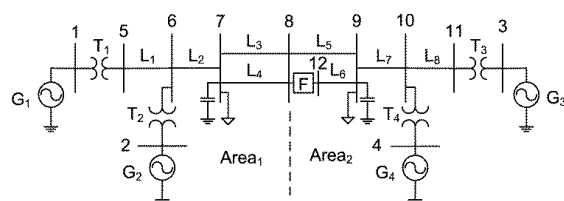


(ب)

این باعث خواهد شد تا ولتاژهای تزریقی و در نتیجه ولتاژ تحریک مدار به مقدار صفر تقلیل پیدا کند. با توجه به رابطه (۵)، واضح است که چنین عملکردی مستقیماً جریان حلقه  $(I_{ser})$  را تحت تاثیر قرار خواهد داد و باعث خواهد شد که مقدار جریان به صفر برسد. نتیجتاً، ولتاژ در ترمینال مدار باز شده نیز به زیر سطح مجاز کاهش خواهد یافت. بالاخره، اگر دستگاه دوباره به خط متصل شود، مد کنترل نیز باید به مد اولیه تغییر پیدا کند، در غیر اینصورت، کنترل در مد گذرا باقی خواهد ماند. بایستی توجه کرد که تکنیک پیشنهادی می تواند بجای شاخص های مدولاسیون دامنه به متغیر کنترل  $\alpha$  نیز اعمال شود.

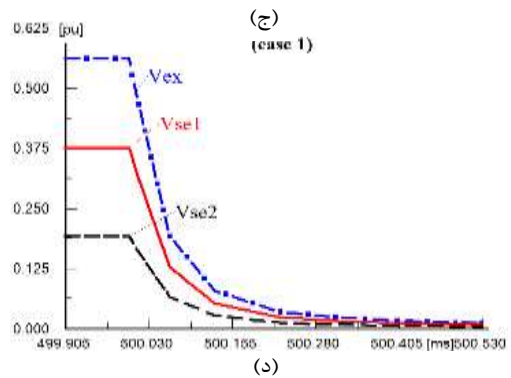
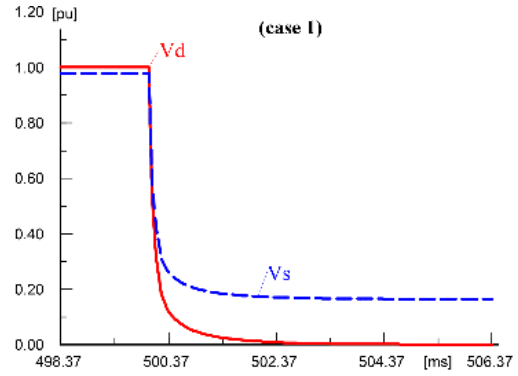
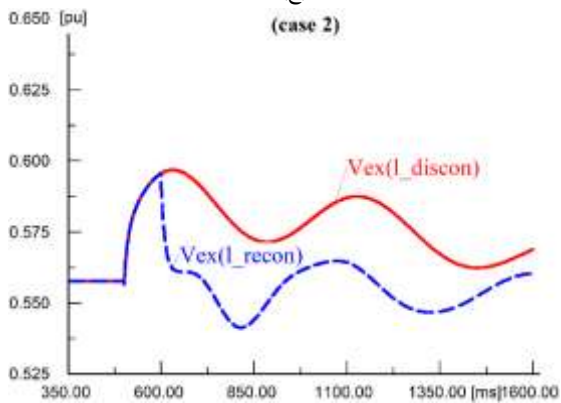
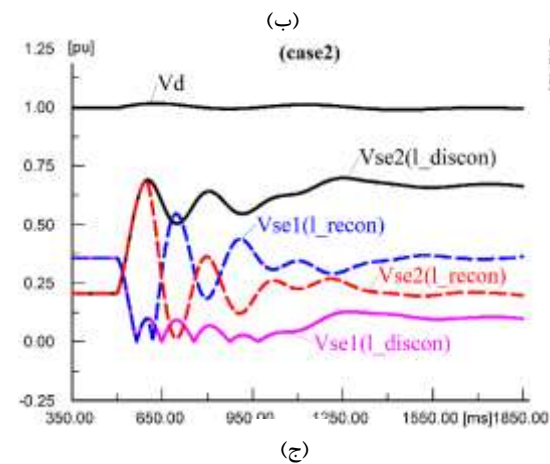
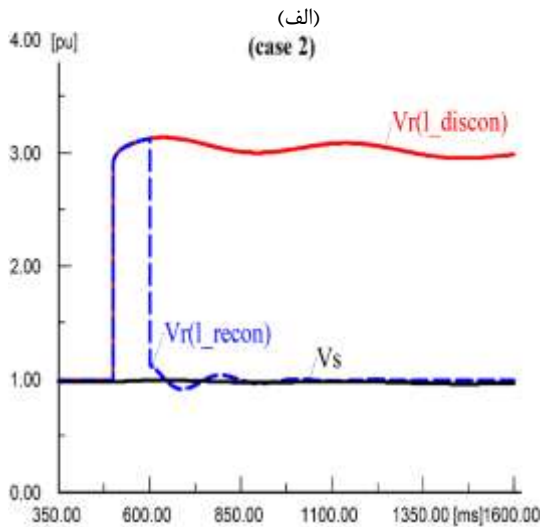
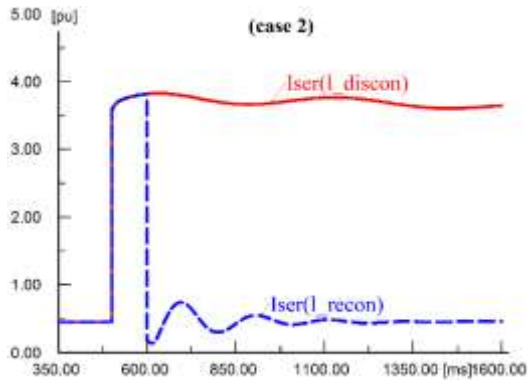
## ۴- سیستم آزمون، حالات مطالعه و شبیه سازی ها

سیستم آزمون مورد استفاده در شبیه سازی ها، یک سیستم قدرت بهم پیوسته دو ناحیه ای چهار ماشینه است [۱۲] که در شکل (۶) نشان داده شده است.



شکل ۶- سیستم آزمون شامل دستگاه FACTS

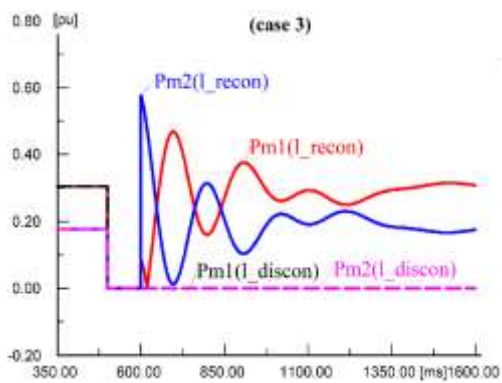
فرض بر این است که UIPC در خط ۶، بین باس های ۸ و ۱۲ که در شکل با بلوک F نشان داده شده، نصب شده باشد. سه حالت مطالعه، مورد بررسی قرار گرفته است. حالت اول متناظر با وضعیتی است که در آن اجزای UIPC ایده آل فرض شده اند (و آن یعنی  $R_f=0=X_{T1}=X_{T2}$ ). از آنجایی که هیچ همگرایی در این حالت وجود ندارد مقدار غیر صفری برای  $R_f$  و آن یعنی مقدار  $0/10$  اهم انتخاب گردید. در حالات دوم و سوم، اجزا تحت شرایط غیر ایده آل مدل شده اند. حالات دوم و سوم دقیقاً مثل هم هستند با این تفاوت که تکنیک پیشنهادی تنها به حالت سوم اعمال شده است. در همه حالات، یک خطای مدار باز سه فاز در لحظه  $0/5$  ثانیه در ترمینال ارسال خط ۶ مدل شده و بدنبال آن، شبیه سازی با دو سناریو دنبال شده است. در سناریوی اول، خط ۶ بعد یک تاخیر  $0/1$  ثانیه ای برق دار می شود. اما در سناریوی دوم، خطای خط، دائمی در نظر گرفته شده است. لازم به یادآوری است که در این تحقیق، از تلفات مبدل ها



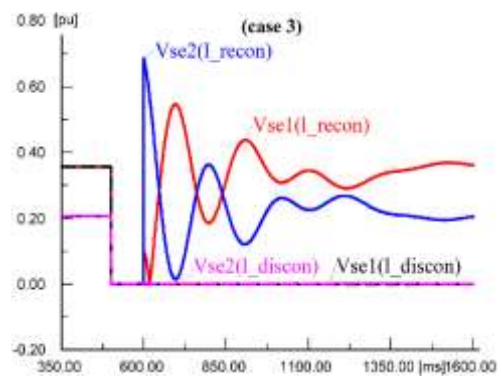
شکل ۷- نتایج حالت مطالعه ۱: الف) جریان حلقه (ب) ولتاژ نقطه میانی ج) ولتاژ در باس DC و ترمینال ورودی د) ولتاژهای تزریقی و تحریک

بعنوان یک نتیجه، ولتاژهای تزریقی (شکل ۷-د)) و ولتاژ در خروجی VSC3 بطور همزمان به سطح صفر سقوط کرده اند. هر چند، سقوط ولتاژهای تزریقی به یک افت قابل ملاحظه ای در  $V_r$  و  $I_{ser}$  منجر شده است (اشکال ۷-الف) و (۷-ب)) اما مقادیر آنها هنوز بالا و مخرب است. شکل ۷-ج) نیز افت قابل ملاحظه ای را در ولتاژ باس محلی ( $V_s$ ) نشان می دهد که بطور واضحی به سقوط ولتاژ در VSC3 ناشی از افت ولتاژ باس DC، مربوط می شود. لازم به ذکر است که در شرایط عادی،  $I_{ser}$  جریان درشاخه سلفی را نشان می دهد، اما در شرایط یک اتصال باز، آن نمایشگر جریان در حلقه می باشد.

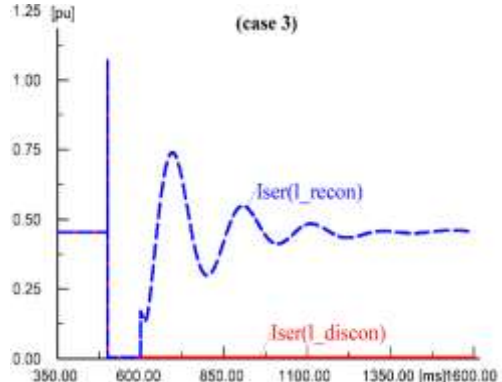
• اشکال (۸-الف) و (۸-ب) بترتیب مقادیر  $V_r$  و  $I_{ser}$  را برای حالت مطالعه ۲ نشان می دهد. یک مقایسه ای از اشکال (۷-الف) و (۸-الف) و همینطور، (۷-ب) و (۸-ب) نشان می دهد که مقادیر  $V_r$  و  $I_{ser}$  بعلت مقدار قابل ملاحظه  $Z_{eq}$  ( $30 \Omega$ )، بطور قابل ملاحظه ای در مقایسه با حالت ۱ کاهش یافته است. اما مقادیر  $I_{ser}$



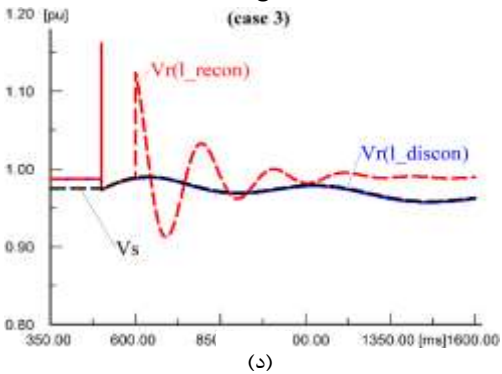
(الف)



(ب)



(ج)



(د)

شکل ۸- نتایج حالت مطالعه ۲: الف) جریان حلقه ب) ولتاژ در ترمینال های ورودی و خروجی ج) ولتاژهای تزریقی و ولتاژ در باس DC د) ولتاژ تحریک

$V_r$  برای سناریوی ۲، هنوز چندین برابر سطح مجاز است و حاکی از آن است که تنش ها تحت شرایط سناریوی ۲، خطرناک هستند و باید کاهش یابند. علاوه بر این، همانطور که در شکل (۸-ج) و (۸-د) نشان داده شده، علی رغم تغییرات ناچیز، ولتاژ باس DC ( $V_d$ ) و در نتیجه ولتاژ تحریک ( $V_{ex}$ ) در حالت ۲ کاملاً پایدار است.

• نتایج حالت مطالعه ۳ که از تکنیک پیشنهادی استفاده می کند، در شکل (۹) نشان داده شده است. همانطور که در اشکال (۹-الف) و (۹-ب) نشان داده شده، تغییر وضعیت سویچ های  $SW_1$  و  $SW_2$  تقریباً ۰/۱۸ میلی ثانیه بعد از خطای مدار باز اتفاق افتاده است. این تغییر باعث می شود متغیرهای  $P_{m1}$ ،  $P_{m2}$ ،  $V_{se1}$  و  $V_{se2}$  بطور همزمان به صفر برسند. لازم به ذکر است که تاخیر ناشی از کلید زنی مبدل ها و انتشار سیگنال راه اندازی از طریق ایجاد یک تاخیر ۰/۱۸ میلی ثانیه ای در سویچ های  $SW_1$  و  $SW_2$  شبیه سازی شده است. تاثیر اعمال تکنیک مربوطه بر روی جریان حلقه در شکل (۹-ج) نشان داده شده است. همانطور که در این شکل نشان داده شده، جریان حلقه برای هر دو سناریو در همان لحظات اولیه به صفر رسیده است. واضح است که در این شرایط، ولتاژها در ترمینال های ورودی و خروجی مساوی و بعلاوه دارای مقادیر عادی هستند (شکل (۹-د)). این وضعیت برای سناریوی ۲، پایدار باقی می ماند، ولی برای سناریوی ۱، تا لحظه برق دار کردن مجدد خط (حدود ۰/۱ ثانیه بعد)، ادامه می یابد. از این لحظه به بعد، شکل موج  $I_{ser}$  در سناریوی ۱ جریان در شاخه سلفی دستگاه را نشان می دهد. همانطور که در اشکال (۹-ج) و (۹-د) نشان داده شده، حتی در طی دوره گذرای سناریوی ۱، مقادیر  $V_r$  و  $I_{ser}$  زیر سطح بیشنه یشان هستند. این نشان می دهد که تکنیک پیشنهادی در حل مشکلات اضافه ولتاژ و اضافه جریان UIPC بسیار موثر است.

شکل ۹- نتایج حالت مطالعه ۳: الف) اندیس های مدلاسیون مبدل های ۱ و ۲ ب) ولتاژهای تزریقی ج) جریان حلقه د) ولتاژها در ترمینال ورودی و خروجی

## ۵- نتیجه گیری

در این تحقیق، تنش های ناشی از مدار باز شدن UIPC بطور مفصل بررسی گردید. نتایج تحلیلی و شبیه سازی ها نشان دادند که بعد از اتفاق اتصال باز، اضافه جریان در حلقه داخلی دستگاه منجر به اضافه ولتاژ در ترمینال مدار باز شده میگردد. بعلاوه، آشکار گردید که هر دوی این تنش ها می توانند باعث صدمه و آسیب جدی به این دستگاه گران قیمت گردند و لذا باید کاهش یابند. بر این اساس، روشی از نظر فنی شدنی و در عین حال کم هزینه مبتنی بر کنترل ناپیوسته دستگاه برای کاهش آنها ارائه شد. نهایتاً، تکنیک پیشنهادی از طریق انجام شبیه سازی های حوزه زمان در محیط نرم افزار دیگسایلنت، ارزیابی و تأیید گردید. قابل به ذکر است که می توان با ایجاد تغییراتی در مدار کنترل این تکنیک، آن را به سایر توپولوژی های TIPC نیز اعمال کرد.

## مراجع

- [1] D. Chao, F. Wanliang, J. Lin, and N. Shuanbao, "FACTS Devices Allocation via Sparse Optimization," *IEEE Trans. Power Syst.*, vol. 31, no. 2, pp. 1308-1319, Mar. 2016.
- [2] S. Pradeep, and T. Rajive, "Amalgam Power Flow Controller: A Novel Flexible, Reliable, and Cost-Effective Solution to Control Power Flow," *IEEE Trans. Power Syst.*, vol. 33, no. 3, pp. 2842-2853, May. 2018.
- [3] M. O. Lawal, O. Komolafe, and T. O. Ajewole, "Power-flow-tracing-based congestion management in hydrothermal optimal power flow algorithm," *J. Mod. Power Syst. Clean Energy*, Jan. 2019, Doi: 10.1007/s4056501804905.
- [4] D. Divan, and H. Johal, "Distributed FACTS—A new concept for realizing grid power flow control," *IEEE Trans. Power Electron.*, vol. 22, no. 6, pp. 2253-2260, Nov. 2007.
- [5] T. Ding, R. Bo, Z. Bie, X. Wang, "Optimal Selection of Phase Shifting Transformer Adjustment in Optimal Power Flow," *IEEE Trans. Power Syst.*, vol. 32, no. 3, pp. 2464-2465, May. 2017.
- [6] O. Ziaee, and F. F. Choobineh, "Optimal Location-Allocation of TCSC Devices on a Transmission Network," *IEEE Trans. Power Syst.*, vol. 32, no. 1, pp. 94-102, Jan. 2017.
- [7] M. A. Chitsazan, and A. M. Trzynadlowski, "State estimation of IEEE 14 bus with interphase power controller using WLS method," in *Proc. 2016 IEEE Energy Conversion Congr. and Expo. (ECCE)*, Milwaukee, USA.
- [8] M. Farmad, S. Farhangi, G. B. Gharehpetian, and S. Afsharnia, "Nonlinear controller design for IPC using feedback linearization method," *Int J of Elect Power and Energy Syst.*, vol. 44, no. 1 pp. 778-785, Jan. 2013.
- [9] L. Wang, and Q. S. Vo, "Power Flow Control and Stability Improvement of Connecting an Offshore Wind Farm to a One-Machine Infinite-Bus System Using a Static Synchronous Series Compensator," *IEEE Trans. Sustain. Energy*, vol. 2, no. 4, pp. 358-369, Apr. 2013.
- [10] S. Galvani, M. Tarafdar Hagh, M. B. Bannae Sharifian, and B. Mohammadi-ivatloo, "Multi-Objective Predictability Based Optimal Placement and Parameters Setting of UPFC in Wind Power Included Power Systems," *IEEE Trans. Ind. Informat.*, Mar. 2018.
- [11] J. Pourhossein, G. B. Gharehpetian, and S. H. Fathi, "Static Inter-phase Power Controller (SIPC) modeling for load flow and short circuit studies," *Energy Conversion and Manage.* vol. 64, pp. 145-151, Dec. 2012.
- [12] J. Pourhossein, G. B. Gharehpetian, and S. H. Fathi, "Unified Interphase Power Controller (UIPC) Modeling and Its Comparison With IPC and UPFC," *IEEE Trans. Power Del.*, vol. 27, no. 4, pp. 1956-1963, Oct. 2012.



- [13] M. Zolfaghari, M. Abedi, and G. B. Gharehpetian, "Power flow control of interconnected AC-DC microgrids in grid-connected hybrid microgrids using modified UIPC," To be published in IEEE Trans. Smart Grid.
- [14] G. Sybille, Y. Haj-Maharsi, G. Morin, F. Beaugard, J. Brochu, J. Lemay, and P. Pelletier, "Simulator demonstration of the interphase power controller technology," IEEE Trans. Power Del., vol. 11, no. 4, pp. 1985-1992, Oct. 1996.
- [15] M. H. Haque, "Improvement of First Swing Stability Limit by Utilizing Full Benefit of Shunt FACTS Devices," IEEE Trans. Power Syst., vol. 19, no. 4, pp. 1894-1902, Nov. 2004.
- [16] P. S. Kumar, "Transient Stability Enhancement of Power System Using TCSC," Int. J. of Elect. and Comput. Eng., vol. 2, no. 3, Apr. 2012.
- [17] E. Uzunovic, C. A. Canizares, Z. Huang, Y. Ni, C. M. Shen, F. F. Wu, S. Chen, and B. Zhang, "Application of Unified Power Flow Controller in Interconnected Power Systems Modeling, Interface, Control Strategy, and Case Study," IEEE Trans. Power Syst., vol. 15, no. 4, pp. 1461-1462, Nov. 2000.

# Reducing Overcurrent and Overvoltage Stresses due to Open-circuiting of UIPC

Javad Pourhossein<sup>1</sup> Gevork B. Gharehpetian<sup>2</sup>

1. Department of Electrical Engineering, Gonabad branch, Islamic Azad University, Gonabad, Iran

2. Department of Electrical Engineering, Amirkabir University of Technology, Tehran, Iran

\*Corresponding Author: **Javad Pourhossein**

---

## ABSTRACT

---

The unified interphase power controller (UIPC) is basically a series-type power flow controller that behaves like a current source. Hence, an open-circuit fault at the terminal of this device can result in severe stress. The opening of the device terminal results in a dual-branch parallel circuit in each phase (one RL and one RC), which disconnected from the line, and forms a series RLC circuit locally excited by two series voltage source converters (VSCs). This condition has high circulating current and overvoltage at the midpoint i.e., at the open-circuited terminal of the device. These may cause flashovers and serious damages to the device. In this research, a technique based on the discontinuous control of the device is proposed to overcome the mentioned problems. Based on the technique, the injected voltages of two VSCs are immediately reset to zero after an open-circuit fault so that the circulating current and consequently the overvoltage can be reduced. The evaluation of the proposed technique is studied in the DIGSILENT software environment. The results of the simulations show that the proposed technique is effective.

---

**Keywords:** Power flow controller, discontinuous control, overcurrent and overvoltage mitigation

---