

Vol. 13/ No. 52/Summer 2024

Research Article

# A High Accuracy Capacitance-to-Digital Converter with Improving Nonidealities Effects

Arash Ahmadpour, Assistant Professor<sup>1\*</sup>  | Mehdi Fallah Kazemi, Assistant Professor<sup>2</sup> 

<sup>1</sup>Department of Electrical Engineering, Lahijan Branch, Islamic Azad University, Lahijan, Iran, [ar.amp@iau.ac.ir](mailto:ar.amp@iau.ac.ir)

<sup>2</sup>Department of Electrical Engineering, Lahijan Branch, Islamic Azad University, Lahijan, Iran, [me.fallah@iau.ac.ir](mailto:me.fallah@iau.ac.ir)

**Correspondence**

Arash Ahmadpour, Assistant Professor of Electrical Engineering, Lahijan Branch, Islamic Azad University, Lahijan, Iran, [ar.amp@iau.ac.ir](mailto:ar.amp@iau.ac.ir)

**Received:** 11 October 2023

**Revised:** 9 November 2023

**Accepted:** 26 November 2023

## Abstract

This paper presents a high-precision capacitance-to-digital converter (CDC) based on period-modulation (PM) for grounded capacitive sensors. In this work, with a symmetrical design, the performance of the proposed capacitance to digital converter is significantly improved by applying zoom-in and three signal auto-calibration techniques. The dominant nonidealities of the CDC circuit are located at the three asymmetrical phases of the auto-calibration paths. These effects are investigated here which are mainly caused by charge injection of switches and associated parasitic effects. These nonidealities are reduced by utilizing dummy switches at asymmetrical paths of the applied auto-calibration. The proposed interface is designed as an integrated circuit using a standard 0.18 $\mu$ m CMOS technology. A worst-case capacitance error less than 0.2fF for a 10pF sensor capacitor with maximum variation of 200fF, and parasitic capacitance of up to 20pF is obtained. The CDC achieves an absolute capacitance resolution of 0.479fF across a 10pF sensor capacitance with a 200fF variation, corresponding to an energy efficiency of 6.94pJ/step. The achieved latency is 128 $\mu$ s and the CDC consumes 170 $\mu$ A from a 2V power supply.

**Keywords:** Capacitive-to-voltage converter (CVC), Zoom-in technique, Grounded capacitive sensor, Dummy switch.

## Highlights

- A novel structure of symmetrical capacitance to digital converter.
- Achieving low noise level and high accuracy.
- Improving non-linear effects using circuit techniques.

**Citation:** A. Ahmadpour, and M. Fallah Kazemi, "A High Accuracy Capacitance-to-Digital Converter with Improving Nonidealities Effects," *Journal of Southern Communication Engineering*, vol. 13, no. 52, pp. 1–10, 2024, doi: 10.30495/jce.2023.1998573.1231, [in Persian].

## مبدل خازن به دیجیتال دقیق با بهبود اثرات غیر خطی

آرش احمدپور\*<sup>۱</sup> | مهدی فلاح کاظمی<sup>۲</sup>

<sup>۱</sup> استادیار گروه مهندسی برق، دانشکده فنی و مهندسی، واحد لاهیجان، دانشگاه آزاد اسلامی، لاهیجان، ایران، ar.amp@iau.ac.ir

<sup>۲</sup> استادیار گروه مهندسی برق، دانشکده فنی و مهندسی، واحد لاهیجان، دانشگاه آزاد اسلامی، لاهیجان، ایران، me.fallah@iau.ac.ir

نویسنده مسئول

<sup>۳</sup> استادیار گروه مهندسی برق، دانشکده فنی و مهندسی، واحد لاهیجان، دانشگاه آزاد اسلامی، لاهیجان، ایران، ar.amp@iau.ac.ir

## چکیده:

این مقاله یک مبدل خازن به دیجیتال با دقت بالا (CDC) بر اساس مدولاسیون پریود (PM) برای سنسورهای خازنی زمین شده ارائه می‌کند. در این تحقیق عملکرد CDC با طراحی متقارن و با استفاده از تکنیک بزرگنمایی و سه تکنیک کالیبراسیون خودکار سیگنال به طور قابل توجهی بهبود یافته است. اثرات غالب غیر ایده‌آل‌های مدار CDC در سه فاز نامتقارن مسیرهای کالیبراسیون خودکار قرار دارند. این اثرات که عمدتاً ناشی از تزریق بار سوئیچ‌ها و خازن‌های پارازیتی مرتبط هستند، در اینجا بررسی می‌شوند. این اثرات غیر ایده‌آل با استفاده از سوئیچ‌های تصنعی (dummy) در مسیرهای نامتقارن کالیبراسیون خودکار اعمال شده کاهش می‌یابد. مدار واسط پیشنهادی به عنوان یک مدار مجتمع با استفاده از فناوری استاندارد ۰/۱۸ میکرومتر CMOS طراحی شده است. خطای خازنی در بدترین حالت برای یک خازن سنسور ۱۰ پیکوفاراد با حداکثر تغییرات ۲۰۰ فمتوفاراد و خازن پارازیتی تا ۲۰ پیکوفاراد کمتر از ۰/۲ فمتوفاراد حاصل شده است. CDC به درجه تفکیک خازنی مطلق ۰/۴۷۹ فمتوفاراد در ظرفیت حسگر ۱۰ پیکوفاراد با تغییرات ۲۰۰ فمتوفاراد دست می‌یابد که مربوط به بازده انرژی ۶/۹۴ pJ/step است. تأخیر به دست آمده ۱۲۸ میکروثانیه است و مبدل ۱۷۰ میکروآمپر از منبع تغذیه ۲ ولت مصرف می‌کند.

**کلید واژه‌ها:** تکنیک بزرگنمایی، سنسور خازنی زمین شده، سوئیچ تصنعی مبدل خازن به ولتاژ

تاریخ دریافت: ۱۹ مهر ۱۴۰۲

تاریخ بازنگری: ۱۸ آبان ۱۴۰۲

تاریخ پذیرش: ۵ آذر ۱۴۰۲

<https://doi.org/10.30495/jce.2023.1998573.1231>

## ۱- مقدمه

حسگرهای خازنی به دلیل اینکه توان استاتیک مصرف نمی‌کنند به طور گسترده در کاربردهای صنعتی با تکنولوژی بالا مورد استفاده قرار می‌گیرند و برای مدارهای واسط با انرژی محدود جذاب می‌باشند [۱]. آن‌ها را می‌توان به عنوان حسگرهای خازنی با الکترودهای هدف فعال [۲، ۱] و الکترودهای هدف زمین شده [۳-۵] طبقه‌بندی کرد. در مدارات الکترونیک واسط، استفاده از خازن‌های حسگر با الکترودهای هدف فعال به دلیل ایمنی بالای نویز و غیر حساس بودن به خازن‌های پارازیتی ترجیح داده می‌شود. علاوه بر این، پیاده‌سازی یک ساختار کاملاً دیفرانسیلی برای حذف خطاهای سیستماتیک واسط برای واسط زمین شده پیچیده است. با این حال، در برخی از کاربردها سنسورهای خازنی زمین شده ترجیح داده می‌شوند [۳-۵]. اخیراً راه‌حل‌های متعددی در تحقیقات مربوط به حسگرهای خازنی و مدارهای واسط مرتبط با آن‌ها وجود دارد. استراتژی اندازه‌گیری ظرفیت حسگر عمدتاً مبتنی بر تبدیل ظرفیت حسگر به دیجیتال با استفاده از مبدل ظرفیت به دیجیتال (CDC) است. این عمل با مدارات واسط مانند مبدل آنالوگ به دیجیتال<sup>۱</sup> [۱] مدولاسیون پریود<sup>۲</sup> [۶، ۴]، مدولاتور سیگما-دلتا [۵]،

<sup>۱</sup> Analog to Digital Converter (ADC)<sup>۲</sup> Period Modulation (PM)

مدولاسیون عرض پالس<sup>۱</sup> [۷] و غیره تحقق می‌یابد. درمبدل‌های PM، درجه تفکیک را می‌توان با شمارش مدت زمان چندین پریود با استفاده از یک تقسیم‌کننده دیجیتال، برای زمان تبدیل مبادله کرد که آن‌ها را کاملاً انعطاف‌پذیر می‌کند [۶]. یک راه حل دیگر برای تحقق یک CDC کارآمد، استفاده از ساختار بزرگنمایی<sup>۲</sup> است [۲،۸،۹]. این روش نیاز به رنج دینامیکی بالا برای طبقه بعدی را کاهش می‌دهد. کالیبراسیون خودکار نیز یک تکنیک جذاب برای حذف هر گونه خطای سیستماتیک در مسیره‌های متقارن سیستم‌ها است [۱۰]. کالیبراسیون خودکار همچنین باعث بهبود پایداری اندازه‌گیری می‌شود، اما منجر به افزایش زمان اندازه‌گیری و پیچیدگی طراحی می‌شود. لازم به ذکر است که استفاده از واسط‌های مربوطه از یک مالتی‌پلکسر<sup>۳</sup> برای انتخاب عناصر حسگر و مسیره‌های نامتقارن کالیبراسیون خودکار می‌تواند برخی از خطاهای سیستماتیک را به سیستم اضافه کند و بنابراین نیاز به طراحی دقیق دارد.

در این مقاله، یک مدار واسط بالا بر اساس حذف خطاهای سیستماتیک PM برای سنسورهای خازنی زمین شده پیشنهاد شده است. اثر بخشی حذف خطاها برای واسط پیشنهادی با یک تکنیک بزرگنمایی و یک طراحی متقارن از کالیبراسیون خودکار اعمال شده به دست می‌آید.

بخش ۲ اصول عملکرد یک سیستم اندازه‌گیری ظرفیت را شرح می‌دهد. بخش ۳ مدار طبقه اول را معرفی می‌کند که اثرات غیر ایده‌آل آن در بخش ۴ بررسی می‌شود. CDC کامل با تکنیک بزرگنمایی در بخش ۵ معرفی شده است. نتایج شبیه‌سازی در بخش ۶ ارائه شده است و در نهایت در بخش ۷ نتیجه‌گیری می‌شود.

## ۲- سیستم اندازه‌گیری ظرفیت

مبدل‌های مبتنی بر PM شامل یک مالتی‌پلکسر، یک مبدل خازن به ولتاژ<sup>۴</sup> یک مبدل ولتاژ به پریود<sup>۵</sup> و یک واحد کنترل [۶،۴] است که در شکل ۱ نشان داده شده است. می‌توان آن را بر اساس یک نوسان‌ساز یا یک ساعت خارجی پیاده‌سازی کرد. از تکنیک کالیبراسیون خودکار به منظور اندازه‌گیری ظرفیت حسگر مستقل از پارامترهای ناخواسته و همچنین بهبود پایداری اندازه‌گیری، در طراحی استفاده می‌شود. بر این اساس، یک چرخه اندازه‌گیری شامل سه فاز است که در آن به ترتیب دو خازن مرجع  $C_{REF1}$  و  $C_{REF2}$  و همچنین خازن سنسور  $C_X$  اندازه‌گیری می‌شود. مقادیر آنها به صورت خطی به پریودهای  $T_{REF1}$ ،  $T_{REF2}$  و  $T_X$  در خروجی تبدیل می‌شوند. مقادیر خازن‌های مرجع باید به گونه‌ای انتخاب شوند که مدار واسط در ناحیه خطی خودکار کند [10]. با اندازه‌گیری پریودهای مربوطه، ظرفیت حسگر را می‌توان به صورت [۱۰،۴] محاسبه کرد:

$$C_X = \left( \frac{T_X - T_{REF1}}{T_{REF2} - T_{REF1}} \right) (C_{REF2} - C_{REF1}) + C_{REF1} \quad (1)$$

با این حال، اثرات خازن پارازیتی مربوط به ظرفیت حسگر به خصوص زمانی که یک سنسور با هدف زمین شده استفاده می‌شود، اجتناب‌ناپذیر است. مطابق شکل، خازن‌های  $C_{P1}$  و  $C_{P2}$  ظرفیت‌های پارازیتی حسگر هستند که می‌توانند عملکرد مدار واسط را تحت تأثیر قرار دهند. به منظور از بین بردن این اثر، اقدامات اضافی به نام تکنیک "پیشخور مبتنی بر محافظت فعال"<sup>۶</sup> نیاز است [۴،۳].

## ۳- اصل بزرگنمایی

شکل ۲-الف مدار CVC متداول به استثنای خازن‌های پارازیتی حسگر و تکنیک کالیبراسیون خودکار را نشان می‌دهد. سیگنال‌های غیر همپوشانی  $\phi_1$ ،  $\phi_2$ ،  $\phi_3$  و  $\phi_4$  به ترتیب سیگنال‌های کنترلی برای  $S_1$ ،  $S_2$ ،  $S_3$  و  $S_4$  هستند. با توجه به سیگنال‌های اعمال شده، بار  $C_X V_{DD}/2$  به  $C_F$  پمپ می‌شود، که منجر به پرش  $C_X V_{DD}/(2C_F)$  همراه با نوع خاصی از برش کردن ( $+++$ ) [۳، ۴] در ولتاژ خروجی  $V_O$  می‌شود که در شکل ۲-ج نشان داده شده است. این تکنیک سوئیچینگ، آفست تقویت‌کننده، نویز فلیکر و تداخل منبع را حذف می‌کند.

<sup>1</sup> Pulse Width Modulation (PWM)

<sup>2</sup> Zoom-in

<sup>3</sup> Multiplexer (MUX)

<sup>4</sup> Capacitance to Voltage Converter (CVC)

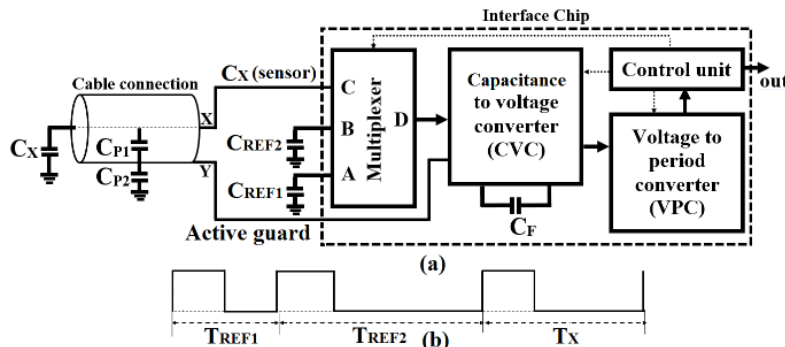
<sup>5</sup> Voltage to Period Converter (VPC)

<sup>6</sup> feed-forward based active-shielding

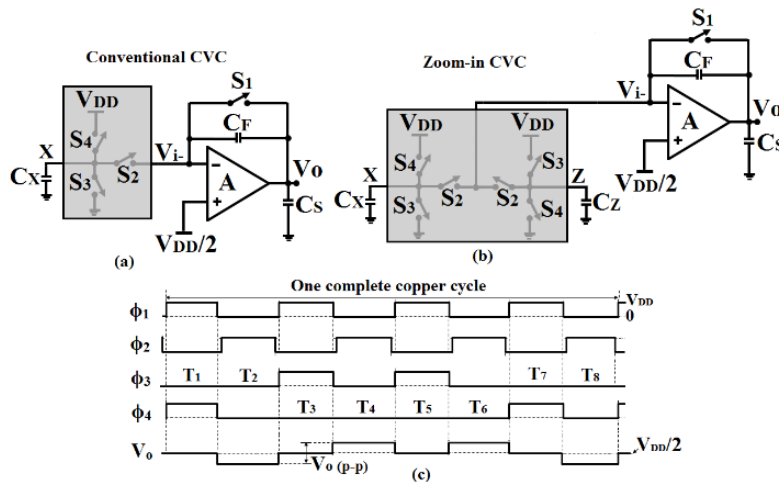
اصول عملکرد مدار CVC بزرگنمایی (شکل ۲-ب) مشابه ساختار CVC متداول است. تفاوت این است که، در مدار CVC بزرگنمایی، سیگنال اعمال شده به  $C_X$  مخالف سیگنال اعمال شده به  $C_Z$  است. بنابراین، فقط تفاوت بار  $(C_X - C_Z)V_{DD}/2$  به  $C_F$  پمپ می‌شود که منجر به جهش ولتاژ با معادله زیر خواهد شد.

$$\Delta V = \frac{(C_X - C_Z)V_{DD}}{2C_F} \quad (2)$$

در کاربرد در نظر گرفته شده ما، تغییر ظرفیت حسگر در خازن سنسور ۱۰ پیکوفاراد زیر ۲۰۰ فمتوفاراد است. هدف اندازه‌گیری این تغییرات با دقت حداقل ۱۰ بیت است. این نیاز باید برای تأخیر کمتر از ۲۰۰ میکروثانیه و خازن‌های پارازیتی حسگر تا ۲۰ پیکوفاراد انجام شود.



شکل ۱: مبدل متداول ظرفیت به دیجیتال (CDC) بر اساس مدولاسیون پریود (PM) شامل کالیبراسیون خودکار سه سیگنال [۴، ۱۰]  
Figure 1. The conventional capacitance-to-digital converter (CDC) based on period modulation (PM) including three-signal auto-calibration [4, 10]



شکل ۲: طبقه اول برای سنسورهای خازنی زمین شده، (الف) CVC متداول، (ب) CVC بزرگنمایی، (ج) سیگنال‌های مرتبط و ولتاژ خروجی [۴، ۹، ۱۰]

Figure 2. The front-end stage for grounded capacitive sensors, (a) Conventional CVC, (b) Zoom-in CVC, (c) The related signals and output voltage [4, 9, 10]

#### ۴- منابع خطا

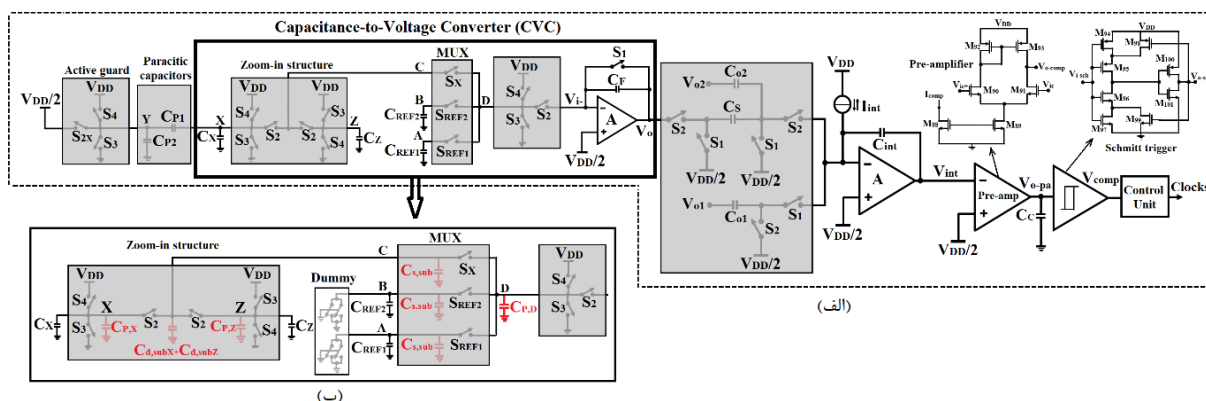
در این بخش، غیر ایده‌آل‌های بزرگنمایی CVC مانند تزریق بار سوئیچ‌ها و خازن‌های پارازیتی سوئیچ‌ها مورد بحث قرار می‌گیرد. غیر ایده‌آل بودن تقویت‌کننده مانند پهنای باند و بهره محدود با طراحی مناسب تقویت‌کننده رفع می‌شود. همچنین با توجه به آنکه کل مدار واسط به صورت یک نوسان‌ساز پیکربندی می‌شود، خطای زمان نشست در خروجی مدار CVC را می‌توان با تنظیم منبع جریان انتگرال‌گیر حذف کرد. ساختار بزرگنمایی می‌تواند بسیاری از غیر ایده‌آل‌های ساختار متداول را حذف کند.

## ۴-۱- تزریق بار سوئیچ و خازن پارازیتی

در CVC متداول (شکل ۲-الف)، سوئیچ ریست S1 به دلیل آنکه بار آن از چپر<sup>۱</sup> استفاده می‌کند، نمی‌تواند خطایی ایجاد کند [۳،۴]. سوئیچ S2 نیز به دلیل آنکه با خاموش شدن، خروجی از طریق S1 به زمین مجازی متصل می‌شود، خطای تزریق بار ایجاد نمی‌کند. در همان زمان، خازن C<sub>X</sub> به یک پتانسیل کاملاً مشخص (V<sub>DD</sub> یا GND) متصل خواهد شد. علاوه بر این، سوئیچ‌های S3 و S4 به ترتیب سوئیچ‌های NMOS و PMOS هستند و بنابراین در لحظه خاموش شدن، بارهای آن‌ها را با قطبیت‌های مخالف تزریق می‌کنند. بنابراین، خطاهای تزریق بار آن‌ها در خروجی CVC جمع می‌شود. همچنین، خازن پارازیتی کلیدهای متصل به گره X (C<sub>par,X</sub>) به موازات خازن حسگر ظاهر می‌شود که منبع خطا دیگری را ایجاد می‌کند. دقت مطلق CVC متداول به دلیل خازن‌های پارازیتی در گره X و تزریق بار سوئیچ‌ها برابر است [۱۱].

$$Absolute\ accuracy = \ln \left( \frac{C_X}{C_{par,X} + WLC_{ox} \left( \frac{V_{dd} - V_{th}}{V_{dd}} \right)} \right) / \ln 2 \quad (3)$$

برای C<sub>ox</sub> برابر ۱۰ فمتوفاراد بر میکرومتر مربع، C<sub>X</sub> برابر ۲۰۰ فمتوفاراد، V<sub>th</sub> برابر ۰/۵ ولت و V<sub>DD</sub> برابر ۲ ولت حداقل اندازه سوئیچ با ابعاد (L برابر با ۰/۱۸ میکرومتر و W برابر با ۰/۲۵ میکرومتر)، دقت مطلق به ۷ بیت محدود می‌شود که به طور قابل توجهی کمتر از دقتی است که هدف این تحقیق است. با این وجود، در CVC بزرگنمایی (شکل ۲-ب)، با نادیده گرفتن اثرات مرتبه دوم مانند تفاوت در ولتاژ آستانه ترانزیستورهای PMOS، NMOS و همچنین عدم تطبیق، خطای تزریق بار سوئیچ و خازن‌های پارازیتی سوئیچ‌ها در گره‌های X و Z یکدیگر را جبران می‌کنند و تنها خطای باقیمانده را بر جای می‌گذارند. این موضوع در بخش ۶ بررسی خواهد شد.



شکل ۳: (الف) مدار CDC بزرگنمایی کامل، (ب) اثر خازنی پارازیتی

Figure 3. (a) The complete zoom-in CDC circuit, (b) Switches parasitic capacitance effect.

## ۵- مدار واسط کامل

شکل ۳-الف مدار واسط کامل را نشان می‌دهد. CVC بزرگنمایی شامل خازن‌های پارازیتی حسگر و کالیبراسیون خودکار می‌باشد که در شکل بصورت مستطیل نشان داده شده است. یک تکنیک شیلد فعال مبتنی بر پیش‌خور<sup>۲</sup> به اولین شیلد کابل برای حذف اثر خازن‌های پارازیتی اعمال می‌شود. یک MUX برای انتخاب خازن‌های مرجع C<sub>REF2</sub>، C<sub>REF1</sub> و خازن سنسور C<sub>X</sub> استفاده می‌شود. هنگام انتخاب این خازن‌های مرجع، بار آنها با چهار سوئیچ S1 الی S4 به مفهوم برش به خروجی CVC منتقل می‌شود. ممکن است تصور شود که هنگام انتخاب ظرفیت سنسور به مجموعه سه سوئیچ متصل به ورودی منفی تقویت‌کننده نیازی نیست. با این حال، این کمک خواهد کرد که مدار CVC تا حد ممکن برای اندازه‌گیری سه سیگنال مشابه باشد.

<sup>1</sup> Chopper

<sup>2</sup> Feed-forward

CVC با کالیبراسیون خودکار اعمال شده هنگام انتخاب  $C_{REF1}$  یا  $C_{REF2}$  مانند شکل ۲-الف است و بنابراین همان خطای خازنی ایجاد می‌کند. علاوه بر این، هنگام انتخاب  $C_X$ ، با نادیده گرفتن اثرات مرتبه دوم، تزریق بار سوئیچ‌ها و خازن‌های پارازیتی سوئیچ‌ها در گره‌های X و Z یکدیگر را جبران می‌کنند، با این حال، تزریق بار و خازن‌های پارازیتی در گره D باعث خطا در سیگنال خروجی CVC می‌شود. علاوه بر این، خازن‌های پارازیتی در گره C (مسیر حسگر) نیز با گره‌های A و B متفاوت است. کالیبراسیون خودکار سه سیگنال در صورت وجود مسیر متقارن برای همه ورودی‌ها، می‌تواند اثرات ناخواسته مانند تزریق بار سوئیچ‌ها و خازن‌های پارازیتی را کاهش دهد. از طرف دیگر، مسیرهای نامتقارن دارای خازن‌های پارازیتی متفاوتی هستند که به نوبه خود منجر به خطا می‌شود. شکل ۳-ب خازن‌های پارازیتی سوئیچ مربوط به مسیرهای مختلف را نشان می‌دهد. همانطور که می‌توان متوجه شد خازن‌های پارازیتی در گره C (مسیر حسگر) با گره‌های A و B متفاوت است. با انتخاب سوئیچ‌های انتخاب‌گر مشابه برای سه مسیر، تنها تفاوت  $C_{P,Z}$ ،  $C_{P,X}$  و  $C_{d,subX}$  و  $C_{d,subZ}$  خواهد بود. اثر خازن پارازیتی  $C_{P,X}$  توسط  $C_{P,Z}$  به دلیل تکنیک بزرگنمایی حذف می‌شود، اما اثر  $C_{d,subX}$  و  $C_{d,subZ}$  باعث خطای سیستماتیک می‌شود. همانطور که در شکل با رنگ خاکستری نشان داده شده است، می‌توان با اضافه کردن سوئیچ‌های مصنوعی در گره‌های A و B نیز این خطا را برطرف کرد. به منظور جبران اثر خازن‌های پارازیتی سوئیچ‌ها، یک CVC متقارن مورد نیاز است. بر این اساس، بعد سوئیچ‌های مصنوعی باید بر اساس خازن‌های پارازیتی کل در گره C انتخاب شود (یعنی  $C_{d,subX} + C_{d,subZ}$ ). علاوه بر این، سوئیچ‌های MUX و سه سوئیچ در گره‌های X، Y و Z باید تطابق کامل داشته باشند. با این حال، اثرات پارازیتی سوئیچ‌ها در گره D برای سه دنباله سیگنال یکسان است، بنابراین اثرات آن‌ها با کالیبراسیون خودکار از بین می‌رود.

## ۶- نتایج شبیه‌سازی و پیاده‌سازی

CDC پیشنهادی با استفاده از فناوری استاندارد ۰/۱۸ میکرومتر CMOS طراحی و اجرا شده است. نتایج به ازای منبع تغذیه ۲ ولت بررسی شده است و مقدار جریان اندازه‌گیری شده تغذیه ۱۷۰ میکروآمپر است. طبقات CVC و انتگرال‌گیر از تقویت‌کننده کاسکد تاشده<sup>۱</sup> [۱۲]، با جریان‌های تغذیه ۷۵ میکروآمپر استفاده می‌کنند. بازخورد<sup>۲</sup> و خازن‌های انتگرال‌گیر طبقات مربوطه به گونه‌ای انتخاب شده‌اند که خروجی تقویت‌کننده‌ها به ازای رنج حداکثر خازن ورودی اشباع نشوند. به عنوان مثال،  $C_F=2pF$  و  $C_{int}=10pF$  انتخاب شده است. علاوه بر این، خازن‌های ورودی به ترتیب به صورت بین ۱۰ پیکوفاراد و ۱۰/۲ پیکوفاراد،  $C_{REF1}$  برابر صفر پیکوفاراد،  $C_{REF2}$  برابر ۰/۵ پیکوفاراد،  $C_Z$  برابر ۱۰ پیکوفاراد و خازن‌های  $C_{P1}$  و  $C_{P2}$  برابر ۲۰ پیکوفاراد انتخاب شده‌اند. منبع جریان انتگرال‌گیر و خازن‌های  $C_{O1}$  و  $C_{O2}$  به ترتیب ۰/۵ میکروآمپر و ۱ پیکوفاراد انتخاب شده‌اند. خازن نمونه‌برداری  $C_S$  برابر با ۱۰ پیکوفاراد است. در شروع فازهای  $\phi_1$  و  $\phi_2$ ، بارهای  $V_{DD}C_{O1}$  و  $V_{DD}C_{O1}+V_{O}C_S$  به ترتیب به خازن انتگرال‌گیر  $C_{int}$  پمپ می‌شوند و سپس توسط  $I_{int}$  به عنوان یک برشگر سنکرون حذف می‌شوند. مقایسه‌کننده از یک زوج دیفرانسیلی ساده و به دنبال آن یک اشمیت تریگر<sup>۳</sup> تشکیل شده است. لازم به ذکر است که تأخیر انتشار مقایسه‌کننده با کالیبراسیون خودکار اعمال شده حذف می‌شود، بنابراین از مقایسه‌کننده کند با جریان تغذیه کم ۱۰ میکروآمپر استفاده شده است.

به منظور بررسی غیر ایده‌آل‌های ناشی از سوئیچ‌ها (شکل ۲)، هر دو CVC متداول و بزرگنمایی به عنوان طبقه اول CDC استفاده می‌شوند (شکل ۳-ب). از آنجایی که خازن‌های پارازیتی حسگر تأثیر ناچیزی بر این خطاها دارد، خازن‌های پارازیتی حسگر صفر در نظر گرفته می‌شوند ( $C_{P1}=C_{P2}=0pF$ ). علاوه بر این، برای کاهش خطای نشست به کمتر از این خطاها، منبع جریان انتگرال‌گیر را به ۰/۲۵ میکروآمپر نصف می‌کنیم. بر این اساس، حداقل فواصل زمانی  $T_1$  و  $T_2$  حدود ۸ میکروثانیه تنظیم شده است. سایر پارامترها به صورت ( $C_X=10.2pF$ ،  $C_Z=C_S=10pF$ ،  $C_F=2pF$ ) انتخاب می‌شوند، در حالی که برای CVC متداول، از  $C_X=0.2pF$  استفاده کردیم.

شکل ۴ دقت مطلق را برای یک CVC متداول و بزرگنمایی به همراه دقت مطلق محاسبه شده برای یک CVC معمولی در مقابل عرض سوئیچ (W) نشان می‌دهد. همانطور که مشاهده می‌شود، نتایج شبیه‌سازی شده برای CVC متداول مطابقت نزدیکی با

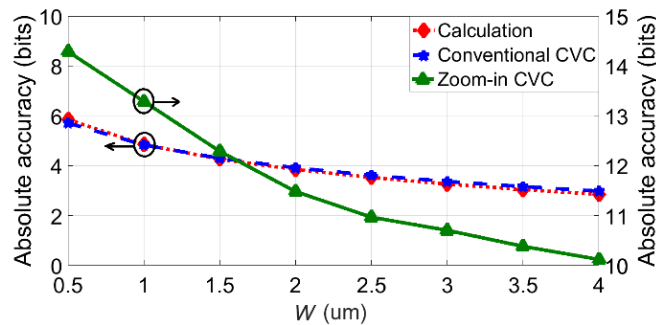
<sup>1</sup> Recycling folded-cascode amplifier

<sup>2</sup> Feedback

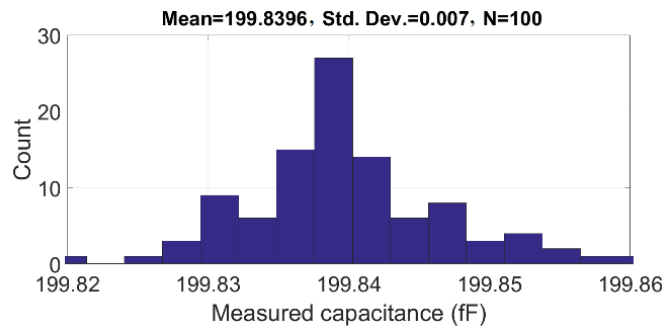
<sup>3</sup> Schmitt trigger

تحلیل نظری دارد. همچنین، ساختار بزرگنمایی می‌تواند این اثرات را به طور قابل توجهی حذف کند. با توجه به اینکه بازه زمانی T1 و T2 برای مدار طراحی شده دو برابر شده و خازن‌های پارازیتی صفر شده است، می‌توان مطمئن بود که این خطا تنها به دلیل تزریق بار و خازن پارازیتی سوئیچ است.

به منظور بررسی اثر سوئیچ‌های تصنعی بر خطای مطلق واسط از جمله کالیبراسیون خودکار، از تحلیل مونت کارلو<sup>۱</sup> برای سوئیچ‌های تصنعی استفاده شده است. این بررسی برای ۱۰۰ تکرار و تغییرات ظرفیت حسگر تا ۲۰۰ فمتوفاراد، خازن‌های مرجع C<sub>REF1</sub> برابر با ۰ پیکوفاراد و C<sub>REF2</sub> برابر با ۰/۵ پیکوفاراد وقتی که خازن‌های پارازیتی حسگر ۲۰ پیکوفاراد است، تکرار می‌شود. میانگین خطا تقریباً ۰/۱۶ فمتوفاراد و انحراف استاندارد آن  $\sigma$  برابر ۷ آتوفاراد است (شکل ۵).



شکل ۴: دقت مطلق مدارهای CVC متداول و بزرگنمایی به عنوان تابعی از W ( $C_{P1}=C_{P2}=0pF$ ,  $C_F=2pF$ ,  $C_Z=C_S=10pF$ ,  $C_X=10.2pF$ )  
Figure 4. Absolute accuracy of the conventional and zoom-in CVC circuits as a function of W ( $C_X=10.2pF$ ,  $C_Z=C_S=10pF$ ,  $C_F=2pF$ , and  $C_{P1}=C_{P2}=0pF$ )



شکل ۵: تجزیه و تحلیل مونت کارلو سوئیچ‌های تصنعی در CDC بزرگنمایی برای خازن‌های پارازیتی حسگر ۲۰ pF  
Figure 5. The Monte Carlo analysis of dummy switches in the zoom-in CDC for sensor parasitic capacitances of 20pF

علاوه بر این، خطای مطلق CDC بزرگنمایی با و بدون سوئیچ تصنعی تحت تغییرات سنسور تا ۲۰۰ فمتوفاراد و خازن‌های پارازیتی آن ۱۰ پیکوفاراد و ۲۰ پیکوفاراد بررسی شده است. نتایج این تحلیل در شکل ۶-الف نشان داده شده است. در مورد سوئیچ‌های بدون سوئیچ تصنعی، خطای ظرفیت حدود ۸ فمتوفاراد است. با این حال، همان‌طور که انتظار می‌رود، می‌توان مشاهده کرد که این خطا با اضافه کردن سوئیچ‌های تصنعی در گره A و B به طور قابل توجهی کاهش می‌یابد، که منجر به افزایش دقت بیش از ۵ بیت می‌شود.

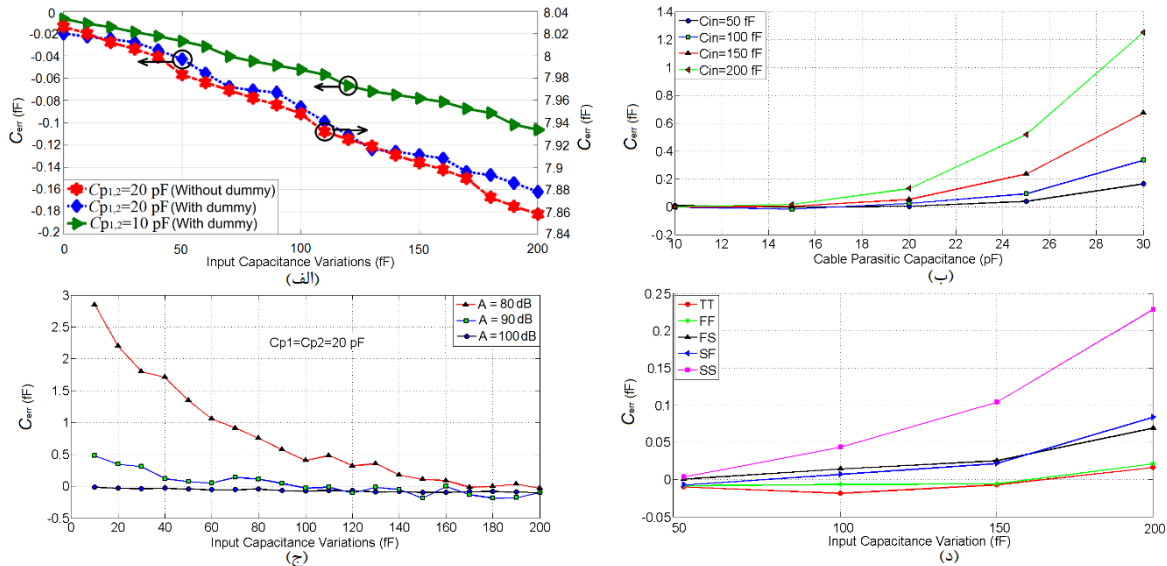
خطای مطلق CDC با توجه به تغییرات خازن حسگر و همچنین خازن‌های پارازیتی کابل تا ۳۰ پیکوفاراد بررسی شد. شکل ۶-ب خطای اندازه‌گیری شده را برای چهار مقدار مختلف تغییرات خازن حسگر نشان می‌دهد. همان‌طور که مشاهده می‌شود، این خطا برای خازن‌های کابل زیر ۲۰ پیکوفاراد کمتر از ۰/۲ فمتوفاراد است و با افزایش خازن‌های پارازیتی کابل، دقت سیستم به دلیل خطای نشست کاهش یافته است.

دقت واسط با تغییر خازن حسگر و برای بهره‌های مختلف تقویت‌کننده تحت خازن‌های پارازیتی کابل ۲۰ پیکوفاراد بررسی شد. نتایج شبیه‌سازی در شکل ۶-ج آورده شده است. با توجه به هدف طراحی، برای اطمینان از دقت بالای ۱۰ بیت، به بهره‌های بالاتر

<sup>1</sup> Monte Carlo

از ۹۳ دسی بل نیاز است. همان طور که مشاهده می شود، خطای اندازه گیری خازن حسگر در بهره های کمتر از این مقدار افزایش یافته است.

علاوه بر این، دقت واسط برای گوشه های مختلف نیز بررسی شده است. شکل ۶-د نتایج شبیه سازی را با تغییر خازن حسگر تا ۲۰۰ فمتوفاراد و خازن های پارازیتی کابل ۲۰ پیکوفاراد نشان می دهد. همان طور که مشاهده می شود خطای مطلق مبدل پیشنهادی تقریباً زیر ۰/۲ فمتوفاراد برای همه گوشه ها است که خواسته های طراحی را برآورده می کند.



شکل ۶: خطای مطلق مبدل پیشنهادی با تغییر پارامترهای مختلف مدار و گوشه های مختلف فرایند  
Figure 6. Absolute error of the proposed converter versus various circuit parameters and different corners

به منظور تخمین نویز CDC، یک شبیه سازی نویز گذرا برای ۱۰۰ تکرار انجام شد و سپس جیترهای خروجی برای سه فاز مختلف کالیبراسیون خودکار اعمال شده اندازه گیری شد. نویز شبیه سازی گذرا CDC بزرگنمایی در شکل ۷ نشان داده شده است. همان طور که مشاهده می شود، انحراف معیار سه فاز تقریباً در یک محدوده است. با توجه به بازه های زمانی  $T_{REF1}$ ،  $T_X$  و  $T_{REF2}$  و انحراف معیار آن ها، درجه تفکیک ظرفیت خازن ۴۷۹ آتوفاراد برای زمان اندازه گیری  $T_{msm}$  برابر ۱۲۸ میکرو ثانیه اندازه گیری شد.

در نهایت، خلاصه و مقایسه مبدل پیشنهادی با مدارهای واسط اخیر انجام شده است که نتایج آن در جدول ۱ آورده شده است. بازده انرژی این مبدل ها توسط معیار شایستگی<sup>۲</sup> (FOM) با معادلات زیر ارزیابی شده است [۱۷-۱۳].

$$ENOB = \frac{20 \log\left(\frac{Capaci \tan ce \ Range / 2\sqrt{2}}{Absolute \ Capaci \ tan \ ce \ Re \ solution}\right) - 1.76}{6.02} \quad (4)$$

$$FOM = \frac{P_D \times T_M}{2^{ENOB}} \quad (5)$$

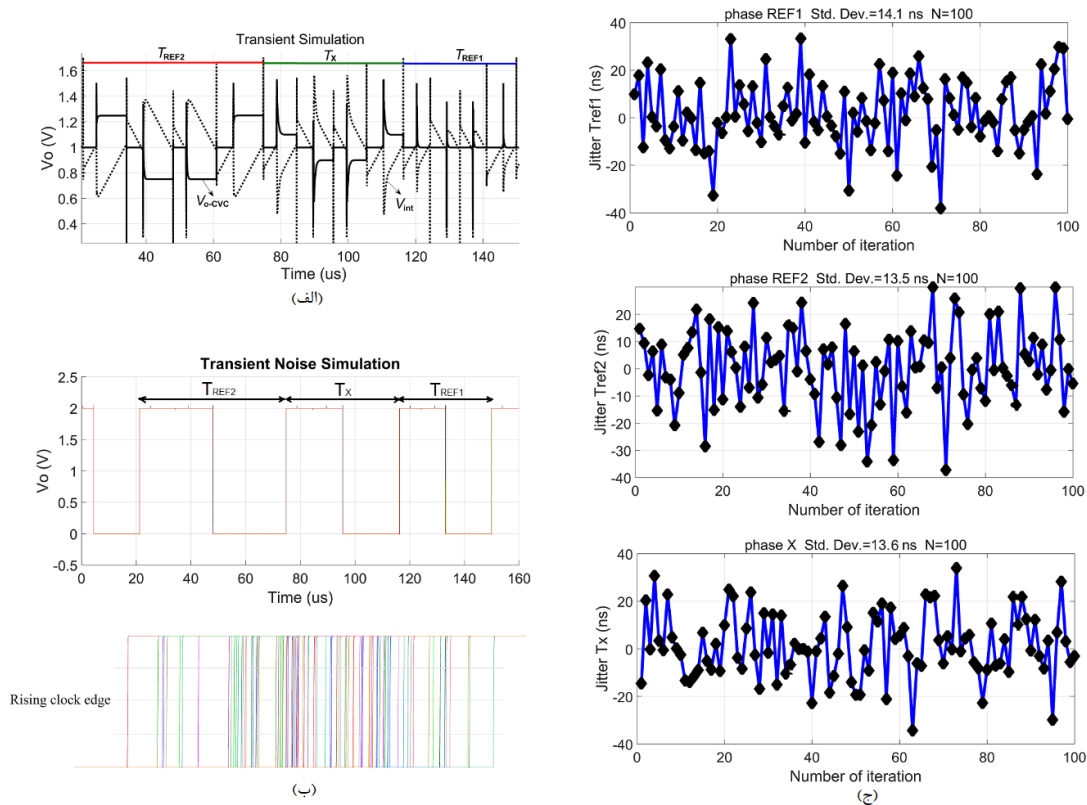
که در آن PD تلفات توان،  $T_M$  زمان تبدیل و  $ENOB^3$  درجه تفکیک موثر بر حسب بیت است. واسط پیشنهادی دارای تعداد موثر بیت ENOB برابر با ۱۲/۶ بیت است که مربوط به بازده انرژی ۶/۹۴pJ/step است.

<sup>1</sup> Jitter

<sup>2</sup> Figure of Merit

<sup>3</sup> Effective Number of Bits





شکل ۷: (الف) بعضی از سیگنال‌های مهم CDC، (ب) شبیه‌سازی نویز گذرا CDC، (ج) جیترهای اندازه‌گیری شده به دست آمده از نتایج شبیه‌سازی گذرا CDC

Figure 7. (a) Some important signals of the CDC, (b) Transient noise simulation of the CDC, (c) The measured jitters obtained from the results of the transient simulation of the CDC

جدول ۱: خلاصه عملکرد و مقایسه با مقالات

Table 1: Performance summary and comparison with state-of-the-art works

این تحقیق	JSSC 22 [۱۸]	ISSC 20 [۱۷]	JSSC 20 [۱۶]	JSSC 21 [۱۵]	TCAS 22 [۱۴]	TCAS 18 [۱۳]	TCAS 17 [۵]	مرجع
۰/۱۸	۰/۱۱	۰/۱۸	۰/۰۴	۰/۱۱	۰/۱۸	۰/۱۸	۰/۱۸	تکنولوژی (μm)
زمین شده	فعال	شناور	فعال	فعال	فعال	فعال	زمین شده	نوع حسگر
۲	۱/۵	۱/۸	۰/۶ & ۱/۱	۱/۲	۰/۸ & ۱	۱/۵	۲/۶	ولتاژ تغذیه
۰ ~ ۱۰/۲	۰/۲-۱/۵	۰ ~ ۱۰	۰ ~ ۵	۰ ~ ۳/۱۵	۵/۷	۱۰ ~ ۱۰۰۰۰	۱۰	رنج حسگر (pF)
۰/۴۷۹	۰/۰۲۱۵	۰/۰۴۲	۰/۲۹	۰/۰۱۷۹@1pF	۰/۱۸۶@4pF	۰/۲۰۷	۰/۰۶	درجه تفکیک
۱۲۸	۱۲۰۰	۱۰۰۰	۱۲/۵	۱۰۱۰	۱۸۰	۱۲۸	۳۰۷۲	خازن (fF)
۱۲۸	۱۲۰۰	۱۰۰۰	۱۲/۵	۱۰۱۰	۱۸۰	۱۲۸	۳۰۷۲	زمان
۳۴۰	۱۲۰	۵۶۳	۶/۴	۱/۰۲ ~ ۳/۱۹	۲۳/۲	۱۵	۲۳۴۰	اندازه‌گیری (μs)
۱۲/۶	۱۴/۳	۱۶/۰۷	۱۲/۳	۱۴	۱۳/۱	۱۳	۱۷/۴	تلفات توان (μW)
۶/۹۴	۷/۱۴	۸	۰/۰۱۶	۰/۰۹۴@1pF	۰/۶۷@4pF	۰/۲۳۴	۴/۱۵	ENOB (bits)
								FOM (pJ/step)

### ۷- نتیجه‌گیری

در این تحقیق، یک واسط با دقت بالا بر اساس مدولاتور پرپود برای سنسورهای خازنی زمین شده پیشنهاد شد. اثرات غیرایده‌آل CDC مورد بحث قرار گرفت. نشان داده شد که این اثرات غیر ایده‌آل را می‌توان با استفاده از تکنیک بزرگنمایی و استفاده از سوئیچ‌های تصنعی در مسیرهای نامتقارن کالیبراسیون خودکار اعمال شده کاهش داد. در بدترین حالت خطای خازنی کمتر از ۰/۲ فمتوفاراد برای خازن حسگر با مقدار اسمی ۱۰ پیکوفاراد، تغییرات تنها ۲۰۰ فمتوفاراد و خازن‌های پارازیتی حسگر تا ۲۰

پیکوفاراد به دست می‌آید. مجموع تأخیر به دست آمده برای برشگر و کالیبراسیون خودکار ۱۲۸ میکروثانیه است. CDC بزرگنمایی، یک درجه تفکیک ظرفیت خازنی مطلق ۰/۴۷۹ فمتوفاراد با بازده انرژی ۶/۹۴pJ/step را نشان می‌دهد، در ضمن جریان ۱۷۰ میکروآمپر از منبع تغذیه ۲ ولت مصرف می‌کند.

## مراجع

- [1] H. Omran, A. Alhoshany, H. Alahmadi and K. N. Salama, "A 33fJ/Step SAR Capacitance-to-Digital Converter Using a Chain of Inverter-Based Amplifiers," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 64, no. 2, pp. 310–321, Feb. 2017, doi: 10.1109/tcsi.2016.2608905.
- [2] S. Xia and S. Nihtianov, "Power-Efficient High-Speed and High-Resolution Capacitive-Sensor Interface for Subnanometer Displacement Measurements," *IEEE Transactions on Instrumentation and Measurement*, vol. 61, no. 5, pp. 1315–1322, May 2012, doi: 10.1109/tim.2011.2178678.
- [3] F. Reverter, X. Li and G. C. M. Meijer, "A novel interface circuit for grounded capacitive sensors with feedforward-based active shielding," *Measurement Science and Technology*, vol. 19, no. 2, p. 025202, Jan. 2008, doi: 10.1088/0957-0233/19/2/025202.
- [4] A. Heidary and G. C. M. Meijer, "An integrated interface circuit with a capacitance-to-voltage converter as front-end for grounded capacitive sensors," *Measurement Science and Technology*, vol. 20, no. 1, p. 015202, Nov. 2008, doi: 10.1088/0957-0233/20/1/015202.
- [5] Y. Jung, Q. Duan and J. Roh, "A 17.4-b Delta-Sigma Capacitance-to-Digital Converter for One-Terminal Capacitive Sensors," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 64, no. 10, pp. 1122–1126, Oct. 2017, doi: 10.1109/tcsii.2015.2505960.
- [6] Z. Tan, S. H. Shalmany, G. C. M. Meijer and M. A. P. Pertijs, "An Energy-Efficient 15-Bit Capacitive-Sensor Interface Based on Period Modulation," *IEEE Journal of Solid-State Circuits*, vol. 47, no. 7, pp. 1703–1711, Jul. 2012, doi: 10.1109/jssc.2012.2191212.
- [7] M. S. Arefin, J.-M. Redoute and M. R. Yuce, "A Low-Power and Wide-Range MEMS Capacitive Sensors Interface IC Using Pulse-Width Modulation for Biomedical Applications," *IEEE Sensors Journal*, vol. 16, no. 17, pp. 6745–6754, Sep. 2016, doi: 10.1109/jsen.2016.2587668.
- [8] A. Ahmadpour Bijargah, A. Heidary, P. Torkzadeh and S. Nihtianov, "An accurate and power-efficient period-modulator-based interface for grounded capacitive sensors," *International Journal of Circuit Theory and Applications*, vol. 47, no. 8, pp. 1211–1224, May 2019, doi: 10.1002/cta.2642.
- [9] A. Ahmadpour Bijargah, A. Heidary, P. Torkzadeh and S. Nihtianov, "Design trade-offs of a capacitance-to-voltage converter with a zoom-in technique for grounded capacitive sensors," *International Journal of Circuit Theory and Applications*, vol. 46, no. 12, pp. 2231–2247, Aug. 2018, doi: 10.1002/cta.2557.
- [10] A. Heidary, "A low-cost universal integrated interface for capacitive sensors," Ph.D. dissertation, Delft University of Technology, Delft, The Netherlands, 2011.
- [11] G. Wegmann, E. A. Vittoz and F. Rahali, "Charge injection in analog MOS switches," *IEEE Journal of Solid-State Circuits*, vol. 22, no. 6, pp. 1091–1097, Dec. 1987, doi: 10.1109/jssc.1987.1052859.
- [12] R. S. Assaad and J. Silva-Martinez, "The Recycling Folded Cascode: A General Enhancement of the Folded Cascode Amplifier," *IEEE Journal of Solid-State Circuits*, vol. 44, no. 9, pp. 2535–2542, Sep. 2009, doi: 10.1109/jssc.2009.2024819.
- [13] B. Li, W. Wang, J. Liu, W.J. Liu, Q. Yang and W.B. Ye "A 1 pF-to-10 nF generic capacitance-to-digital converter using zero-crossing  $\Delta\Sigma$  modulation," *IEEE Trans Circuits Syst I Reg Papers*, vol. 65, no. 7, pp. 2169–2182, 2018, doi: 10.1109/tcsi.2017.2777872.

- [14] P. Yang, Z. Zhang and N. Mei, "A 0.15mm<sup>2</sup> Energy-Efficient Single-Ended Capacitance-to-Digital Converter," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 69, no. 2, pp. 314–318, Feb. 2022, doi: 10.1109/tcsii.2021.3101326.
- [15] H. Li et al., "Energy-Efficient CMOS Humidity Sensors Using Adaptive Range-Shift Zoom CDC and Power-Aware Floating Inverter Amplifier Array," *IEEE Journal of Solid-State Circuits*, vol. 56, no. 12. Institute of Electrical and Electronics Engineers (IEEE), pp. 3560–3572, Dec. 2021. doi: 10.1109/jssc.2021.3114189.
- [16] X. Tang et al., "An Energy-Efficient Time-Domain Incremental Zoom Capacitance-to-Digital Converter," *IEEE Journal of Solid-State Circuits*, vol. 55, no. 11. Institute of Electrical and Electronics Engineers (IEEE), pp. 3064–3075, Nov. 2020. doi: 10.1109/jssc.2020.3005812.
- [17] H. Jiang et al., "A 117-dB In-Band CMRR 98.5-dB SNR Capacitance-to-Digital Converter for Sub-nm Displacement Sensing With an Electrically Floating Target," *IEEE J. Solid-State Circuits Letters*, vol. 3, pp. 9–12, 2020.
- [18] H. Lee, C. Lee, I. Lee, and Y. Chae, "A 0.033-mm<sup>2</sup> 21.5-aF to 114.9-aF Resolution Continuous-Time  $\Delta \Sigma$  Capacitance-to-Digital Converter Achieving Parasitic Capacitance Immunity Up to 480 pF," *IEEE Journal of Solid-State Circuits*, vol. 57, no. 10. Institute of Electrical and Electronics Engineers (IEEE), pp. 3048–3057, Oct. 2022. doi: 10.1109/jssc.2022.3184531.

---

**COPYRIGHTS**

©2024 by the authors. Published by the Islamic Azad University Bushehr Branch. This article is an open-access article distributed under the terms and conditions of the Creative Commons Attribution 4.0 International (CC BY 4.0) <https://creativecommons.org/licenses/by/4.0>

---

