

Switching Circuit Designing for High-Power Synchronous Buck Converters: An Experimental Approach

Mazdak Ebadi, *Assistant Professor*, Mohammad-Amin Bahramian, *M.Sc*, Ali-Asghar Ghadimi, *Associate Professor*

Department of Electrical Engineering- Arak University, Arak, Iran
m-ebadi@araku.ac.ir, a-bahramian@msc.araku.ac.ir, a-ghadimi@araku.ac.ir

Abstract

Non-isolated buck converters are well-known solutions for producing controllable DC voltage at medium and high-power levels. Meanwhile, synchronous converters have received a lot of attention due to the non-dependence of the voltage conversion ratio on the load and the continuity of the inductor current. But the switching of these converters takes place at higher power levels at lower frequencies. For this reason, the switching circuit must work with a higher dead time. In this article, an analog application circuit design without the use of a microcontroller is presented for the switching of the synchronous buck converter, which, while ensuring that pulses are not sent to the keys at the same time, the amount of dead time can be It provides a setting that can be changed according to the voltage level and current of the circuit. After analyzing the conditions at the moment of switching on and off of the circuit, it was found that at the moment of switching off, a destructive transient current is applied to the keys, which this article solves this issue by using two fast SSR relays in the path of the input signal to the gate module. The driver suggests that it has been tested on a prototype device. This article also mentions the requirements of the switching circuit by analyzing the conditions of the moment when the circuit is turned on and off, so that the transient damaging current does not pass through the IGBT. The results of experimental tests on a 15 kW synchronous buck DC/DC converter with an output of 300 V 50 amps show that the well-designed switching circuit creates an adjustable dead time of up to 6 microseconds in the switching of this converter and the continuity conditions It has provided the inductor current both in no load and under load. Also, the proposed method has well removed the transients of the circuit turning on and off.

Keywords: buck converter, dead-time control, high-power, soft start-up

Received: 8 May 2023

Revised: 22 June 2023

Accepted: 19 August 2023

Corresponding Author: Dr. Mazdak Ebadi

<https://dorl.net/dor/20.....>

مقاله پژوهشی

رویکرد تجربی در طراحی مدار سوئیچینگ برای مبدل‌های باک سنکرون توان بالا

مزدک عبادی، استادیار، محمدمین بهرامیان، دانش‌آموخته کارشناسی‌ارشد، علی‌اصغر قدیمی، دانشیار

دانشکده فنی و مهندسی - دانشگاه اراک، اراک، ایران

m-ebadi@araku.ac.ir, a-bahramian@msc.araku.ac.ir, a-ghadimi@araku.ac.ir

چکیده: مبدل‌های باک غیرایزوله از راه‌حل‌های شناخته شده برای تولید ولتاژ DC قابل کنترل در سطوح توان متوسط و بالا هستند. در این بین مبدل‌های سنکرون به دلیل عدم وابستگی نسبت تبدیل ولتاژ به بار و پیوستگی جریان سلف، مورد توجه زیادی قرار گرفته‌اند. اما کلیدزنی این مبدل‌ها در سطوح توانی بالاتر، در فرکانس‌های پایین‌تری صورت می‌گیرد. به همین دلیل مدار سوئیچینگ باید با زمان مرده بالاتری کار کند در این مقاله یک طرح مدار کاربردی آنالوگ و بدون استفاده از میکروکنترلر برای کلیدزنی مبدل باک سنکرون ارائه شده است که ضمن تضمین عدم ارسال همزمان پالس به کلیدها، مقدار زمان مرده قابل تنظیمی ارائه می‌دهد که با توجه به سطح ولتاژ و جریان کاری مدار قابل تغییر خواهد بود. پس از تحلیل شرایط لحظه روشن و خاموش شدن مدار، مشخص شد که در لحظه خاموشی جریان گذرای مخربی به کلیدها اعمال می‌شود که این مقاله برای راه حل این موضوع استفاده از دو رله حالت جامد (SSR) سریع در مسیر سیگنال ورودی به ماژول گیت درایور پیشنهاد می‌دهد که بر روی نمونه اولیه دستگاه تست شده است. این مقاله همچنین با تحلیل شرایط لحظه روشن و خاموش شدن مدار، الزامات مورد نیاز مدار سوئیچینگ را برای اینکه جریان گذرای آسیب‌زننده‌ای از ترانزیستور دو قطبی با گیت عایق شده (IGBT) عبور نکند ذکر می‌کند. نتایج آزمایش‌های تجربی روی یک مبدل DC/DC باک سنکرون ۱۵ کیلووات با خروجی ۳۰۰ ولت ۵۰ آمپر نشان می‌دهد مدار سوئیچینگ طراحی شده به خوبی زمان مرده قابل تنظیم تا ۶ میکروثانیه را در کلیدزنی این مبدل ایجاد کرده و شرایط پیوستگی جریان سلف را هم در بی باری و هم تحت بار فراهم کرده است. همچنین روش پیشنهادی به خوبی گذراهای لحظه روشن و خاموش شدن مدار را حذف کرده است.

کلمات کلیدی: مبدل باک، کنترل زمان مرده، راه اندازی نرم، توان بالا

تاریخ ارسال مقاله: ۱۴۰۲/۲/۱۸

تاریخ بازنگری مقاله: ۱۴۰۲/۴/۱

تاریخ پذیرش مقاله: ۱۴۰۲/۵/۲۸

نام نویسنده‌ی مسئول: دکتر مزدک عبادی

نشانی نویسنده‌ی مسئول: اراک - دانشگاه اراک - دانشکده فنی و مهندسی - گروه برق

۱- مقدمه

استفاده از زمان مرده در مبدل‌های DC-DC از جمله مبدل باک سنکرون از شناخته شده ترین راه‌کارهای کاهش تلفات و کاهش احتمال بروز خطاهای ناشی از کلیدزنی همزمان کلیدهای بالا و پایین در مبدل است. به منظور بهبود راندمان مبدل، تلفات سوئیچینگ و تلفات جریان عبوری، که عمدتاً کارایی را محدود می‌کند، باید به حداقل برسد. تلفات سوئیچینگ را می‌توان با بهینه‌سازی ترانزیستور دو قطبی با گیت عایق شده^۱ (IGBT) و درایور آن به حداقل رساند اما از آنجایی که IGBT یک سوئیچ ایده‌آل نیست، زمان روشن و خاموش شدن آن کاملاً یکسان نخواهد بود. پدیده جریان عبوری زمانی رخ می‌دهد که دو IGBT در مدار قدرت به‌طور همزمان روشن شوند که در این صورت جریان زیادی از هر دو کلید حتی در مدت زمان بسیار کوتاهی عبور می‌کند که باعث تلفات قابل توجه توان می‌شود و در صورت ادامه جریان در در طولانی مدت به سوئیچ آسیب خواهد رسید. برای حل مشکل فوق، زمان مرده که فاصله زمانی بین سیگنال‌های کنترل گیت دو IGBT است، برای جلوگیری از این تلفات معرفی شده است. بنابراین، برای یک مبدل DC-DC با راندمان بالا با دامنه بار گسترده، یک کنترلر زمان مرده ضروری است. به منظور تحقق کنترل زمان مرده، مطالعات مختلفی انجام شده است که در ادامه به آنها اشاره خواهد شد.

از رایج‌ترین روش‌ها برای ایجاد زمان مرده پیکربندی با استفاده از مدارهای آنالوگ و دیجیتال است. از آنجا که در سطوح توان بالا نویز پذیری مدارها بسیار افزایش می‌یابد؛ لزوم استفاده از مدارهای آنالوگ و به حداقل رساندن المان‌های دیجیتال نظیر میکرو کنترلر ها دو چندان می‌شود. از همین رو، در مرجع [۱] یک مبدل DC-DC دو خروجی ایزوله ارائه شده که با استفاده از سوئیچینگ نرم برای همه کلیدها و دیودها، کاهش تلفات کلی توان و افزایش راندمان محقق می‌شود. در این مرجع از یک مدار ترکیبی مقاومت و خازن برای تولید زمان مرده استفاده شده که با توجه به سادگی و کارایی بالا، در افزایش قابلیت اطمینان سیستم بسیار مؤثر خواهد بود. در مطالعه دیگر نیز، روشی ارائه شده که از یک مدار تشخیص زمان مرده و یک مدار بهینه‌سازی آنالوگ تشکیل شده است. مدار تشخیص ارائه شده، سیگنال تشخیص دقیقی را ارائه می‌دهد که به این ترتیب می‌تواند کاستی‌های مدارهای تشخیص زمان مرده دیجیتال را برطرف کند [۲]. یک مدار مجتمع راه‌انداز^۲ (IC) و همچنین مدل‌های ساده بهینه‌سازی زمان مرده در شرایط مختلف بار، برای به حداقل رساندن تلفات زمان مرده و کاهش اتلاف بیش از حد توان ناشی از هدایت معکوس مبدل در کاربردهای فرکانس بالا و همچنین بهبود کارایی مبدل پیشنهاد شده است [۳-۵]. همچنین، به عنوان یک تکنیک جدید، یک مبدل با راندمان بالا در مرجع [۶] پیشنهاد شده که شامل یک روش کنترل زمان مرده با استفاده از یک مدل تحلیلی ساده برای بهینه‌سازی زمان مرده است. از روش‌های دیگر نیز می‌توان به استفاده از مدارهای کمکی در مبدل برای اعمال زمان مرده بهینه اشاره کرد که این روش علی‌رغم افزایش پیچیدگی و هزینه تمام شده مدار، از جمله روش‌های مرسوم در دستیابی به زمان مرده در مدارهای الکترونیک قدرت است [۷-۹].

از دیگر تکنیک‌های راه‌اندازی نرم می‌توان به روشی جدید با دقت کنترل بالا، مصرف انرژی کمتر و به حداقل رساندن تلفات سوئیچینگ اشاره کرد که در آن، یک درایور کنترل زمان مرده برای مبدل باک سنکرون که در حالت هدایت پیوسته کار می‌کند. این درایور پیشنهادی بدون استفاده از مدار کمکی، می‌تواند با کنترل شیب سیگنال خروجی درایور زمان مرده را کنترل کند [۱۰]. در مرجع [۱۱] یک روش مدولاسیون دوگانه برای حذف اثر مرده و تصحیح همزمان، که در آن پالس‌های درایو کمکی برای یکسوسازی همزمان بر اساس حذف زمان مرده اضافه می‌شود، پیشنهاد شده است. در حالی که این مقاله‌ها روش‌های جدیدی را پیشنهاد و نتایج شبیه‌سازی و تجربی را ارائه می‌کنند، محدودیت‌هایی مانند استفاده از مدارهای کمکی و استفاده از روش‌های مبتنی بر ریزپردازنده، پیچیدگی روش پیشنهادی را افزایش می‌دهد که این امر اجرای مدار را دشوار و همچنین هزینه پیاده‌سازی سیستم‌های عملی را افزایش می‌دهد.

از روش‌های دیگری که در این زمینه به کار گرفته شده و حذف مدارهای واسط در آن اعمال شده است، می‌توان به روش پیش‌بینی جریان برای جبران زمان مرده اشاره کرد که الگوی سوئیچ را بازسازی می‌کند و به راحتی می‌تواند جریان‌های فاز را پیش‌بینی کند [۱۲]. به‌طور مشابه، یک کنترل‌کننده زمان مرده تطبیقی برای یک اینورتر نیتريد گالیوم^۳ (GaN) در مرجع [۱۳] پیشنهاد شده که دارای یک مدل گذرا بهبود یافته اندوکتنانس‌های پارازیتی و ولتاژ خروجی برای افزایش دقت تنظیم زمان مرده است. به منظور طراحی یک الگوریتم کنترلی، یک کنترل‌کننده زمان مرده تطبیقی دیجیتالی برای یک مبدل باک چند فازی

سوئیچینگ فرکانس بالا در مرجع [۱۴] پیشنهاد شده است. این کنترلر در به حداقل رساندن تلفات ناخواسته هدایت دیود بدنه و همچنین در زمان اتصال کوتاه در سوئیچ‌های قدرت بسیار کمک کننده خواهد بود. در سال ۲۰۲۲ در مرجع [۱۵]، یک روش کنترل فرکانس سوئیچینگ متغیر کاملاً دیجیتالی و زمان مرده را برای مبدل DC-DC باک سنکرون با یک سلف جفت شده معکوس پیشنهاد شده است. بر اساس دستاورد سوئیچینگ ولتاژ صفر^۴ (ZVS) سوئیچ‌های قدرت، زمان مرده متغیر است تا اثر هدایت روی دیودهای بدنه کاهش بیشتری پیدا کند. در حالی که مرجع‌های مورد بررسی نتایج قابل توجهی در مورد بهینه‌سازی زمان مرده اجرا کرده‌اند، هنوز حوزه‌های مختلفی نیاز به بررسی بیشتر دارند. به‌طور خاص، نیاز به روش‌هایی وجود دارد که از نظر محاسباتی کارآمد و قابل استفاده برای انواع مختلف مبدل‌ها باشند و همچنین عوامل مختلفی که می‌توانند بر زمان مرده بهینه تأثیر بگذارند را در روش طراحی در نظر بگیرند. بیشتر مدارهای معرفی شده برای استفاده در فرکانس‌های بالا طراحی شده‌اند که باعث تلفات سوئیچینگ و کاهش قابل توجه قابلیت اطمینان سیستم در عملکرد طولانی مدت تحت بارهای سنگین می‌شود. از این رو، تکنیک دیگری برای کنترل زمان مرده در مرجع [۱۶] معرفی شده که یک تنظیم زمان مرده تطبیقی برای تنظیم یک زمان مرده ثابت یا متغیر است که بر اساس پارامترهای محاسبه شده برگرفته از جزئیات فرآیند سوئیچینگ تحلیل شده توسعه یافته است. به‌طور مشابه در روشی دیگر نیز، یک کنترل کننده زمان مرده معرفی شده است که این امکان را فراهم می‌سازد تا تلفات وابسته به زمان مرده را بدون نیاز به هدایت دیود بدنه کاهش دهد [۱۷]. همچنین یک روش دینامیک کنترل زمان مرده در مرجع [۱۸] معرفی شده که با استفاده از درایور گیت همراه با کنترلر زمان مرده برای بهینه‌سازی زمان مرده در هر چرخه سوئیچینگ، بهره‌وری توان را به ویژه در شرایط بار سنگین بهبود می‌بخشد. در روشی دیگر نیز، یک کنترل کننده زمان مرده برای تنظیم تأخیر سیگنال گیت درایور GaN معرفی شده که می‌تواند راندمان را در شرایط بار بهبود ببخشد [۱۹].

در مرجع [۲۰] یک کنترل کننده سوئیچینگ گیت تطبیقی متشکل از یک کنترل کننده زمان مرده و یک آشکارساز جریان صفر توسعه داده شده که به کاهش تلفات ناشی از سوئیچینگ غیر ایده‌آل کمک می‌کند. در پژوهشی دیگر رویکردی برای تنظیم تطبیقی زمان مرده با در نظر گرفتن شرایط عملیاتی مدار و ویژگی‌های بار از طریق سنتز پارامترهای سوئیچینگ رصد شده در میکروکنترلر با یک مدل بهینه‌سازی از پیش تعیین شده معرفی شده است [۲۱]. همچنین در مرجع [۲۲] تحلیلی بر گذرای سوئیچینگ تحت زمان مرده در شرایط مختلف انجام شده و اتلاف زمان مرده با یک مدل بهبود یافته، ارزیابی شده است. مدل پیشنهادی می‌تواند ولتاژ گیت-سورس و ولتاژ هدایت معکوس را با دقت بیشتری محاسبه کند. در مطالعه دیگری یک کنترلر دیجیتال چند حالتی برای مبدل‌های باک سنکرون ارائه شده که به‌طور همزمان بازده بالا و پاسخ گذرا سریع را به دست می‌آورد. این الگوریتم برای به حداقل رساندن چرخه وظیفه در حالت پایدار برای به حداکثر رساندن راندمان مبدل استفاده می‌شود [۲۳]. در نتیجه، اگرچه مطالعه‌های متعددی روش‌هایی را برای بهینه‌سازی زمان مرده در سیستم‌های الکترونیک قدرت پیشنهاد کرده‌اند، اما هنوز محدودیت‌هایی وجود دارد که باید برطرف شوند. روش‌های موجود اغلب به انواع خاصی از توپولوژی مبدل یا شرایط بار محدود می‌شوند و اغلب برای کاربردهایی در سطوح توان پایین استفاده می‌شوند که به دلیل استفاده از میکروکنترلر در طراحی مدار، هزینه‌های طراحی و پیچیدگی مدار را افزایش می‌دهد. همچنین محدوده فرکانس کاری بالا را هدف قرار می‌دهند که تلفات سوئیچینگ و احتمال آسیب به سوئیچ‌ها را افزایش می‌دهد و در نتیجه نیاز به رویکردهای تعمیم یافته‌تری است که می‌تواند در طیف وسیع‌تری از سیستم‌ها اعمال شود.

این مقاله ابتدا به طرح مدار سوئیچینگ مبدل‌های باک سنکرون می‌پردازد. از آنجا که رعایت زمان مرده در کلیدزنی این مدار از اهمیت بالایی برخوردار است، مقدار این زمان باید متناسب با بار نامی مدار قابل تنظیم باشد. از این رو، تمرکز اصلی این مقاله، طرح مدار سوئیچینگ دو کلیده آنالوگ به همراه زمان مرده قابل تنظیم با ترکیب آی‌سی سوئیچینگ، آی‌سی بافر و به‌کارگیری مدار RC بوده است که از لحظه شروع به کار مدار به‌صورت پالس به پالس می‌تواند زمان مرده تنظیم شده را اعمال کند. از سوی دیگر با بررسی و تحلیل حالت تثویک و عملی گذرای لحظه خاموشی این مدار، روشی برای جلوگیری از بروز جریان‌های گذرای نامطلوب در زمان آغاز و پایان کار سوئیچینگ ارائه می‌دهد. روش پیشنهادی از یک سو شامل استفاده از راه‌اندازی نرم کلیدزنی و از یک سو استفاده از دو رله حالت جامد^۵ (SSR) سریع در مسیر پالس‌های تولید شده می‌شود. به این ترتیب مدار در هر سه دوره راه‌اندازی، حالت دائم، و دوره توقف کار شامل هیچ جریان گذرای آسیب‌زننده‌ای نخواهد بود.

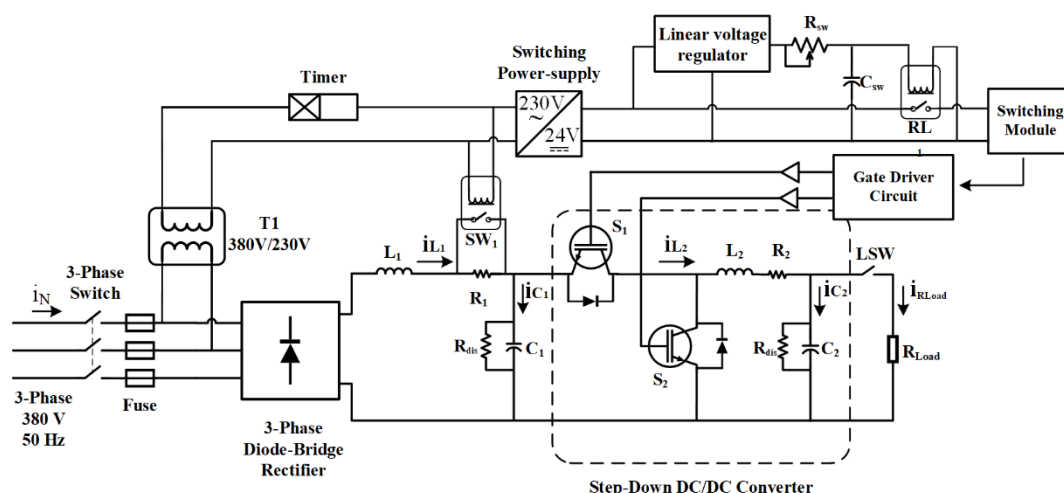
۲- مدل سازی مبدل تحت مطالعه

در شکل (۱) شمای کلی مدار سیستم تحت مطالعه متشکل از مدار قدرت مبدل کاهنده باک و مدار سوئیچینگ برای کنترل گیت کلیدهای بالا و پایین S_1 و S_2 نشان داده شده است. مدار تغذیه با شبکه برق سه فاز از طریق یکسوساز پل تغذیه می‌شود. یک فیلتر LC شامل L_1 و C_1 یک ولتاژ DC خالص برای مبدل سوئیچینگ ایجاد می‌کند. مقاومت راه‌اندازی محدودکننده R_1 چند ثانیه پس از روشن شدن سیستم توسط کلید SW_1 بای پس می‌شود و پالس‌های مکمل با زمان مرده در نظر گرفته شده به دو سوئیچ نیمه هادی قدرت، فرستاده می‌شوند. یک بانک خازن C_2 با سلف فرکانس بالا L_2 در خروجی مبدل برای تولید ولتاژ خروجی DC به کار گرفته شده و مقاومت‌های تخلیه R_{dis} برای خاموش کردن خازن‌ها پس از فاز خاموشی سیستم استفاده می‌شوند. همچنین این مدار دارای یک ماژول تایمر است که کنتاکتور سوئیچ SW_1 و منبع تغذیه سوئیچینگ را فعال می‌کند. یک رگولاتور خطی، که یک مدار تأخیر $R_{sw}C_{sw}$ را تغذیه می‌کند و یک تأخیر قابل تنظیم بین فعال شدن SW_1 و سوئیچ رله RL_1 ایجاد می‌کند. بسته شدن RL_1 سوئیچینگ را فعال می‌کند که به آرامی در یک بازه زمانی از پیش تعیین شده فعال می‌شود.

۲-۱- راه‌اندازی مدار سوئیچینگ

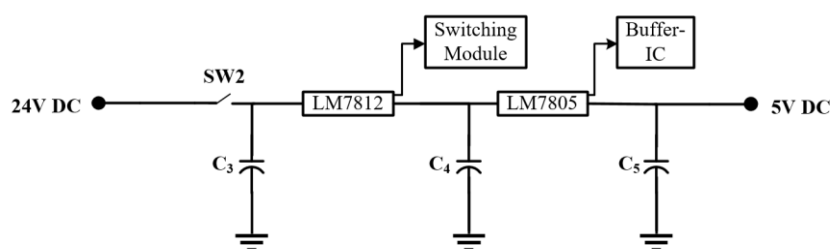
شکل (۱) منبع تغذیه مدار سوئیچینگ را نشان می‌دهد. از آنجایی که ماژول گیت درایور توسط پالس ۵ ولت فعال می‌شود، از یک آی‌سی بافر در خروجی مدار استفاده خواهد شد. منبع تغذیه اصلی یک ماژول منبع تغذیه سوئیچینگ ۲۴ ولت، ۵۰ وات و یک رشته رگولاتور خطی آبشاری خواهد بود.

شکل (۲) مدار معادل سیستم برای فاز راه‌اندازی را نشان می‌دهد. از آنجایی که ماژول منبع تغذیه سوئیچینگ دارای یک خازن بزرگ در خروجی است، زمان خاموش شدن آن به اندازه چند ثانیه خواهد بود. بنابراین یک سوئیچ مکانیکی SW_2 برای قطع منبع تغذیه در طی چند میلی ثانیه استفاده می‌شود. همان‌طور که شکل‌های (۳-الف) و (۳-ب) نشان می‌دهند، در اولین زمان راه‌اندازی مجموعه، پس از بسته شدن SW_2 ، ولتاژ خازن C_3 شروع به افزایش تا ۲۴ ولت می‌کند. پس از عبور از ولتاژ خروجی اولین رگولاتور (که برای سری LM78XX برابر با ۲ ولت است) ولتاژ خروجی در خازن C_4 به صورت خطی تا خروجی اسمی افزایش می‌یابد. همین فرآیند برای رگولاتور بعدی در ولتاژ خازن C_5 انجام می‌شود. بنابراین، تاخیرهای کوچکی بین ولتاژهای تغذیه ۱۲ ولت و ۵ ولت وجود دارد که در زمان t_1 و t_2 تولید می‌شوند.



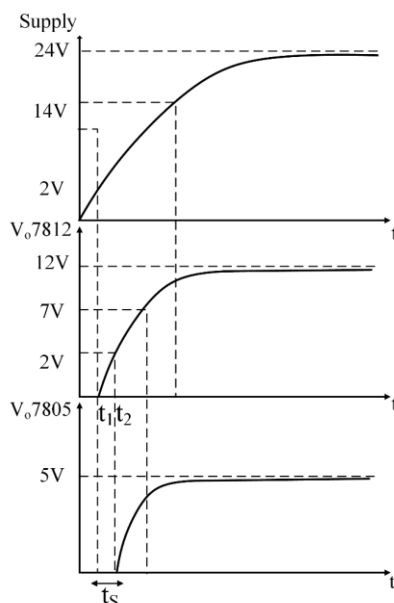
شکل (۱): نمودار مدار تحت مطالعه مبدل باک سنکرون

Figure (1): Circuit diagram of under-study synchronous buck converter



شکل (۲): مدار معادل سیستم برای فاز راه اندازی

Figure (2): Equivalent circuit of the system for the start phase



شکل (۳): نمودار ولتاژ در زمان راه‌اندازی

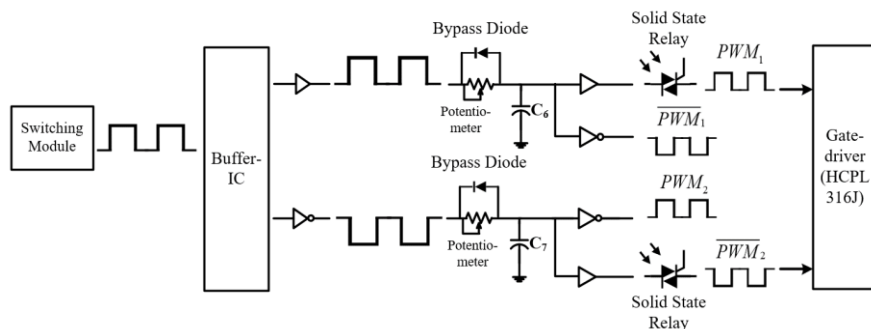
الف) خروجی ماژول سوئیچینگ، ب) خروجی تنظیم‌کننده ولتاژ کد ۷۸۱۲، ج) خروجی تنظیم‌کننده ولتاژ کد ۷۸۰۵
Figure (3): Voltage diagram at startup, a) Output of the switching module, b) LM7812 output, c) LM7805 output

۲-۲- عملکرد در حالت ماندگار

در این دوره زمانی، پالس خروجی ماژول سوئیچینگ به آی‌سی بافر فرستاده می‌شود و هر دو خروجی بافر مطابق با شکل (۴) به فیلتر RC اعمال می‌شوند که از یک مقاومت و خازن در لبه بالا رونده و یک دیود بای پس در لبه پایین رونده سیگنال ورودی تشکیل شده است. این سیگنال در لبه بالا رونده مدار RC را شارژ می‌کند که زمان شارژ با توجه به مقدار مقاومت و خازن تعیین می‌شود؛ در لبه پایین رونده نیز، از آنجا که مقاومت توسط دیود بای پس شده خازن بلافاصله تخلیه خواهد شد. همانگونه که در شکل دیده می‌شود، هر دو خروجی فیلتر به صورت جداگانه به بافر فرستاده می‌شوند که در نهایت خروجی‌های اصلی پالس سوئیچینگ را تشکیل می‌دهند. در انتها پالس‌های سوئیچینگ تولید شده به صورت پالس به پالس به گیت درایور مبتنی بر آی‌سی HCPL316J فرستاده می‌شود و به این ترتیب پالس‌های هر دو کلید در بازه مورد نظر و به صورت شارپ و بدون اشکال خواهند بود. با استفاده از مولتی‌ترن‌های استفاده شده در فیلترهای RC می‌توان زمان مرده^۶ (DT) را برای هر دو پالس تنظیم نمود. با توجه توضیحات بیان شده نیاز است که یک مقدار حداقل برای DT تعیین شود. مشخص کردن این مقدار بر اساس نقطه کار دستگاه تعیین می‌گردد. بنابراین ولتاژ خروجی خازن در لبه بالا رونده سیگنال به صورت زیر خواهد بود:

$$V_C = V_S (1 - e^{-\frac{t}{RC}}) \quad (1)$$

که در آن V_S برابر با ولتاژ پالس خروجی ماژول سوئیچینگ و مقدار C برای پالس کلید بالا برابر با C_6 و برای کلید پایین برابر با C_7 خواهد بود.



شکل (۴): سیگنال‌های پالس گیت

Figure (4): Diagram of gate pulse signals

همچنین با مقایسه ولتاژ آستانه بالا سیگنال حالت، زمان مرده تولید شده توسط مدار پیشنهادی به صورت زیر به دست خواهد آمد:

$$DT = \ln\left(-\frac{V_s - V_{thrd}}{V_{thrd}}\right) RC \quad (2)$$

که در آن V_c ولتاژ خازن‌های تنظیم‌کننده زمان مرده خواهد بود. لازم به ذکر است که با توجه به تأخیرهای روشن/خاموشی در یک کلید نیمه-هادی به ویژه در عملیات ولتاژ/جریان بالا، یک محدودیت توصیه شده برای انتخاب حداقل زمان مرده عبارت است از:

$$DT = 1.5(t_{on} + t_{off}) \quad (3)$$

یکی دیگر از محدودیت‌های توصیه شده برای انتخاب حداقل زمان مرده بر اساس دوره کلیدزنی تعریف می‌شود:

$$DT = 2\% \left(\frac{1}{f}\right) \quad (4)$$

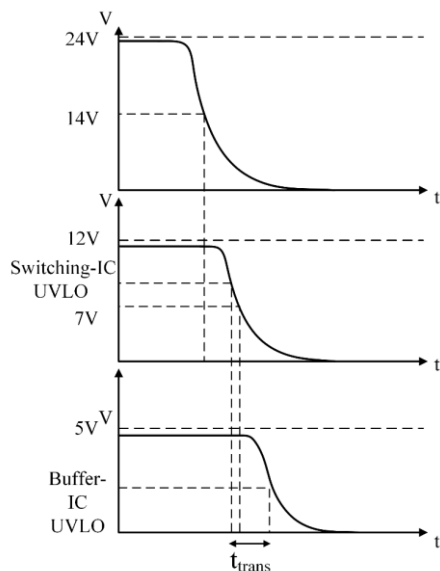
که DT بازه زمان مرده و f نیز فرکانس سوئیچینگ خواهد بود. بر اساس انتخاب حداقل فاصله زمانی مرده (DT_{min}) براساس معادله‌های (۳) یا (۴) (هر کدام که بزرگتر باشد)، می‌توان مقدار مطلوب RC را برای مدار تولید زمان مرده آنالوگ محاسبه نمود و در نهایت بهتر است حداقل عرض پالس (D_{min}) را بیش از دو برابر DT در نظر گرفته شود تا از پرش پالس جلوگیری شود.

$$D_{min} = 2DT \quad (5)$$

۳-۲- فاز خاموشی مدار سوئیچینگ

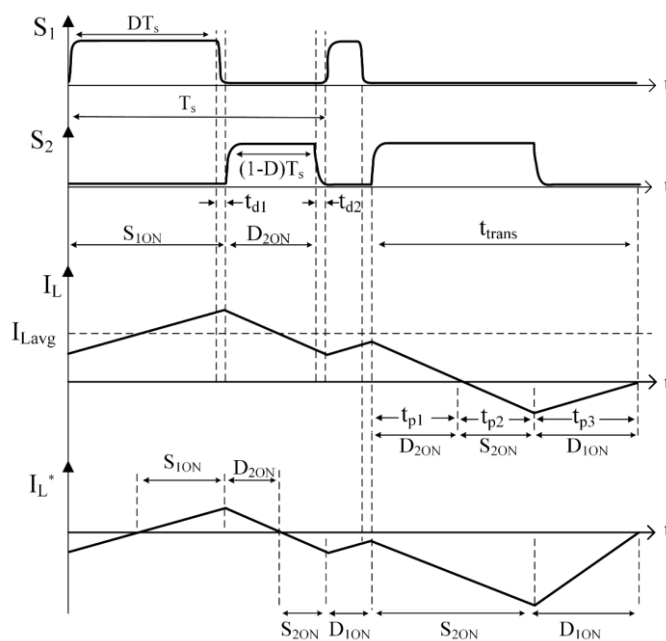
در این مرحله با باز شدن کلید $SW1$ خازن $C3$ شروع به تخلیه شدن کرده و مطابق با شکل (۵) ولتاژ خروجی LM7812 پس از تخلیه خازن شروع به کاهش می‌کند. زمانی که ولتاژ خروجی LM7812 به کمتر از مقدار حد پایین ولتاژ (UVLO) ماژول سوئیچینگ برسد خروجی مدولاسیون پهنای پالس^۸ (PWM) ماژول سوئیچینگ صفر شده و بنابراین یک سیگنال پایین برای S_1 و یک سیگنال بالا برای S_2 به مدار گیت درایور ارسال می‌شود. این پالس تا زمانی ادامه پیدا می‌کند که ولتاژ خروجی LM7805 بیشتر از مقدار UVLO آی‌سی بافر باشد در نتیجه، همان‌طور که شکل (۶) نشان می‌دهد، یک بازه زمانی t_{trans} وجود دارد که در آن سوئیچ بالا خاموش می‌شود و سوئیچ پایین به‌طور مداوم کار می‌کند. در پایان، هر دو سیگنال خروجی به حالت پایین خواهند رفت و دو سوئیچ را خاموش می‌کنند. بنابراین جریان در سلف و کلیدهای برق به صفر می‌رسد. تغییرات جریان در مدار در بازه خاموشی مدار سوئیچینگ را می‌توان در سه فاز مختلف تحلیل کرد. لازم به ذکر است که در هر فاز، دوره سوئیچینگ به عنوان T_s در نظر گرفته می‌شود و این دوره شامل دو بازه زمانی مرده t_{d1} و t_{d2} خواهد بود.

الف- فاز تخلیه سلف: در این فاز، همان‌طور که در شکل (۷) نشان داده شده، کلید S_1 خاموش است و چون جریان سلف مثبت است، جریان گردشی در دیود D_2 برقرار است تا به صفر برسد.



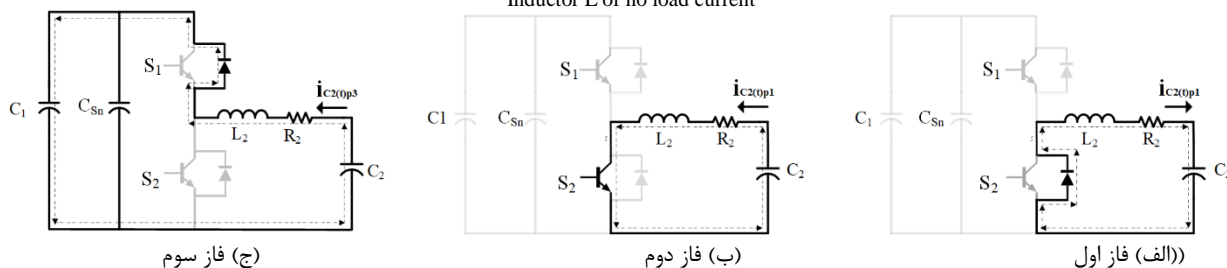
شکل (۵): نمودار ولتاژ در زمان خاموش شدن

(الف) خروجی ماژول سوئیچینگ، (ب) خروجی تنظیم‌کننده ولتاژ کد ۷۸۱۲، (ج) خروجی تنظیم‌کننده ولتاژ کد ۷۸۰۵
Figure (5): voltage diagram at the time of shutdown, a) Switching module output, b) LM7812 output, c) LM7805 output



شکل (۶): شکل موج های کلیدی در مدار سوئیچینگ پیشنهادی

(الف) سیگنال درایو گیت S_1 ، (ب) سیگنال درایو گیت S_2 ، (ج) جریان سلف در حالت بار کامل، (د) جریان بی باری سلف
Figure (6): waveform in the proposed switching circuit, a) S_1 gate drive signal, b) S_2 gate drive signal, c) Inductor L of full load current, d) Inductor L of no load current



شکل (۷): مدار معادل سیستم قدرت

Figure (7): Equivalent power-system circuit, a) first phase, b) second phase, c) third phase

مطابق با قانون KVL در حلقه شکل (۵-الف) خواهیم داشت:

$$L_2 \frac{dV_{C_2}}{dt} + R_2 i_{C_2} + V_{C_2} = 0 \quad (۶)$$

با جایگذاری رابطه (۷)، رابطه (۸) به دست خواهد آمد:

$$i_{C_2(t)} = C_2 \frac{dV_{C_2}}{dt} \quad (۷)$$

$$\frac{d^2 V_{C_2}}{dt^2} + \frac{R_2}{C_2} \frac{dV_{C_2}}{dt} + \frac{V_{C_2}}{L_2 C_2} = 0 \quad (۸)$$

پس از حل معادله (۸)، ریشه‌های معادله مشخصه محاسبه خواهند شد:

$$s_{1,2} = -\frac{R_2}{2L_2} \pm \sqrt{\left(\frac{R_2}{L_2}\right)^2 - \frac{4}{L_2 C_2}} \Rightarrow s_{1,2} = -\alpha \pm \sqrt{\alpha^2 - \omega_0^2} \quad (۹)$$

که در آن:

$$\alpha = \frac{R_2}{2L_2} \quad (۱۰)$$

$$\omega_0 = \frac{1}{\sqrt{L_2 C_2}} \quad (۱۱)$$

که α و ω_0 به ترتیب ضریب میرایی و فرکانس تشدید خواهند بود. از آنجا که در این مدار مقدار مقاومت سلف فرکانس بالا (R_2) مقداری کوچک است، فرض $\alpha < \omega_0$ را برقرار می‌سازد. بنابراین:

$$V_{C_2}(t)_{p1} = e^{-\alpha t} (k_1 \cos \omega_n t + k_2 \sin \omega_n t) \quad (۱۲)$$

که در آن:

$$\omega_n = \sqrt{\omega_0^2 - \alpha^2} \quad (۱۳)$$

با جایگذاری مقادیر مرزی (۱۴) رابطه (۱۵) به دست خواهد آمد.

$$\begin{cases} V_{C_2}(0)_{p1} = V_0 \\ I_{C_2}(0)_{p1} = I_0 \end{cases} \quad (۱۴)$$

$$\begin{cases} k_1 = V_0 \\ k_2 = \frac{I_0 + C_2 \alpha V_0}{C_2 \omega_n} \end{cases} \quad (۱۵)$$

و با توجه به مقادیر بدست آمده می‌توان مقدار جریان سلف L_2 را نیز محاسبه نمود:

$$i_{L_2(t_2)_{p1}} = i_{C_2(t)_{p1}} = (-\alpha e^{-\alpha t} (k_1 \cos(\omega_n t) + k_2 \sin(\omega_n t)) + e^{-\alpha t} (-k_1 \omega_n \sin(\omega_n t) + k_2 \omega_n \cos(\omega_n t))) C_2 \quad (۱۶)$$

از آنجایی که پاسخ کلی معادله جریان، زیر میرا خواهد شد، مدت زمان این فاز یعنی t_{p1} را می‌توان با استفاده از روش‌های حل عددی با استفاده از $i_{L_2(t)_{p1}} = 0$ محاسبه کرد.

ب- فاز تخلیه خازن خروجی: با توجه به توضیحات ارائه شده از آنجا که این فاز در زمان t_{trans} صورت می‌گیرد لحظه شروع آن از $i_{L_2(t_{p2})_{p1}} = 0$ خواهد بود که در آن کلید S_1 خاموش و کلید S_2 روشن خواهد بود. این فاز از لحظه‌ای آغاز می‌شود که در آن، جریان از صفر عبور کرده، جهت آن تغییر کرده و وارد فاز منفی شده است. مدار معادل این فاز در شکل (۶-ب) مشاهده می‌شود. معادلات دیفرانسیل برای فاز دوم همانند فاز اول محاسبه خواهد شد لذا معادله‌های (۳) تا (۹)، با مقادیر مرزی متفاوت $V_{C_2}(0)_{p1} = V_0$ و $I_{C_2}(0)_{p1} = 0$ برای این فاز معتبر خواهند بود. با توجه به این که زمان پایان فاز دوم در $t = t_{s2}$ خواهد بود، مقادیر ولتاژ و جریان در پایان فاز دوم مطابق روابط (۱۷) و (۱۸) محاسبه خواهند شد:

$$V_{C_2}(t_{s2})_{p1} = e^{-\alpha t_{s2}} (k_1 \cos \omega_n t_{s2} + k_2 \sin \omega_n t_{s2}) \quad (۱۷)$$

$$i_{L_2(t_{s2})_{p1}} = i_{C_2(t_{s2})_{p1}} = \left(-\alpha e^{-\alpha t_{s2}} (k_1 \cos(\omega_n t_{s2}) + k_2 \sin(\omega_n t_{s2})) + e^{-\alpha t_{s2}} (-k_1 \omega_n \sin(\omega_n t_{s2}) + k_2 \omega_n \cos(\omega_n t_{s2})) \right) C_2 \quad (۱۸)$$

که در آن t_{p2} مدت زمان فاز دوم خواهد بود. لازم به ذکر است که با توجه به نمودارهای (ج) و (د) در شکل (۶)، اگر مقدار متوسط جریان سلف HF (L_{ave}) در لحظه خاموش شدن مثبت باشد، جریان به‌طور پیوسته از هر سه فاز ذکر شده عبور خواهد کرد. اما اگر جریان سلف HF در لحظه فاز خاموش منفی باشد، جریان شامل فاز ۱ نمی‌شود. اما معادله‌های (۱۷) تا (۱۸) با مقادیر متفاوت $i_{C2}(0)$ معتبر خواهد بود.

ج- فاز خاموشی: همانگونه که در شکل (۶-ج) مشاهده می‌شود؛ در حالتی که ولتاژ خروجی LM7805 کمتر از UVLO بافر باشد پالس خروجی فرستاده شده به گیت هر دو کلید حالت پایین بوده و حلقه‌ی جریانی برای تخلیه خازن ایجاد می‌شود که از دیود بدنه کلید S_1 عبور می‌کند. از آنجا که در لحظه ابتدایی پیک جریان مخربی از دیود عبور می‌کند، محاسبات ذیل را برای محاسبه پیک جریان در این حلقه انجام می‌شود. از آنجا که در این فاز خازن C_1 در شارژ کامل است، مقدار V_{C1} ثابت در نظر گرفته می‌شود. با توجه به معادله KVL می‌توان نوشت:

$$L_2 \frac{di_{C2}}{dt} + R_2 i_{C2} + V_{C2} = V_{C1} \quad (19)$$

با جای گذاری $i_{C2} = C_2 dv_{C2}/dt$ معادله دیفرانسیل به صورت زیر به دست می‌آید:

$$\frac{d^2 V_{C2}}{dt^2} + \frac{R_2}{C_2} \frac{dV_{C2}}{dt} + \frac{V_{C2}}{L_2 C_2} = \frac{V_{C1(0)}}{L_2 C_2} \quad (20)$$

پس از حل معادله (۲۰)، ریشه‌های معادله مشخصه محاسبه خواهند شد:

$$s_{1,2} = -\frac{R_2}{2L_2} \pm \sqrt{\left(\frac{R_2}{L_2}\right)^2 - \frac{4}{L_2 C_2}} \Rightarrow s_{1,2} = -\alpha \pm \sqrt{\alpha^2 - \omega_0^2} \quad (21)$$

که، مقدار α و ω_0 مطابق با رابطه‌های (۱۰) و (۱۱) محاسبه خواهند شد. در حالت مشابه با محاسبات فاز اول، از آنجا که مقدار مقاومت سلف HF کوچک است پس $\alpha < \omega_0$ خواهد بود. با توجه به این فرض، فرم کلی ولتاژ خازن C_2 به صورت رابطه (۲۲) خواهد بود که V_F ولتاژ حالت پایدار خازن C_2 خواهد بود.

$$V_{C2}(t)_{p3} = V_F + e^{-\alpha t} (k_1 \cos \omega_n t + k_2 \sin \omega_n t) \quad (22)$$

با جای گذاری مقادیر مرزی داریم:

$$\begin{cases} -I_{C2}(t_{s2})_{p1} = I_{C2}(0)_{p3} \\ V_{C2}(t_{s2})_{p1} = V_{C2}(0)_{p3} \end{cases} \quad (23)$$

$$k_1 = V_{C2}(t_{s2})_{p1} \quad (24)$$

$$k_2 = \frac{-I_{C2}(t_{s2})_{p1} + C_2 \alpha V_{C2}(t_{s2})_{p1}}{C_2 \omega_n} \quad (25)$$

و همچنین می‌توان با توجه به رابطه (۲۶) مقدار جریان سلف L_2 را نیز محاسبه نمود:

$$i_{L2}(t)_{p3} = i_{C2}(t)_{p3} = C_2 \left[-\alpha e^{-\alpha t} (k_1 \cos(\omega_n t) + k_2 \sin(\omega_n t)) + e^{-\alpha t} (-k_1 \omega_n \sin(\omega_n t) + k_2 \omega_n \cos(\omega_n t)) \right] \quad (26)$$

هم چنین با برابر صفر قرار دادن رابطه (۲۶) می‌توان زمان پایان فاز سوم که برابر با زمان صفر شدن جریان سلف و اتمام عملیات خاموشی است با را با استفاده از روش‌های حل عددی به دست آورد که این زمان با t_f نمایش داده خواهد شد. با توجه به محاسبات انجام شده، تغییرات ولتاژ خازن در این زمان محاسبه خواهد شد:

$$\Delta V_{C1}(t_f) = \frac{1}{C_2} \int C_2 \left[-\alpha e^{-\alpha t} (k_1 \cos(\omega_n t_f) + k_2 \sin(\omega_n t_f)) + e^{-\alpha t} (-k_1 \omega_n \sin(\omega_n t_f) + k_2 \omega_n \cos(\omega_n t_f)) \right] dt_f \quad (27)$$

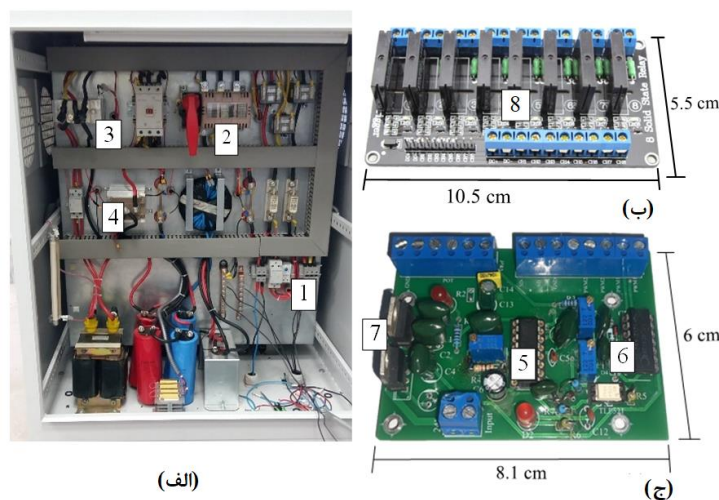
۳- نتایج و بحث

سیستم تحت مطالعه متشکل از یک مبدل ۱۵ کیلووات است که از برق شهری سه فاز ۴۰۰ ولت تغذیه شده و در خروجی ولتاژ نامی تا ۳۰۰ ولت DC با حداکثر جریان ۵۰ آمپر را به بار تحویل می‌دهد. دیگر پارامترهای این سیستم در جدول (۲) به تفصیل ذکر شده است. شکل (۸-الف) پیکربندی مدار قدرت مبدل باک تحت مطالعه را نشان می‌دهد. همانطور که در شکل (۸-ب)

نشان داده شده است، نمونه اولیه برد سوئیچینگ برای تولید پالس‌های گیت مکمل به همراه زمان مرده توسعه یافته است. برای بررسی و تحلیل مشکل پیک جریان گذرا در لحظه خاموشی، شبیه‌سازی این سیستم در سیمولینک نرم‌افزار متلب انجام شده است. شبیه‌سازی انجام شده شامل تست تأیید عملکرد کلیدزنی در مدار قدرت با استفاده از زمان مرده اعمال شده توسط برد سوئیچینگ به ازای عرض پالس ۴۵ درصد، ولتاژ ورودی ۳۸۰ ولت، فرکانس سوئیچینگ ۷/۲۴ کیلوهرتز و بار نامی ۸ اهم صورت گرفته است. همچنین برای قابل مقایسه بودن نتایج تست عملکرد سیستم در شبیه‌سازی و لحظه اعمال پالس خاموشی در تست عملی، شبیه‌سازی در دو حالت شروع لحظه خاموشی از پیک مثبت و شروع از پیک منفی بررسی و تحلیل شده است. برای ایجاد امکان تعیین تأثیر لحظه خاموش شدن بر روی جریان گذرا، سیستم بدون بار بهره برداری شده است.

همچنین به صورت تجربی و بعد از چندین بار آزمایش و لحاظ کردن ملاحظات حرارتی سلف HF، این نتیجه حاصل شد که مقدار فرکانس سوئیچینگ باید در محدوده ۷/۵ کیلوهرتز در نظر گرفته شود تا تلفات و ریپل جریان سلف در بهینه‌ترین حالت باقی بماند. انتخاب فرکانس سوئیچینگ کمتر و بالاتر از این مقدار به ترتیب باعث افزایش ریپل سلف و افزایش تلفات سیستم می‌شود. با توجه به توضیحات ارائه شده، بر اساس گزینه‌های موجود برای انتخاب مقدار خازن و مقاومت مدار سوئیچینگ، در نهایت مقدار فرکانس کاری ۷/۲۴ کیلوهرتز برای مدار سوئیچینگ در نظر گرفته شد.

همان‌گونه که در شکل (۹) مشاهده می‌شود تست خاموشی برای دو لحظه خاموشی در حالتی که جریان کلید S₂ در پیک مثبت قرار دارد و نیز در حالتی که جریان در پیک منفی قرار گرفته است شبیه‌سازی و نتایج آن ارائه شده است. مطابق با توضیحات ارائه شده و با توجه به شکل، در زمان اعمال خاموشی در پیک منفی جریان، فاصله زمانی بین بروز خطا و برگشت مجدد جریان سلف به مقدار صفر، برابر با ۶۵۰ میکروثانیه در نظر گرفته شده است. در این زمان، فاصله بین بروز خطا تا رسیدن جریان سلف به مقدار صفر فاز اول در نظر گرفته می‌شود که این فاز در طی ۵۰ میکروثانیه انجام شده است. به علت زمان کوتاه این فاز، میزان تغییرات ولتاژ خروجی در اثر رزونانس بین سلف L₂ و خازن C₂ در این زمان برابر با ۰/۲+ ولت خواهد بود. شروع فاز دوم نیز از عبور جریان از مقدار صفر و رسیدن به مقدار پیک خود صورت می‌پذیرد که این فاز طی ۴۰۰ میکروثانیه طی شده و تغییرات ولتاژ خازن در طی این زمان برابر با ۸- ولت خواهد بود.



شکل (۸): نمونه اولیه سیستم پیشنهادی

(الف) مبدل باک، (ب) ماژول رله حالت سریع، (ج) ماژول سوئیچینگ

Figure (8): Prototype of the proposed system, a) buck converter b) Fast SSR module c) switching module

Table (1): Specifications of the prototype of the proposed system

جدول (۱): مشخصات نمونه اولیه سیستم پیشنهادی

۱- ولتاژ ورودی سه فاز	۲- سوئیچ اصلی
۳- پل دیود یکسوساز	۴- ماژول IGBT
۵- آی سی سوئیچینگ (SG3525)	۶- آی سی بافر (CD4041)
۷- رگولاتور خطی ولتاژ	۸- رله برد SSR

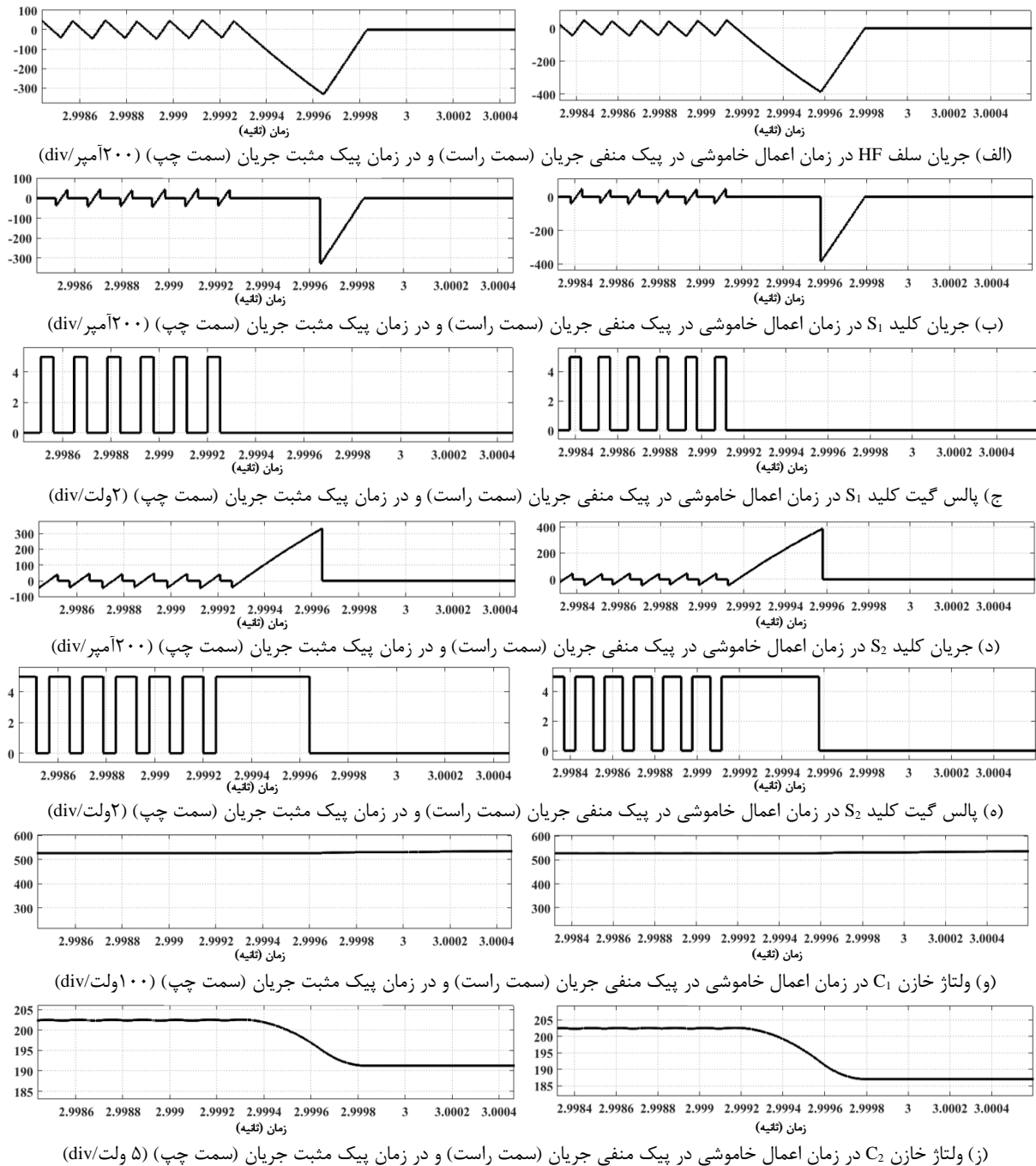
فاز سوم نیز تا زمان برگشت جریان از مقدار پیک به مقدار صفر ادامه می‌یابد که در شبیه‌سازی انجام شده در این بازه پیک جریان برگشتی برابر با ۳۲۰ آمپر است که پس از مدت ۲۰۰ میکروثانیه مقدار جریان به صفر برمی‌گردد. به‌طور کلی مجموع افت ولتاژ خازن C_2 در طی هر سه فاز متوالی برابر با $12/8$ - ولت ($6/4$ درصد) بوده است. ولتاژ خازن C_1 نیز در فاز اول و دوم بدون تغییر باقی می‌ماند و در فاز سوم نیز ریپل ولتاژ ناچیزی را بر روی ولتاژ ورودی خازن C_1 شاهد هستیم به همین علت در مجموع، ریپل ولتاژ خازن C_1 در هر سه فاز متوالی ناچیز در نظر گرفته می‌شود.

مطابق با شکل (۹)، در حالتی که جریان در لحظه شروع خاموشی در پیک منفی قرار گرفته‌است، گذرای جریان برای این سناریو ۵۵۰ میکروثانیه زمان برده است و در این حالت پیک جریان نسبت به حالت قبل در بیشترین حالت خود ۸۰ آمپر افزایش (۳۹ درصد) داشته است. از آنجا که این درصد افزایش پیک جریان مقدار قابل توجهی است، می‌توان انتظار داشت که در صورت بروز خطا در پیک منفی جریان و در حالتی که سیستم در حالت بار کامل و در سطوح ولتاژی بالا در حال بهره برداری است به مراتب آسیب شدیدتری به تجهیزات مدار وارد شود. با توجه به شکل، فاصله زمانی فازهای اول تا سوم نیز در این تست تغییری نداشته و طول دوره خاموشی تا برگشت جریان به مقدار صفر همانند حالت قبل در نظر گرفته شده است. همچنین برای اطمینان از عملکرد روش پیشنهادی مقاله، تست‌های عملی برد سوئیچینگ در عرض پالس‌های حداقل تا حداکثر و با اعمال زمان مرده صحت سنجی شده است که نتایج تست‌های عملی مبدل پیشنهادی نشان داده شده در شکل‌های (۱۰) الی (۱۴) در این بخش توضیح داده شده است. همان‌طور که در شکل (۱۰) دیده می‌شود، زمان مرده برای هر دو کلید نشان داده شده است. از آنجا که در مسیر خروجی آی سی بافر برای به وجود آوردن زمان مرده از فیلتر RC استفاده شده است، سیگنال خروجی در لبه بالا رونده $2/48$ میکروثانیه، و در لبه پایین رونده به علت وجود دیود بای پس، ۲۲۰ نانوثانیه تأخیر دارد.

Table (2): parameters of proposed system

جدول (۲): پارامترهای سیستم مورد مطالعه

مقدار	پارامترها	اجزاء مدار
۳۸۰ ولت و ۵۰ هرتز	۳ فاز	شبکه
۷/۲۴ کیلوهرتز	فرکانس سوئیچینگ	مبدل باک
۳۰۰ میکروهانری	سلف L_1	
۱۰۰۰۰ میکروفاراد	خازن C_1	
۱۸۹ میکروهانری	سلف L_2	
۸۰۰۰ میکروفاراد	خازن C_2	
۳۶ اهم	مقاومت R_1	
۰/۰۵ اهم	مقاومت DC سلف R_2	
۸ اهم برای بار کامل و ۱۵ اهم ۱۵ برای بارگیری ۵۰ درصد	مقاومت بار	
۹۴۰۰ اهم و ۱۰۰ وات	مقاومت R_{dis1}	
۹۴۰۰ اهم و ۱۰۰ وات	مقاومت R_{dis2}	
۳۰۰ ولت	ولتاژ خروجی اسمی	
۵۰ آمپر	جریان خروجی اسمی	
SKM300GB12T4	ماژول IGBT	
SKD 210/16	پل دیود	
SG3525	ماژول سوئیچینگ	مدار سوئیچینگ
CD4041	IC بافر	
۱۰۰ نانوفاراد	خازن C_3-C_7	
۸ ولت	SG3525 UVLO	
۷ ولت	CD4041 UVLO	
۲/۴۸ میکروثانیه	زمان مرده	



شکل (۹): نتایج شبیه سازی انجام شده بر روی سیستم پیشنهادی

Figure (9): Simulation results of the proposed system, a) The current of the HF inductor during shutdown at the negative peak of the current (right side) and at the time of the positive peak of the current (left side) (200 amperes/div), b) The current of the S_1 switch at the time of shutdown at the negative peak of the current (right side) and at the time of the positive peak of the current (left side) (200 amperes/div), c) S_1 switch gate pulse at the time of shutdown at the negative peak of the current (right side) and at the time of the positive peak of the current (left side) (2V /div), d) The current of the S_2 switch at the time of shutdown at the negative peak of the current (right side) and at the time of the positive peak of the current (left side) (200 amperes/div), e) S_2 switch gate pulse at the time of shutdown at the negative peak of the current (right side) and at the time of the positive peak of the current (left side) (2V/div), f) The voltage of the capacitor C_1 during shutdown at the negative peak of the current (right side) and at the time of the positive peak of the current (left side) (100 volts/div), g) The voltage of the capacitor C_2 during shutdown at the negative peak of the current (right side) and at the time of the positive peak of the current (left side) (5 V/div)

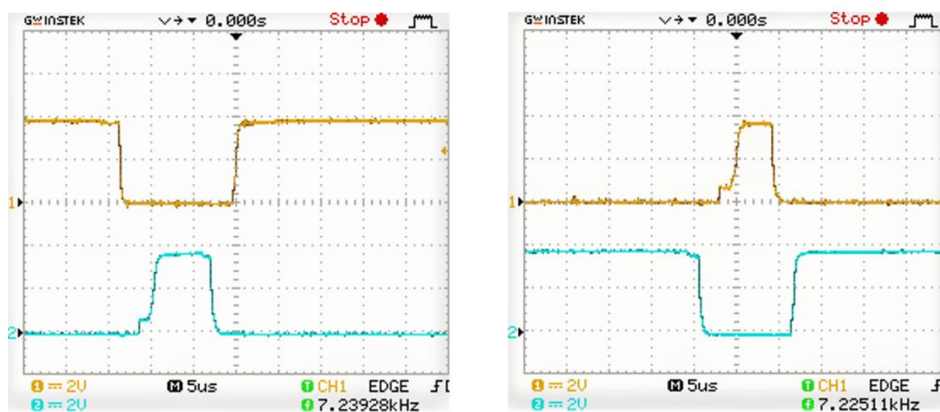
شکل (۱۰-الف) پالس ورودی هر دو کلید را برای حداقل عرض پالس (۳٪/۵) و شکل (۱۰-ب) پالس ورودی کلیدها را برای حداکثر عرض پالس (۹۰ درصد) نشان می‌دهد. شکل (۱۱) نیز ولتاژ و جریان حالت ماندگار کلید S_1 و S_2 را ارائه می‌کند. در این حالت مقدار پیک به پیک جریان برای هر دو کلید کمتر از ۵۰ آمپر و پیک جریان لحظه‌ای نیز برابر با ۲۷ آمپر خواهد بود. در

این حالت، با اعمال زمان مرده در زمان خاموشی هر دو کلید بالا و پایین، جریان سلف از طریق دیود بدنه کلید S_2 به طور مداوم حفظ خواهد شد.

با توجه به شکل (۱۱) می‌توان عملکرد حالت دائم مدار قدرت با عرض پالس خروجی مدار سوئیچینگ ۴۵ درصد برای کلید بالا و پایین را مشاهده نمود. با پیاده‌سازی روش ارائه شده مقاله و اعمال زمان مرده در زمان سوئیچینگ، هیچ گذاری مخربی در زمان کلید زنی به کلیدها اعمال نمی‌شود و بیشینه جریان اعمال شده به کلید بالا برابر با ۳۶ آمپر و پیک به پیک ۵۳ آمپر و برای کلید پایین برابر با ۲۹ و پیک به پیک ۴۸ آمپر خواهد بود.

شکل (۱۲) جریان لحظه خاموشی برای کلید S_2 را نشان می‌دهد. همان‌طور که دیده می‌شود در حالت بهره‌برداری بدون بار، پیک به پیک جریان کلید ۵۷ آمپر خواهد بود. همچنین در زمان قطع پالس و شروع فاز خاموشی، پیک جریان ۳۱۵ آمپری در مدت زمان ۱۱۰۰ میکروثانیه به کلید اعمال می‌شود که در صورت عدم وجود حفاظت مناسب در مدار باعث آسیب رساندن به کلیدها و حتی مدار گیت درایور خواهد شد.

شکل (۱۳) جریان سلف HF با عرض پالس ۴۵ درصد را در لحظه راه‌اندازی بدون بار و نیز در حالت ماندگار نشان می‌دهد. همان‌طور که دیده می‌شود مقدار پیک به پیک جریان سلف در این حالت کمتر از ۶۵ آمپر خواهد بود. از آنجا که سلف در حالت بی بار بهره‌برداری می‌شود، متوسط جریان سلف برابر با صفر خواهد بود.

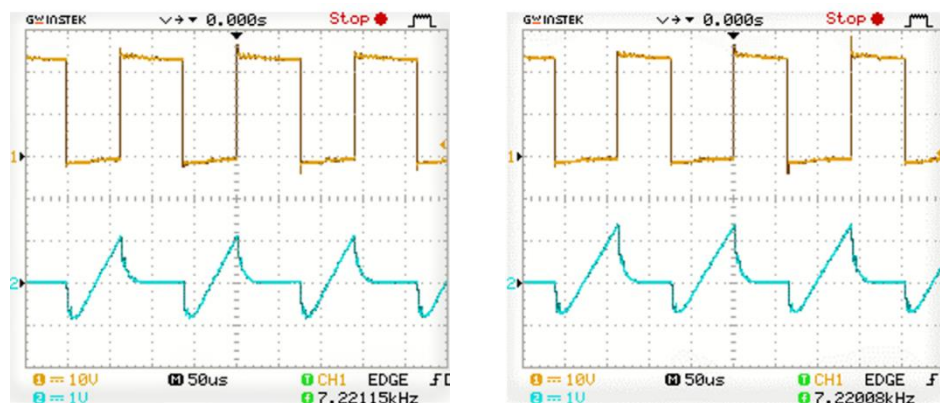


(ب) حداکثر عرض پالس ۹۰ درصد

(الف) حداقل عرض پالس ۳/۵ درصد

شکل (۱۰): نتایج تست عملی برای زمان مرده سوئیچ‌های IGBT (CH1: پالس ورودی S_1 , CH2: پالس ورودی S_2)

Figure (10): Experimental results for IGBT switches dead-time (CH1: Input pulse of S_1 , CH2: Input pulse of S_2), a) Minimum pulse-width (3.5%), b) Maximum pulse-width (90%)

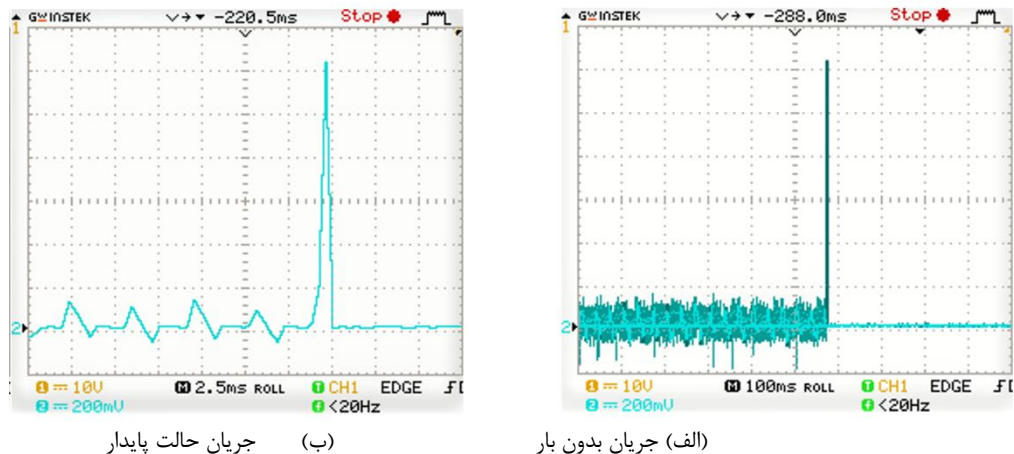


(ب) کلید پایین با عرض پالس ۴۵ درصد

(الف) کلید بالا با عرض پالس ۴۵ درصد

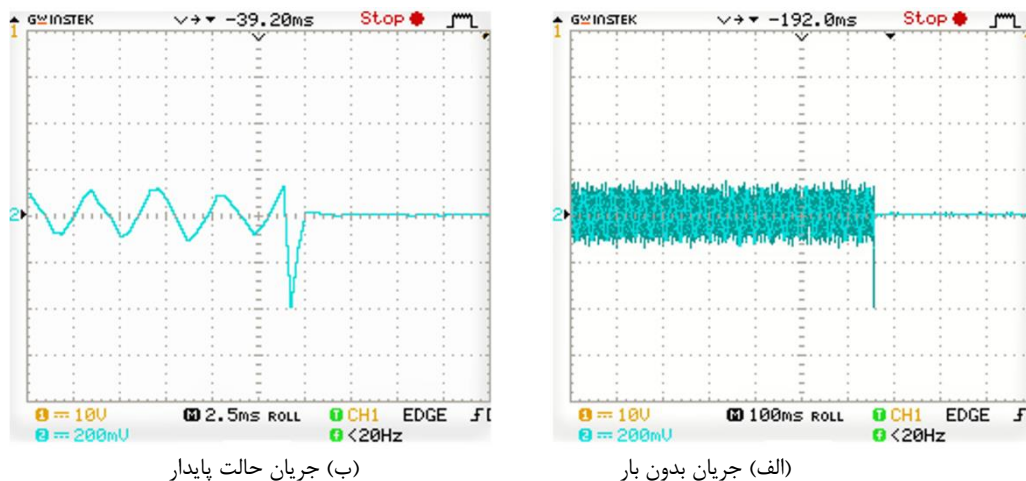
شکل (۱۱): نتایج تجربی برای کلیدهای بالا و پایین، (CH1: ولتاژ ورودی (۲۵۰ ولت/div)، CH2: جریان ورودی (۲۵ آمپر/div))

Figure (11): Experimental results for high-side and low-side switches (CH1: input voltage (250 V/div), CH2: input current (25 amps/div)), a) Higher switch with 45% pulse width, b) Lower switch with 45% pulse width



شکل (۱۲): نتایج تجربی برای جریان IGBT پایین S_2 (۵۰ آمپر / div)

Figure (12): Experimental results for low-side IGBT S_2 current, a) No load current (50 A/div), b) Steady state current (50 A/div)

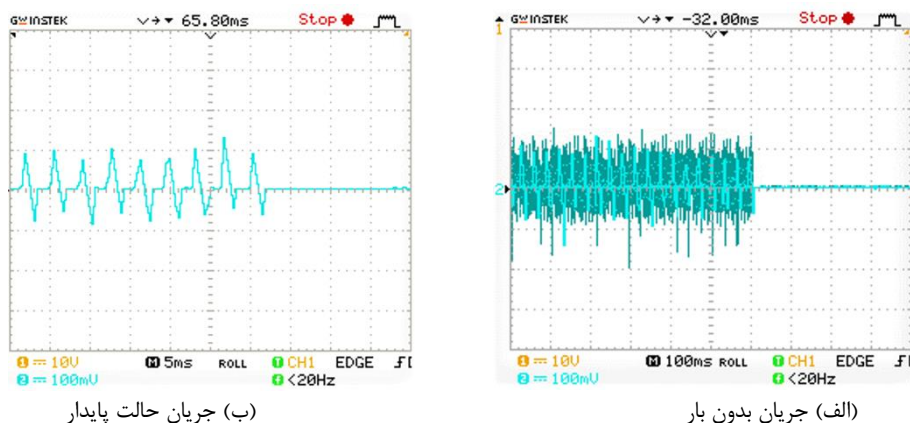


شکل (۱۳): نتایج تجربی برای جریان سلف HF (۵۰ آمپر / div)

Figure (13): Experimental results for HF inductor current, a) no load current (50 A/div), b) steady state current (50 A/div)

همچنین در زمان قطع پالس ورودی IGBT پیک جریان گذرای اعمال شده به سلف برابر با ۱۰۰- آمپر است. همان طور که در تحلیل نتایج شبیه سازی اشاره شد، علت تفاوت بین نتایج عملی به دست آمده عدد جریان گذرنده از سلف و جریانی که از کلید S_2 عبور می کند عدم هم زمانی انجام تست ها بوده است. با توجه به اینکه در این تست، قطع پالس در لحظه ای رخ داده که جریان در فاز مثبت بوده است می توان انتظار داشت که پیک جریان در این حالت حدود ۶۰ درصد پیک جریان در حالتی است که قطع پالس در زمانی رخ داده که جریان در فاز منفی قرار داشته است.

برای حل مشکل جریان گذرای لحظه خاموشی کلیدها، از دو رله سریع SSR در مسیر پالس آنها استفاده شده است. به این ترتیب با صدور فرمان خاموش شدن دستگاه، تغذیه برد رله قطع شده و با عبور آخرین پالس، در حالی که پالس کلید پایین هنوز به قسمت پالس عریض نرسیده است، رله های SSR بلافاصله خاموش می شوند. از آنجایی که خاموش شدن رله ها قبل از قطع شدن تغذیه آی سی سوئیچینگ اتفاق می افتد، می توان اطمینان داشت که دستور قطع رله در زمان پالس های سالم رخ داده است و خاموش شدن دستگاه بدون عبور هیچ گذرای مخربی انجام خواهد شد. در واقع این روش اجازه انتقال پالس طولانی تولید شده توسط مدار سوئیچینگ، به مدار گیت درایور را نخواهد داد. شکل (۱۴) نتیجه انجام این تغییر را نشان می دهد. همان گونه که در شکل های (۱۴-الف) و (۱۴-ب) دیده می شود، هیچ جریان گذرای مخربی در لحظه خاموشی به کلید اعمال نمی شود. جریان پیک به پیک کلید در حالت ماندگار برابر با ۴۰ آمپر و پیک لحظه ای جریان نیز برابر با ۳۵ آمپر خواهد بود و کلید بدون هیچ جریان گذرای روی آخرین پالس خاموش شده است.



(ب) جریان حالت پایدار

(الف) جریان بدون بار

شکل (۱۴): نتایج تجربی برای جریان IGBT سمت پایین S_2 با اجرای روش حفاظتی پیشنهادی (۲۵ آمپر / div)

Figure (14): Experimental results for low-side IGBT S_2 current by implementing the proposed protection method, a) No-load current (25 A/div), b) Steady state current (25 A/div)

Table (3): Performance comparison with other published designs

جدول (۳): مقایسه روش پیشنهادی با دیگر مراجع

[۲۴]	[۲۵]	[۲۶]	[۲۷]	[۲۸]	مبدل پیشنهادی	مرجع پارامتر
پل فعال دوطرفه	دو طرفه	دو طرفه	پل فعال دوطرفه	پنج سطحی با نقطه خنثی فعال	باک کاهنده	مبدل
۵۲۰-۶۵۰	۶۰۰	۴۵۰	۸۰	۲۴۰	۵۴۰	ولتاژ ورودی (ولت)
ماسفت	ترانزیستور دو قطبی با گیت عایق شده	ترانزیستور دو قطبی با گیت عایق شده	ترانزیستور دو قطبی با گیت عایق شده	ماسفت	ترانزیستور دو قطبی با گیت عایق شده	سوئیچ‌های اصلی
۲۵	۵	۲۵	۲۰	۴۰	۷/۲	فرکانس سوئیچینگ (کیلوهرتز)
۲۰	۱	۵۵	۵۰	۱	۱۵	توان خروجی (کیلووات)
۲۰۰-۴۵۰	۳۳۰	۲۸۰	۸۰	۱۰۰	۳۰۰	ولتاژ خروجی (ولت)
تطبیقی	ثابت	ثابت	ثابت	ثابت	قابل تنظیم	کنترل زمان مرده
۹۸	۹۷	۹۵	۹۵	۹۴	۹۶	بازده (درصد)
بر مبنای ریزپردازنده	بر مبنای ریزپردازنده	بر مبنای ریزپردازنده	بر مبنای ریزپردازنده	بر مبنای ریزپردازنده	آنالوگ	نوع کنترلر
۱	۴	۲,۵	۱	۱/۵	۲,۴۸	زمان مرده (میکروثانیه)

جدول (۳) مقایسه‌ای بین روش پیشنهادی این مقاله و برخی تحقیقات مرتبط ارائه می‌دهد. در بین پنج طرح ذکر شده، مدار پیشنهادی تنها مداری است که از تکنیک آنالوگ استفاده می‌کند که می‌تواند مستقیماً روی مدار گیت درایور اعمال شود. با توجه به زمان مرده قابل تنظیم، همچنین بهبود راندمان را در مبدل نشان می‌دهد. بر خلاف سایر روش‌های ذکر شده که زمان مرده را یک مقدار ثابت فرض می‌کنند، کنترل زمان مرده پیشنهادی، زمان مرده را به گونه‌ای تنظیم می‌کند که با ولتاژ ورودی یا خروجی متغیر و جریان سلف قابل تنظیم باشد. نتایج تست‌های انجام شده نشان می‌دهد که روش پیشنهادی از نظر بازده و کاهش ریپل ولتاژ خروجی از روش زمان مرده ثابت بهتر عمل می‌کند. علاوه بر کاهش پیچیدگی محاسباتی سیستم، عدم استفاده از مدار کمکی هزینه‌های کلی را نیز کاهش می‌دهد. همچنین در یک نگاه کلی، به دلیل عدم استفاده از میکروکنترلر در مدار،

کاهش نویز تداخل الکترومغناطیسی^{۱۰} (EMI) تأثیر بسزایی در افزایش قابلیت اطمینان سیستم خواهد داشت و می‌تواند منجر به صرفه‌جویی در هزینه‌های تمام شده شود. همچنین از نظر توان خروجی و فرکانس کاری، بازدهی قابل توجهی نسبت به سایرین دارد.

در مقایسه با مرجع‌های [۲۰]، [۲۲]، [۲۳] و [۲۴] که فرکانس بالا را هدف قرار می‌دهند، مدار پیشنهادی جهت افزایش قابلیت اطمینان سیستم فرکانس کاری پایین‌تری را در نظر گرفته است که علاوه بر بهبود عملکرد کلی سیستم، باعث کاهش تلفات سیستم خواهد شد. توجه به این نکته ضروری است که استفاده از زمان مرده کوتاه در روش‌های مقایسه شده، در حالی که می‌تواند به کاهش تلفات سوئیچ کمک کند، ممکن است خطر جریان‌های عبوری و آسیب به سوئیچ‌ها را نیز افزایش دهد. در مدار پیشنهادی سعی شده است تا زمان مرده به گونه‌ای تعیین شود که علاوه بر حفظ راندمان مدار در مقدار مناسب، تلفات مدار و خطر وقوع اتصال کوتاه منبع^{۱۱} در کمترین مقدار خود باشد.

۴- نتیجه‌گیری

در این مقاله مدار عملی سوئیچینگ مبدل باک سنکرون مورد بررسی و تحقیق قرار گرفته است. روشی برای ایجاد زمان مرده قابل تنظیم در پالس‌های تولیدی پیشنهاد شده که قادر است از حداقل تا حداکثر عرض پالس‌های مورد استفاده، ایجاد زمان مرده را تضمین کند. همچنین دلیل ایجاد حالت گذرای لحظه روشن و خاموش شدن این مبدل مورد تحلیل قرار گرفته و روشی برای جلوگیری از جریان‌های گذرا و آسیب دیدن قطعات مدار قدرت به ویژه کلیدهای نیمه‌هادی ارائه گردیده است. نتایج تست‌های عملی کارکرد این طرح روی یک مبدل توان بالا نشان می‌دهد چگونه طرح پیشنهادی جریان گذرای لحظه خاموشی مدار قدرت را که تا ۳۰۰ آمپر می‌رسد به خوبی حذف کرده است. همچنین مدار پیشنهادی می‌تواند در فرکانس کلیدزنی مورد نظر به خوبی زمان مرده ۰/۵ تا ۶ میکرو ثانیه را تضمین کند.

سپاسگزاری

این مقاله حاصل زحمات تیم پژوهشی در طی ۲ سال برای ساخت این دستگاه در دانشگاه اراک است. نویسندگان بر خود لازم می‌دانند مراتب تشکر صمیمانه خود را از همکاران حوزه پژوهشی دانشگاه و داوران محترم که ما را در انجام و ارتقای کیفی این مقاله یاری نموده‌اند، اعلام نمایند.

References

مراجع

- [1] K. Yari, S.H. Shahalami, H. Mojallali, "High step-up isolated dc-dc converter with single input and double output and soft-switching performance for renewable energy applications", IET Power Electronics, vol. 12, no. 11, pp. 2942-2952, Sept. 2019 (doi: 10.1049/iet-pel.2019.0450).
- [2] L. Mei, D. Williams, W. Eberle, "A synchronous buck converter using a new predictive analog dead-time control circuit to improve efficiency", Canadian Journal of Electrical and Computer Engineering, vol. 36, no. 4, pp. 181-187, Fall 2013 (doi: 10.1109/CJECE.2014.2303521).
- [3] C.J. Chen, P.Y. Wang, S.T. Li, Y.M. Chen, Y.C. Chang, "An integrated driver with bang-bang dead-time control and charge sharing bootstrap circuit for gan synchronous buck converter", IEEE Trans. on Power Electronics, vol. 37, no. 8, pp. 9503-9514, Mar. 2022 (doi: 10.1109/TPEL.2022.3159717).
- [4] C.-J. Chen, P.-K. Chiu, Y.-M. Chen, P.-Y. Wang, Y.-C. Chang, "An integrated driver with adaptive dead-time control for gan-based synchronous buck converter", IEEE Trans. on Circuits and Systems II: Express Briefs, vol. 69, no. 2, pp. 539-543, Jul. 2021 (doi: 10.1109/TCSII.2021.3098310).
- [5] M. Asad, A.K. Singha, and R.M.S. Rao, "Dead time optimization in a GaN-based buck converter", IEEE Trans. Power Electron., vol. 37, no. 3, pp. 2830-2844, Sep. 2021 (doi: 10.1109/TPEL.2021.3116126).
- [6] A. N. Hopkins, P. Proynov, N. McNeill, B. H. Stark, P. H. Mellor, "Achieving efficiencies exceeding 99% in a super-junction 5-kW DC-DC converter power stage through the use of an energy recovery snubber and dead-time optimization", IEEE Trans. on Power Electronics, vol. 33, no. 9, pp. 7510-7520, Nov. 2017 (doi: 10.1109/TPEL.2017.2773459).

- [7] Z. Peiravan, M. Delshad, M. Amini, "A new soft switching interleaved flyback converter with recovery leakage inductance energy", *Journal of Intelligent Procedures in Electrical Technology*, vol. 13, no. 50, pp.31-47, Sept. 2022 (dor: 20.1001.1.23223871.1401.13.50.2.3).
- [8] M. Mirtalaei, M. Mohtaj, H.R. Karami, "Design and implementation of a high step-up boost-sepic hybrid converter with soft switching", *Journal of Intelligent Procedures in Electrical Technology*, vol. 6, no. 24, pp. 27-34, Mar. 2016 (dor: 20.1001.1.23223871.1394.6.24.3.3).
- [9] S. Shabani, M. Delshad, R. Sadeghi, "A soft switched non-isolated high step-up dc-dc converter with low number of auxiliary elements", *Journal of Intelligent Procedures in Electrical Technology*, vol. 13, no. 51, pp. 123-136, Oct. 2022 (dor: 20.1001.1.23223871.1401.13.51.8.1).
- [10] C. Wu, W.L. Goh, C.L. Kok, L. Siek, Y.H. Lam, X. Zhu, R.P. Singh, "Asymmetrical dead-time control driver for buck regulator", *IEEE Trans. on Very Large Scale Integration (VLSI) Systems*, vol. 24, no. 12, pp. 3543-3547, April 2016 (doi: 10.1109/TVLSI.2016.2551321).
- [11] Q. Yan, X. Yuan, "A double-modulation-wave PWM for dead-time-effect elimination and synchronous rectification in SiC-device-based high-switching-frequency converters", *IEEE Trans. on Power Electronics*, vol. 35, no. 12, pp. 13500-13513, April 2020 (doi: 10.1109/TPEL.2020.2991583).
- [12] B. Li, J. Xu, J. Ye, H. Wang, S. Huang, Y. Li, A. Shen, "A New Model-Based Dead-Time Compensation Strategy for Cascaded H-Bridge Converters", *IEEE Trans. on Industrial Electronics*, vol. 70, no. 4, pp. 3793-3802, June 2022 (doi: 10.1109/TIE.2022.3177757).
- [13] Y. Zhang, C. Chen, Y. Xie, T. Liu, Y. Kang, H. Peng, "A high-efficiency dynamic inverter dead-time adjustment method based on an improved GaN HEMTs switching model", *IEEE Trans. on Power Electronics*, vol. 37, no. 3, pp. 2667-2683, Sep. 2021 (doi: 10.1109/TPEL.2021.3112694).
- [14] N. Narasimman, R. Salahuddin, R.P. Singh, "An 86% efficiency multi-phase buck converter using time-domain compensator and adaptive dead-time control for DVS application", *Proceeding of the IEEE/IECON*, pp. 2255-2260, Singapore, Oct. 2020 (doi: 10.1109/IECON43393.2020.9255080).
- [15] D. Sha, Y. Zhao, D. Zhang, "ZVS-interleaved synchronous buck DC-DC converter with a coupled inductor by varying switching frequency and deadtime", *IEEE Trans. on Power Electronics*, vol. 37, no. 7, pp. 8190-8198, Jan. 2022 (doi: 10.1109/TPEL.2022.3141253).
- [16] L. Zhang, L. Ren, S. Bai, S. Sang, J. Huang, X. Zhang, "Self-adaption dead-time setting for the SiC MOSFET boost circuit in the synchronous working mode", *IEEE Access*, vol. 10, pp. 57718-57735, May 2022 (doi: 10.1109/ACCESS.2022.3179403).
- [17] J. Wittmann, A. Barner, T. Rosahl, B. Wicht, "An 18 V input 10 MHz buck converter with 125 ps mixed-signal dead time control", *IEEE Journal of Solid-State Circuits*, vol. 51, no. 7, pp. 1705-1715, May 2016 (doi: 10.1109/JSSC.2016.2550498).
- [18] J. Tang, T. Guo, J. S. Kim, J. Roh, "A current-mode four-phase synchronous buck converter with dynamic dead-time control", *IEEE Access*, vol. 9, pp. 81078-81088, June 2021 (doi: 10.1109/ACCESS.2021.3085826).
- [19] D. Luo, Y. Gao, P.K. Mok, "A gan driver for a bi-directional buck/boost converter with three-level v_{gs} protection and optimal-point tracking dead-time control", *IEEE Trans. on Circuits and Systems*, vol. 69, no. 5, pp. 2212-2224, Feb. 2022 (doi: 10.1109/TCSI.2022.3146190).
- [20] Z. Sun, K.W.R. Chew, H. Tang, L. Siek, "Adaptive gate switching control for discontinuous conduction mode DC-DC converter", *IEEE Trans. on Power Electronics*, vol. 29, no. 3, pp. 1311-1320, May 2013 (doi: 10.1109/TPEL.2013.2263579).
- [21] Z. Zhang, H. Lu, D. J. Costinett, F. Wang, L.M. Tolbert, B.J. Blalock, "Model-based dead time optimization for voltage-source converters utilizing silicon carbide semiconductors", *IEEE Trans. on Power Electronics*, vol. 32, no. 11, pp. 8833-8844, Dec. 2016 (doi: 10.1109/TPEL.2016.2645578).
- [22] Y. Zhang, W. Xu, Y. Xie, T. Liu, Z. Wu, C. Chen, Y. Kang, H. Peng, "Analysis of dead-time energy loss in GaN-based TCM converters with an improved GaN HEMT model", *IEEE Trans. on Power Electronics*, vol. 38, no. 2, pp. 1806-1818, Oct. 2022 (doi: 10.1109/TPEL.2022.3217456).
- [23] C.H. Tsai, C.H. Yang, J.H. Shiau, B.T. Yeh, "Digitally controlled switching converter with automatic multimode switching", *IEEE Trans. on Power Electronics*, vol. 29, no. 4, pp. 1830-1839, May 2013 (doi: 10.1109/TPEL.2013.2265297).
- [24] L. Wang, Q. Zhu, W. Yu, A.Q. Huang, "A medium-voltage medium-frequency isolated DC-DC converter based on 15-kV SiC MOSFETs", *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 5, no. 1, pp. 100-109, Dec. 2016 (doi: 10.1109/JESTPE.2016.2639381).
- [25] Z. Yao S. Lu, "A simple approach to enhance the effectiveness of passive currents balancing in an interleaved multiphase bidirectional DC-DC converter", *IEEE Trans. on Power Electronics*, vol. 34, no. 8, pp. 7242-7255, Nov. 2018 (doi: 10.1109/TPEL.2018.2881058).
- [26] J. Zhang, J.S. Lai, R.Y. Kim, W. Yu, "High-power density design of a soft-switching high-power bidirectional dc-dc converter", *IEEE Trans. on power electronics*, vol. 22, no. 4, pp. 1145-1153, July 2007 (doi: 10.1109/TPEL.2007.900462).

- [27] J. Hu, Z. Yang, S. Cui, R.W. Doncker, "Closed-form asymmetrical duty-cycle control to extend the soft-switching range of three-phase dual-active-bridge converters", IEEE Trans. on Power Electronics, vol. 36, no. 8, pp. 9609-9622, Jan. 2021 (doi: 10.1109/TPEL.2021.3055369).
- [28] D. Liu, F. Deng, Z. Chen, "Five-level active-neutral-point-clamped DC/DC converter for medium-voltage DC grids", IEEE Trans. on Power Electronics, vol. 32, no. 5, pp. 3402-3412, June 2016 (doi: 10.1109/TP-EL.2016.2585618).

زیر نویس ها

1. Insulated-gate bipolar transistor
2. Integrated circuit
3. Gallium nitride
4. Zero voltage switching
5. Solid state relay
6. Dead time
7. Under voltage lock-out
8. Pulse width modulation
9. High frequency
10. Electromagnetic interference
11. Shoot-Through