

**A New Soft Switching High Step-Up Converter Ability to Increase Parallel Branches without the Need for a New Auxiliary Circuit****Iman Eshaghpour<sup>1</sup>, PhD Student, Majid Delshad<sup>2</sup>, Associate Professor, Saeid Javadi<sup>1</sup>, Assistant Professor**<sup>1</sup>Department of Electrical Engineering- Kashan Branch, Islamic Azad University, Kashan, Iran<sup>2</sup>Department of Electrical Engineering- Isfahan (Khorasgan) Branch, Islamic Azad University, Isfahan, Iran  
imanes2020@gmail.com, delshad@khuisf.ac.ir, s.javadi@iaukashan.ac.ir**Abstract**

In this paper, an interleaved high step-up converter with a simple auxiliary circuit is presented. The proposed auxiliary circuit has the coupled inductor with the input inductors of the converter and provides zero voltage switching conditions for the main switches of the converter. On the other hand, auxiliary switches and diodes of auxiliary circuit operate under zero current condition and therefore do not impose significant losses on the converter. The auxiliary circuit is modular and can apply to more phases of the converter. Therefore, the converter can be easily designed for very high power applications. The proposed converter uses the cross-coupled inductors technique with series lift capacitors to increase the voltage gain and reduce the voltage stress on the main switches. Also, leakage inductance energy can be easily absorbed by the clamp capacitors and helps to increasing the voltage gain. The proposed high step-up converter has been analyzed in detail and a practical prototype has been implemented at 100W. The experimental results confirm the correctness of the operation of the circuit and the theoretical analysis.

**Keywords:** cross-coupled inductors, high step-up converter, low-voltage stress, zero-current switching, zero-voltage switching**Received:** 29 November 2021**Revised:** 15 January 2022**Accepted:****Corresponding Author:** Dr. Majid Delshad

## یک مبدل بسیار افزایشنده جدید با کلیدزنی نرم و قابلیت افزایش شاخه‌های موازی بدون نیاز به مدار کمکی جدید

ایمان اسحق‌پور<sup>۱</sup>، دانشجوی دکتری، مجید دلشاد<sup>۲</sup>، دانشیار، سعید جوادی<sup>۱</sup>، استادیار

۱- دانشکده مهندسی برق - واحد کاشان، دانشگاه آزاد اسلامی، کاشان، ایران

۲- دانشکده فنی مهندسی - واحد اصفهان (خوراسگان)، دانشگاه آزاد اسلامی، اصفهان، ایران  
imanes2020@gmail.com, delshad@khuisf.ac.ir, s.javadi@iaukashan.ac.ir

**چکیده:** در این مقاله یک مبدل بسیار افزایشنده درهم تنیده با مدار کمکی ساده ارائه شده است. مدار کمکی پیشنهادی دارای سلف‌های تزویج شده با سلف‌های اصلی مبدل است و شرایط کلیدزنی در ولتاژ صفر را برای کلیدهای اصلی مبدل فراهم می‌کند. از طرفی کلید کمکی و دیودهای مدار کمکی دارای کلیدزنی در جریان صفر هستند و به همین دلیل تلفات محسوسی به مبدل تحمیل نمی‌کنند. از دیگر ویژگی مدار کمکی امکان افزایش شاخه‌های موازی مبدل افزایشنده بدون اضافه کردن مدار کمکی جدید است، لذا مبدل می‌تواند به راحتی برای توان‌های بسیار بالا نیز طراحی گردد. مبدل پیشنهادی از روش سلف‌های تزویج شده ضربدری با خازن‌های بالابرنده سری برای افزایش بهره ولتاژ و کاهش استرس ولتاژ روی کلیدهای اصلی، استفاده کرده است. مبدل بسیار افزایشنده پیشنهادی به‌طور مشروح تحلیل گشته و یک نمونه عملی از آن در توان ۱۰۰ وات پیاده‌سازی گردیده است. نتایج عملی درستی عملکرد مدار و تحلیل‌های تئوری را تایید می‌کنند.

**کلمات کلیدی:** استرس ولتاژ پایین، سلف‌های تزویج شده ضربدری، کلیدزنی در جریان صفر، کلیدزنی در ولتاژ صفر، مبدل بسیار افزایشنده

تاریخ ارسال مقاله: ۱۴۰۰/۹/۸

تاریخ بازنگری مقاله: ۱۴۰۰/۱۰/۲۵

تاریخ پذیرش مقاله:

نام نویسنده‌ی مسئول: مجید دلشاد

نشانی نویسنده‌ی مسئول: اصفهان - خوراسگان - دانشگاه آزاد اسلامی واحد اصفهان (خوراسگان) - دانشکده فنی مهندسی

## ۱- مقدمه

مبدل‌های بسیار افزایش‌دهنده<sup>۱</sup> در انرژی‌های نو نظیر سیستم‌های سلول خورشیدی<sup>۲</sup>، پیل سوختی<sup>۳</sup> و... کاربرد وسیعی یافته‌اند، زیرا ولتاژ خروجی این سیستم‌ها در سطح پایین است و برای تزریق به شبکه باید سطح آن افزایش پیدا کند. استفاده از مبدل‌های معمول به علت استرس<sup>۴</sup> ولتاژ بالای روی کلید، استرس جریان بالای دیود، مشکل بازیابی معکوس دیود، تلفات هدایتی و کلیدزنی بالا و بهره ولتاژ محدود متداول نیست [۱،۲]. استفاده از ساختار درهم تنیده<sup>۵</sup> در مبدل‌های بسیار افزایش‌دهنده با مدولا سیون پهنای پالس<sup>۶</sup> (PWM) برای افزایش سطح توان، کاهش ریپل جریان ورودی، کاهش سایز المان‌های پسیو و بهبود پاسخ گذرای سیستم موثر است. اما در مبدل‌های درهم تنیده متداول مشکل بازیابی معکوس دیودهای خروجی همچنان پابرجا است و تلفات کلیدزنی نیز بالا است. بنابراین راندمان مبدل مطلوب نخواهد بود و به همین دلیل در سال‌های اخیر مبدل‌های بسیار افزایش‌دهنده با کلیدزنی نرم<sup>۷</sup> مورد توجه ویژه قرار گرفته‌اند [۳،۴].

در مرجع [۵] یک مدار بسیار افزایش‌دهنده با کلیدزنی در جریان صفر<sup>۸</sup> (ZCS) در هم تنیده ارائه شده به طوری که مدار کمکی شامل سلف، خازن و کلید کمکی برای هر شاخه است. در این مدار مشکل بازیابی معکوس و همچنین تلفات کلیدزنی مبدل حل شده است، اما مبدل به صورت فرکانس متغیر کلیدزنی می‌گردد و طراحی فیلتر تداخل نویز الکترومغناطیسی<sup>۹</sup> (EMI) برای آن دشوار است. در مرجع [۶] یک مبدل بسیار افزایش‌دهنده در هم تنیده با سلف‌های کوپل شده ارائه شده است. برای جذب انرژی سلف‌های ناشی از یک مدار کمکی شامل خازن کلمپ و یک مبدل بوست ثانویه استفاده شده است، به طوری که شاخه‌های موازی مبدل قابلیت افزایش داشته و سطح توان می‌تواند افزایش یابد و مدار کمکی می‌تواند بدون تغییر برای شاخه‌های دیگر نیز عمل نماید. اما مشکل اصلی این مبدل این است که جذب انرژی سلف ناشی کلیدزنی کلید کمکی و اصلی استفاده شده به صورت سخت است و بهبودی در راندمان مبدل حاصل نمی‌شود. در مرجع [۷] یک مبدل در هم تنیده بسیار افزایش‌دهنده با سلول چند برابرکننده ولتاژ ارائه گردیده است. در این مبدل نیز از خازن کلمپ برای جذب انرژی سلف ناشی استفاده شده و استرس ولتاژ روی المان‌ها کاهش یافته است، اما کلیدزنی کلیدها همچنان سخت است و ضریب وظیفه نیز نمی‌تواند کوچکتر از ۰/۵ گردد. همین مساله برای مبدل مرجع [۸] نیز برقرار است. در مبدل مرجع [۹] از روش سلف‌های تزویج با کوپلینگ ضربدری استفاده شده است. این روش باعث کاهش بیشتر ریپل جریان ورودی می‌گردد از طرفی انرژی سلف‌های ناشی جذب خازن‌های کلمپ گردیده و شرایط کلیدزنی در جریان صفر نیز برای کلیدها فراهم می‌شود، اما همچنان خاموش شدن کلیدها به صورت سخت بوده و عملکرد مبدل نیز پیچیده است. در مرجع [۱۰] یک مبدل درهم تنیده با کلیدزنی در جریان صفر ارائه شده است. در این مبدل شرایط کلیدزنی در ولتاژ صفر<sup>۱۰</sup> (ZVS) برای کلیدهای اصلی و کلیدزنی در جریان صفر برای کلیدهای کمکی فراهم است. اما بهره ولتاژ این مبدل برابر با مبدل بوست عادی است، به همین دلیل استرس ولتاژ روی کلیدها بالا است و مشکل بالا بودن ضریب وظیفه همچنان وجود دارد. در مرجع [۱۱] یک مبدل در هم تنیده با سلف‌های کوپل شده و خازن سوئیچ شونده ارائه شده است که کلیدزنی نرم توسط مدار کلمپ فعال فراهم گشته است. از محاسن عمده این مبدل بهره ولتاژ بسیار بالا و استرس ولتاژ پایین روی کلیدها است، اما جریان گردشی بالا و تلفات ضریب وظیفه از مشکلات این مبدل است. در مرجع [۱۲] مبدل در هم تنیده با بهره بسیار بالا و کلیدزنی در جریان صفر ارائه شده است. از محاسن عمده مبدل عدم وجود کلید کمکی در مبدل و تعداد پایین المان‌های مدار است و بزرگ‌ترین مشکل آن کلیدزنی سخت در هنگام خاموش شدن کلیدها است. مبدل‌های درهم تنیده با کلیدزنی در ولتاژ صفر نسبت به کلیدزنی جریان صفر به خاطر عدم وجود تلفات خازنی دارای راندمان بالاتری هستند [۱۳،۱۴]. مبدل‌های درهم تنیده چند سطحی نیز دارای بهره بسیار بالا و ریپل جریان ورودی<sup>۱۱</sup> پایین هستند ولی تعداد المان بالا و استرس ولتاژ بالا روی کلیدها از مشکلات اصلی این مبدل‌ها است [۱۵،۱۶].

همان‌طور که ذکر گردید کاهش ریپل جریان و افزایش توان مبدل از اهداف اصلی استفاده از ساختار درهم تنیده است ولی در اکثر مبدل‌های درهم تنیده پیشین افزایش بهره وجود ندارد و یا بهره مبدل بسیار بالا نیست در صورتی که با استفاده از ساختار سلف‌های تزویج شده متقاطع علاوه بر افزایش محسوس بهره استرس ولتاژ روی کلیدهای اصلی مبدل کاهش یافته است که امکان استفاده از کلیدهای ارزان‌تر با مقاومت درین-سورس<sup>۱۲</sup> پایین‌تر را فراهم ساخته است. از دیگر ویژگی‌های مبدل پیشنهادی وجود سلف‌های تزویج شده مدار کمکی با سلف‌های ورودی است که باعث حذف هسته در مدار کمکی و کاهش

حجم و اندازه مبدل گردیده است. ساختار مقاله در ادامه به این شرح است. در بخش ۲ ابتدا مبدل پیشنهادی ارزیابی گردیده، سپس در بخش ۳ روند طراحی مبدل به صورت مشروح توضیح داده می‌شود. در نهایت در بخش ۴ نتایج عملی مبدل پیشنهادی برای اثبات درستی عملکرد مبدل ارزیابی گردیده است. در بخش ۵ بازده مبدل پیشنهادی با مبدل کلیدزنی سخت<sup>۱۳</sup> مقایسه شده است. در نهایت در بخش ۶ نتیجه‌گیری بیان شده است.

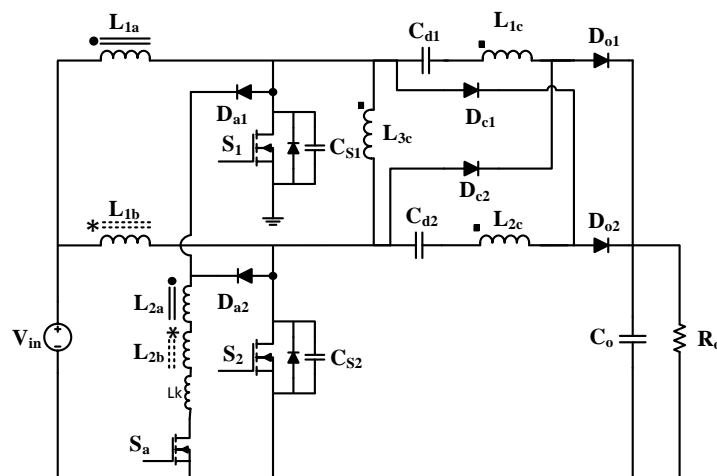
## ۲- مبدل در هم تنیده بسیار افزایش یافته پیشنهادی

ساختار مبدل بسیار افزایش یافته در هم تنیده پیشنهادی در شکل (۱) نشان داده شده است. مبدل پیشنهادی برای کاهش ریپل جریان ورودی از ساختار در هم تنیده استفاده می‌کند که کلیدهای  $S_1$  و  $S_2$  کلیدهای اصلی آن هستند. همچنین یک مدار افزایش دهنده ولتاژ با روش سلف‌های تزویج شده ضربدری شامل سلف‌های  $L_{1c}$ ،  $L_{2c}$  و  $L_{3c}$  دیودهای  $D_{e1}$  و  $D_{e2}$  و خازن‌های  $C_{d1}$  و  $C_{d2}$  استفاده شده است. برای ایجاد شرایط کلیدزنی نرم در کلیدهای اصلی از یک مدار کمکی ابتکاری شامل سلف‌های تزویج  $L_{1a}$  با  $L_{2a}$  و  $L_{1b}$  با  $L_{2b}$  و کلید کمکی  $S_a$  و خازن‌های اسنابر  $C_{s1}$  و  $C_{s2}$  و دیودهای کمکی  $D_{a1}$  و  $D_{a2}$  استفاده می‌شود. خازن خروجی  $C_o$  نیز جهت فیلتر کردن ریپل ولتاژ خروجی است. ساختار مبدل پیشنهادی به گونه‌ای است که امکان اضافه کردن شاخه‌های موازی و افزایش توان مبدل وجود دارد و نیازی به اضافه کردن مدار کمکی نیست که این یکی از ویژگی‌های منحصر بفرد طرح پیشنهادی جهت کاهش تعداد المان‌های مدار است.

## ۲-۱- عملکرد مبدل

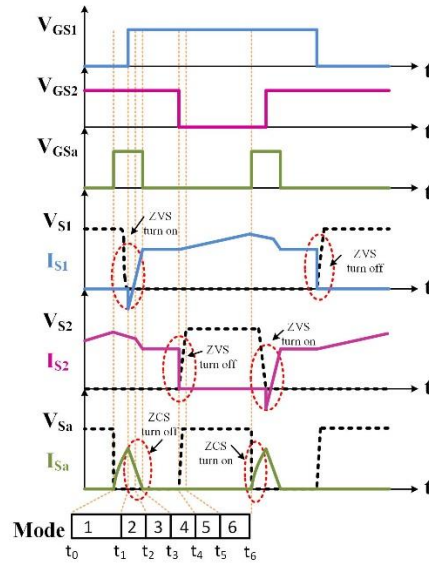
برای سادگی تحلیل عملکرد مبدل پیشنهادی فرض‌های زیر در نظر گرفته می‌شود.

- تمام المان‌های نیمه هادی ایده‌آل هستند.
- خازن خروجی به اندازه کافی بزرگ است. در نتیجه ولتاژ خروجی در یک سیکل ثابت در نظر گرفته می‌شود.
- سلف‌های مغناطیس‌کنندگی به اندازه کافی بزرگ هستند و جریان مغناطیس‌کنندگی آنها در یک سیکل ثابت فرض می‌شوند.
- خازن‌های  $C_{d1}$  و  $C_{d2}$  نیز بزرگ هستند و از ریپل ولتاژ آنها در تحلیل صرف نظر می‌شود.
- مبدل پیشنهادی دارای شش وضعیت عملکرد در یک سیکل کلیدزنی است. قبل از وضعیت اول کلید اصلی  $S_1$  خاموش و کلید  $S_2$  روشن هستند. دیودهای  $D_{o1}$  و  $D_{e1}$  هدایت می‌کنند. شکل موج‌های کلیدی مبدل در شکل (۲) نشان داده شده است. همچنین مدارهای معادل مبدل افزایش یافته پیشنهادی در وضعیت‌های مختلف در شکل (۳) نشان داده شده است.
- الف- وضعیت اول: قبل از روشن شدن کلید  $S_1$ ، کلید کمکی  $S_a$  برای تخلیه خازن اسنابر کلید  $S_1$  روشن می‌شود. به علت وجود سلف نشستی کلید کمکی به صورت کلیدزنی در جریان صفر روشن می‌شود.



شکل (۱): نمای شماتیک مبدل پیشنهادی

Figure (1): The schematic of proposed converter



شکل (۲): شکل موجهای کلیدی مبدل بسیار افزاینده پیشنهادی

Figure (2): The key waveforms of proposed converter

در این وضعیت دیود  $D_{a1}$  به علت سری بودن با کلید کمکی تحت شرایط با کلیدزنی در جریان صفر روشن می شود و سلف نشستی با خازن  $C_{s1}$  تشدید کرده و آن را دشارژ می کند. این وضعیت با دشارژ کامل  $C_{s1}$  پایان می پذیرد.

$$I_{Sa}(t) = \frac{-2V_{in}}{mL_K}(t-t_1) + I_{Sa}(t_1) \quad (1)$$

ب- وضعیت دوم: با دشارژ کامل  $C_{s1}$  دیود بدنه کلید  $S_1$  هدایت کرده و از این لحظه به بعد کلید  $S_1$  می تواند تحت شرایط با کلیدزنی در ولتاژ صفر روشن شود. در این وضعیت ولتاژ ثابت دو سر  $L_{lk}$  کاهش پیدا می کند و جریان آن مطابق رابطه (۲) به صورت خطی شروع به کاهش می کند. این وضعیت تا صفر شدن جریان سلف نشستی و متعاقب آن کلید کمکی  $S_a$  ادامه می یابد.

$$I_{S1}(t) = \frac{2V_{in}}{mL_K}(t-t_2) \quad (2)$$

ج- وضعیت سوم: این وضعیت با انتقال جریان از دیود بدنه  $S_1$  به خود  $S_1$  آغاز می شود. در این وضعیت جریان  $S_1$  خطی افزایش می یابد و هنوز دیودهای  $D_{o1}$  و  $D_{c1}$  در حال هدایت هستند. این وضعیت با رسیدن جریان  $S_1$  به مقدار  $I_{in}/2$  پایان می پذیرد. در این وضعیت کلید کمکی  $S_a$  و  $D_{a1}$  تحت شرایط با گذار در جریان صفر  $^{14}$  (ZCT) خاموش می شوند.

$$I_{S1}(t) = \frac{I_{in}}{2} \quad (3)$$

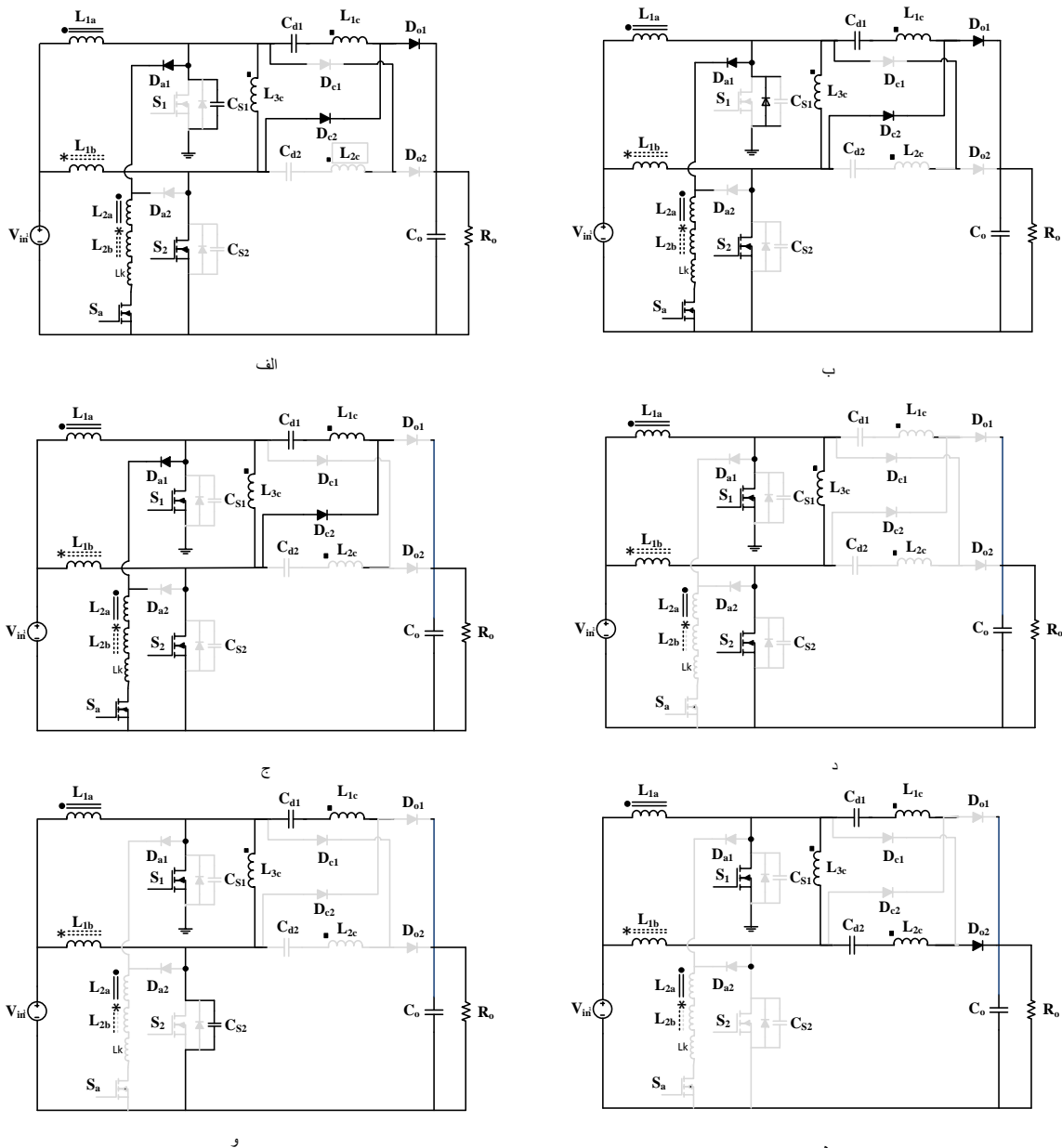
$$V_0(t) = \frac{-I_0}{C_0}(t-t_3) + V_0 \quad (4)$$

د- وضعیت چهارم: با رسیدن جریان کلید  $S_1$  به مقدار  $I_{in}/2$  آغاز گشته و دیود  $D_{o1}$  تحت شرایط کلیدزنی در جریان صفر خاموش می گردد. در این وضعیت دیود  $D_{c1}$  هدایت کرده و خازن  $C_{d1}$  شارژ می گردد. در این وضعیت هر دو کلید اصلی روشن هستند و جریان ثابت برابر با نصف جریان ورودی را عبور می دهند. همچنین سلفهای مغناطیس کننده ورودی خطی شارژ می شوند و جریان بار را خازن خروجی تامین می کند.

$$V_{CS1}(t) = \frac{I_{Lm}}{C_{S1}}(t-t_4) \quad (5)$$

ه- وضعیت پنجم: این وضعیت با خاموش شدن کلید  $S_2$  آغاز می شود و جریان  $I_{Lm2}$  خازن اسنابر  $C_{s2}$  را خطی شارژ می کند. در پایان این وضعیت خازن اسنابر تا سطح نهایی خود شارژ شده و دیود خروجی  $D_{o2}$  روشن می شود.

$$V_{CS1}(t) = \frac{V_0}{2(1+n)} \quad (6)$$



شکل (۳): مدارهای معادل وضعیت‌های مختلف مبدل بسیار افزاینده پیشنهادی

Figure (3): The equivalent circuit of each modes of the proposed converter

و- وضعیت ششم: در این وضعیت دیود  $D_{o2}$  هدایت کرده و انرژی سلف ورودی  $L_{1b}$  در بار تخلیه می‌شود.

$$I_{L_{1b}}(t) = \frac{-DV_{in}}{(1-D)L_m}(t-t_5) + I_{L_m}(t_5) \quad (7)$$

### ۳- روند طراحی مبدل پیشنهادی

برای طراحی المان‌های اصلی مبدل نظیر خازن خروجی  $C_o$  و خازن‌های بالارونده  $C_{d1}$  و  $C_{d2}$  می‌توان به راحتی از رابطه‌های زیر استفاده نمود.

$$C_{d1} = C_{d2} = \frac{1}{\Delta V_{cd}} \int i_{cd} \cdot dt = \frac{1}{\Delta V_{cd}} \int \frac{I_o}{2} \cdot dt = \frac{I_o}{2 \cdot f \cdot \Delta V_{cd}} \quad (8)$$

$$C_0 = \frac{1}{\Delta V_0} \int I_0 dt = \frac{I_0 (D-0.5)}{f \Delta V_0} \quad (9)$$

که D ضریب وظیفه<sup>۱۶</sup>، f فرکانس کلیدزنی، I<sub>o</sub> جریان خروجی مبدل است.

### ۳-۱- بهره ولتاژ مبدل پیشنهادی

برای محاسبه بهره ولتاژ مبدل پیشنهادی، از سلف نشستی سلف‌های تزویج شده صرف نظر گردیده و بالانس ولت-ثانیه روی سلف ورودی نوشته می‌شود و ولتاژ خازن‌های اسنابر به صورت زیر محاسبه می‌گردند. شکل (۴) بهره ولتاژ مبدل پیشنهادی برحسب تغییرات ضریب وظیفه و تعداد دورهای مختلف نشان می‌دهد.

$$V_{L1c} = V_{L2c} = \frac{nV_{in}}{1-D} \quad (10)$$

$$V_{L3c} = \frac{V_{in}}{1-D} \quad (11)$$

$$V_{cd} = V_{L3c} + V_{L2c} = \frac{(1+n)V_{in}}{1-D} \quad (12)$$

$$V_0 = V_{L3c} + V_{L1c} + V_{cd} = \frac{V_{in}}{1-D} + \frac{nV_{in}}{1-D} + \frac{(1+n)V_{in}}{1-D} \quad (13)$$

$$M = \frac{V_0}{V_{in}} = \frac{2(1+n)}{1-D} \quad (14)$$

که در آن n نسبت دور سلف‌های تزویج شده L<sub>1c</sub>-L<sub>2c</sub> است.

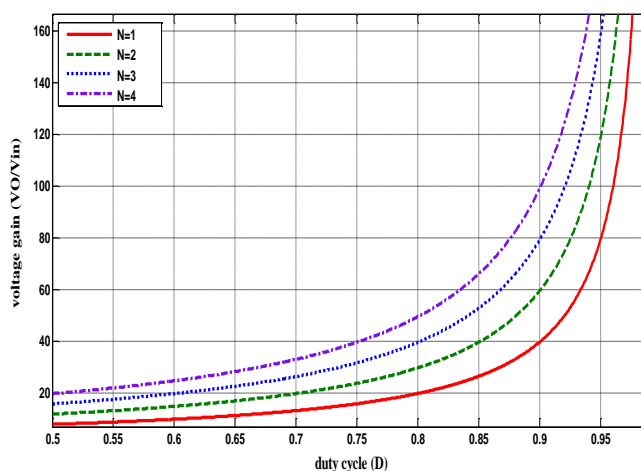
### ۳-۲- استرس ولتاژ المان‌های نیمه هادی مبدل

در این بخش استرس ولتاژ روی کلیدها و دیودهای مبدل بسیار افزایشنده پیشنهادی آرایه می‌گردد. ولتاژ استرس روی کلیدها به راحتی با نوشتن بالانس ولت-ثانیه روی سلف‌های ورودی محاسبه می‌گردد و استفاده از رابطه بهره مبدل به صورت زیر به دست می‌آید. همچنین ولتاژ دیودهای D<sub>o1</sub> و D<sub>o2</sub> برابر ولتاژ خروجی است.

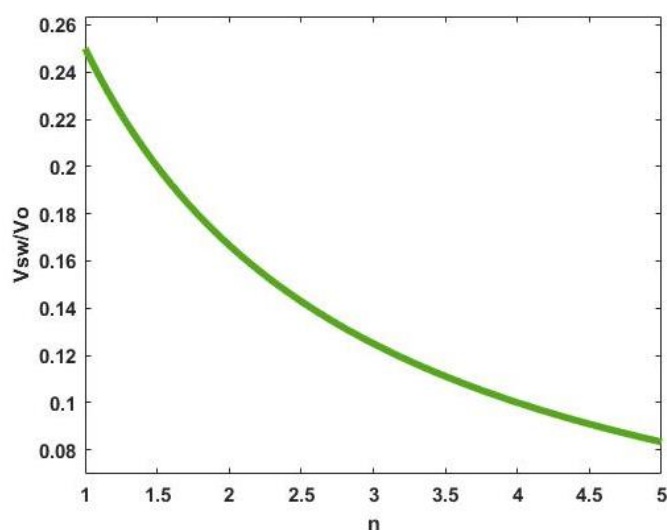
$$V_{S1} = V_{S2} = \frac{V_{in}}{1-D} = \frac{V_0}{2(n+2)} \quad (15)$$

$$V_{Do1} = V_{Do2} = V_0 \quad (16)$$

$$V_{Dc1} = V_{Dc2} = V_0 \quad (17)$$



شکل (۴): بهره ولتاژ مبدل پیشنهادی برحسب تغییرات ضریب وظیفه و تعداد دورهای مختلف  
Figure (4): The voltage gain of the proposed converter versus duty cycle and turn ratio variation



شکل (۵): ولتاژ استرس نرمالیزه شده سوئیچ‌های اصلی بر حسب تغییرات تعداد دور  
Figure (5): The normalized voltage stress on the main switches versus turn ratio variation

همچنین شکل (۵) استرس ولتاژ روی کلیدهای اصلی بر حسب تغییرات تعداد دور را نشان می‌دهد. همان‌طور که در شکل مشاهده می‌گردد استرس ولتاژ روی کلیدها نسبت به ولتاژ خروجی بسیار پایین‌تر است که امکان استفاده از کلیدهای ارزان‌تر با مقاومت درین-سورس کوچک‌تر را فراهم می‌سازد و در نتیجه باعث کاهش تلفات هدایتی مدار می‌شود. همچنین استرس ولتاژ نرمالیزه شده روی کلیدهای اصلی بر حسب تغییرات تعداد دور در شکل (۶) نشان داده شده است.

### ۳-۳- تحلیل تلفات مبدل پیشنهادی

برای اثبات کاهش تلفات مبدل پیشنهادی، تلفات المان‌های مبدل به صورت مجزا در جدول (۱) محاسبه گردیده است. همان‌طور که مشخص است، بیشترین میزان تلفات مربوط به دیودها است و کمترین تلفات ناشی از مقاومت پارازیتی خازن‌ها است. مطابق محاسبات تئوری انجام شده در جدول (۱) راندمان مبدل پیشنهادی به صورت تئوری برابر ۹۶/۳ درصد است که به نتایج اندازه‌گیری عملی بسیار نزدیک است.

Table (1): The power losses analysis of the proposed high step-up converter

جدول (۱): جدول آنالیز تلفات مبدل بسیار افزاینده پیشنهادی

تلفات المان	مقدار نهایی تلفات (وات)
تلفات هدایتی $S_1$	۰/۳۷
تلفات هدایتی $S_2$	۰/۳۷
تلفات هدایتی $S_a$	۰/۰۰۸
تلفات روشن شدن خازنی $S_a$	۰/۳
تلفات هدایتی دیودهای $D_{C1}$ و $D_{C2}$	۰/۶۴
تلفات هدایتی دیودهای خروجی	۰/۶۷
تلفات هدایتی دیودهای $D_{a1}$ و $D_{a2}$	۰/۶
تلفات هدایتی سلف‌های $L_{1a}$ - $L_{2a}$	۰/۲۳
تلفات هدایتی سلف‌های $L_{1b}$ - $L_{2b}$	۰/۲۳
تلفات هدایتی سلف‌های $L_{1c}$ - $L_{2c}$ - $L_{3c}$	۰/۲۱
تلفات خازن‌ها	۰/۰۵۸
تلفات کل	۳/۷



#### ۴- نتایج عملی مبدل بسیار افزایش‌دهنده پیشنهادی

برای تایید درستی آنالیز مبدل بسیار افزایش‌دهنده پیشنهادی نمونه آزمایشگاهی مبدل در توان ۱۰۰ وات طراحی و ساخته شده است. فرکانس کلیدزنی برابر با ۱۰۰ کیلوهرتز است. ولتاژ ورودی و ولتاژ خروجی مبدل پیشنهادی به ترتیب برابر با ۲۴ و ۲۷۰ ولت است. سلف‌های اولیه ۲۰۰ میکرو-هانری و نسبت دور سلف‌های تزویج شده برابر ۲ است. سلف‌های کمکی که در مدار کمکی وجود دارند نیز با نسبت دور ۲ نسبت به سلف‌های اولیه پیچیده شده است. جدول (۲) مشخصات و مقادیر المان‌های مبدل پیشنهادی را شرح می‌دهد این مقادیر از طراحی دقیق مبدل پیشنهادی به دست آمده است.

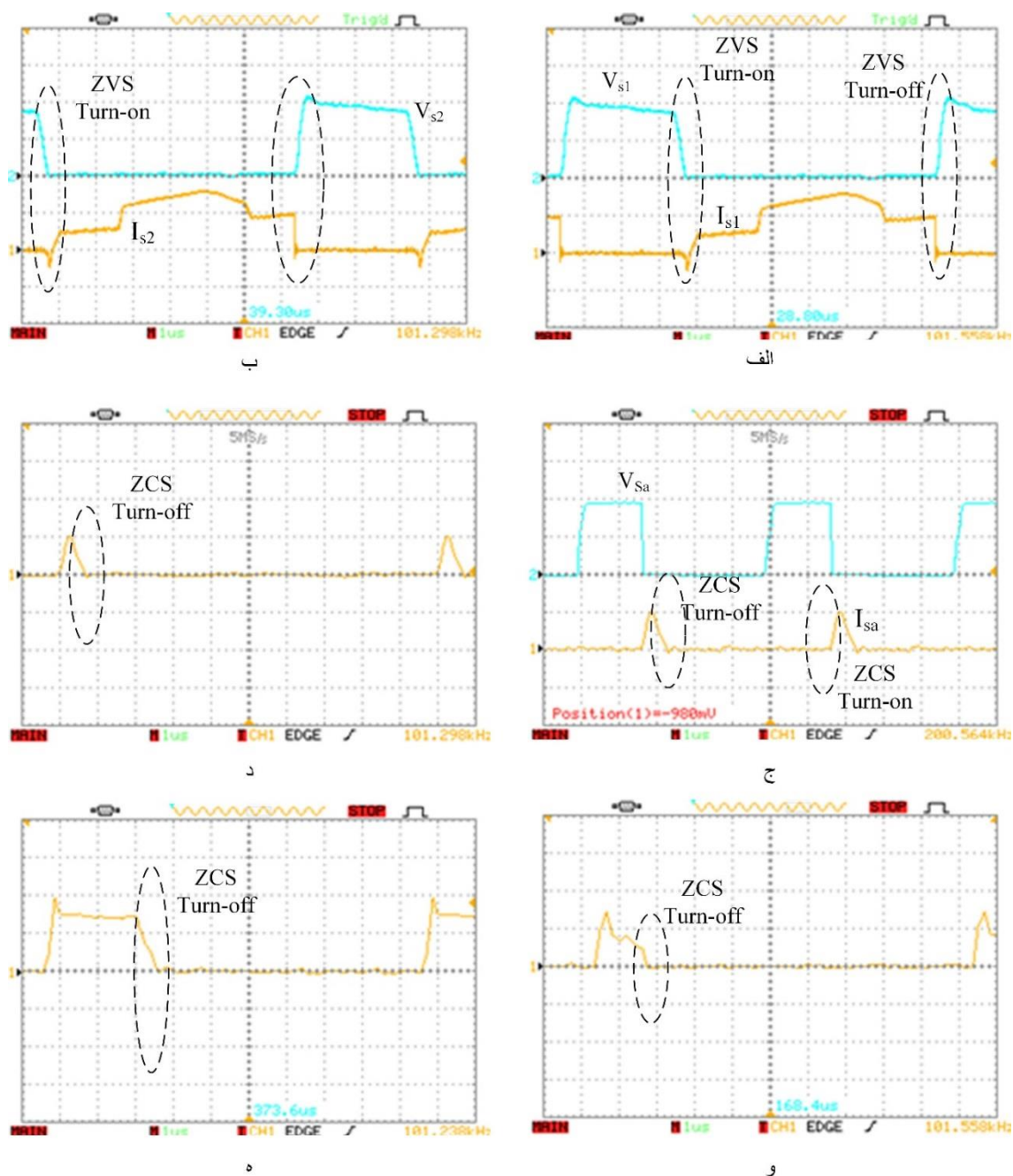
شکل (۶) موج‌های مبدل پیاده‌سازی شده را نشان می‌دهد. ولتاژ و جریان کلیدهای اصلی  $S_1$  و  $S_2$  در شکل (۶-الف) و (۶-ب) آمده است. مشاهده می‌شود که کلیدهای اصلی تحت شرایط کلیدزنی در ولتاژ صفر روشن و به صورت کلیدزنی در ولتاژ صفر خاموش می‌شود، زیرا جریان کلیدها در هنگام روشن شدن آن‌ها منفی است و لذا دیود بدنه آن‌ها هدایت می‌کند و در لحظه خاموش شدن هم به خاطر وجود خازن‌های اسنابر ولتاژ با شیب افزایش می‌یابد. شکل موج ولتاژ و جریان کلید کمکی  $S_a$  در شکل (۶-ج) نشان داده شده است. همان‌طور که مشخص است به خاطر شیب جریان کلید در لحظات روشن و خاموش شدن این کلید تحت شرایط کلیدزنی در جریان صفر روشن و خاموش می‌گردد. همچنین ولتاژ کلید کمکی در زمان خاموش شدن کلید صفر است، بنابراین تلفات خازنی نیز در لحظه روشن شدن دوباره ناچیز است. شکل (۶-د) جریان دیود کمکی  $D_{a1}$  مبدل را نشان می‌دهد. ملاحظه می‌گردد که این دیود به صورت کلیدزنی در جریان صفر خاموش می‌گردد لذا مشکل بازیابی معکوس ندارد و تلفات محسوسی به مبدل تحمیل نمی‌نماید. شکل موج دیود  $D_{a2}$  نیز به همین شکل است. در نهایت شکل‌های (۶-و) و (۶-ه) شکل موج‌های جریان دیود  $D_{c1}$  و دیود خروجی را نشان می‌دهد. شرایط کلیدزنی در جریان صفر برای این دیودها نیز صادق است و بنابراین مشکل بازیابی معکوس برای این دیودها نیز وجود ندارد. لذا تلفات هدایتی آن‌ها بسیار ناچیز است.

#### ۵- بازده مبدل بسیار افزایش‌دهنده کلیدزنی نرم پیشنهادی در مقایسه با همتای کلیدزنی سخت

راندمان مبدل پیشنهادی با کمک نرم‌افزار پی-اس-پایس در بارهای مختلف اندازه‌گیری و محاسبه شده است. شکل (۷) راندمان مبدل بسیار افزایش‌دهنده پیشنهادی را به همراه راندمان مبدل افزایش‌دهنده پیشنهادی بدون مدار کمکی نشان می‌دهد. همان‌طور که از نمودار سبز رنگ مشخص است راندمان مبدل پیشنهادی در بار کامل برابر با ۹۶ درصد است و در مقایسه با بازده همتای کلیدزنی سخت خود که در همان توان برابر ۹۰ درصد است، افزایش ۶ درصدی را در راندمان نشان می‌دهد.

Table (2): The specification of the proposed converter  
جدول (۲): مشخصات و مقادیر المان‌های مبدل پیشنهادی

پارامتر یا المان	مقدار یا شماره قسمت
ولتاژ ورودی	۲۴ ولت
ولتاژ خروجی	۲۷۰ ولت
کلیدها	IRF740
همه دیودها	MUR860
سلف‌های مغناطیس‌کنندگی	۲۰۰ میکرو-هانری
ضریب وظیفه	۰/۷
نسبت دور سلف‌های تزویج شده اصلی	۲
نسبت دور سلف‌های تزویج شده کمکی	۲
سلف نشستی	۱۰ میکرو-هانری
خازن‌های بالا برنده	۱۰ میکرو-فاراد
خازن‌های اسنابر	۲/۲ نانو-فاراد
توان خروجی	۱۰۰ وات
فرکانس کلیدزنی	۱۰۰ کیلوهرتز
خازن خروجی	۴۸ میکرو-فاراد

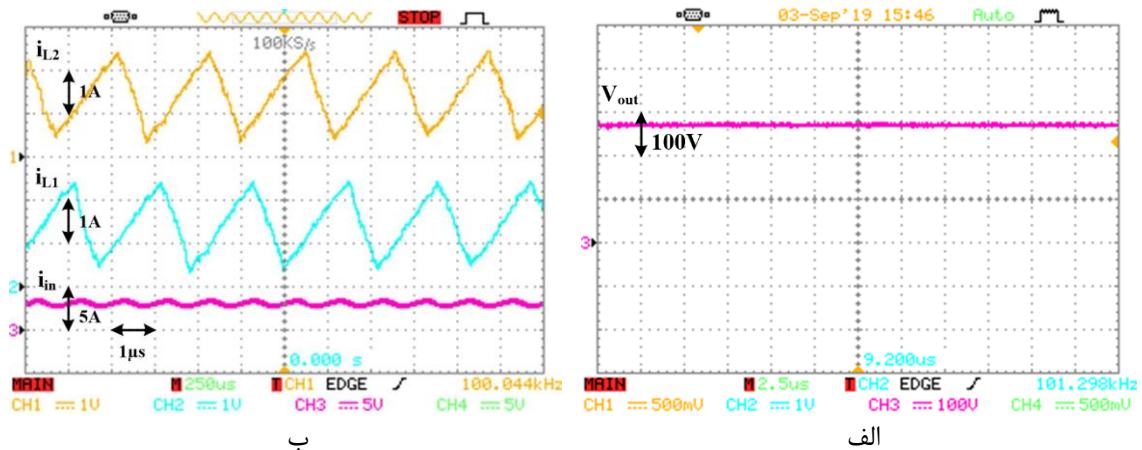


شکل (۶): شکل موج‌های عملی مبدل پیشنهادی، الف- شکل موج ولتاژ و جریان کلید  $S_1$  (۲۰V/div, 2A/div, 1μs/div) ب- شکل موج ولتاژ و جریان کلید  $S_2$  (۲۰V/div, 2A/div, 1μs/div) ج- شکل موج ولتاژ و جریان کلید  $S_a$  (۴۰V/div, 4A/div, 1μs/div) د- شکل موج جریان دیود  $D_{a1}$  (4A/div, 1μs/div) ه- شکل موج جریان دیود  $D_{c1}$  (0.5A/div, 1μs/div) و- شکل موج جریان دیود  $D_o$  (1A/div, 1μs/div)

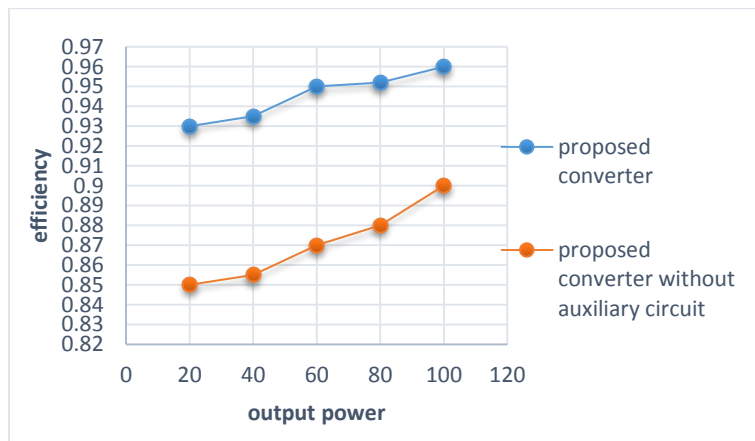
Figure (6): The experimental waveforms of the proposed converter a) The voltage and current waveforms of  $S_1$ , b) The voltage and current waveforms of  $S_2$ , c) The voltage and current waveforms of  $S_a$ , d) The current waveform of  $D_{a1}$ , e) The current waveform of  $D_{c1}$ , f) The current waveform of  $D_o$ .

## ۶- نتیجه‌گیری

در این مقاله، از یک روش ابتکاری برای ایجاد کلیدزنی نرم در مبدل‌های درهم تنیده با بهره‌وری بالا استفاده گردید. به طوری که شرایط کلیدزنی در ولتاژ صفر برای کلیدهای اصلی فراهم است و علاوه بر کاهش تلفات کلیدزنی، تلفات تخلیه خازنی کلیدهای اصلی نیز حذف می‌گردد. از طرفی به علت کاهش استرس ولتاژ روی کلیدها می‌توان از کلیدهایی با مقاومت درین-سورس پایین‌تر استفاده نمود که باعث کاهش محسوس تلفات هدایتی کلیدها می‌گردد.



شکل (۷): شکل موج‌های عملی مبدل پیشنهادی الف- شکل موج ولتاژ خروجی ب- شکل موج جریان ورودی  
 Figure (7): The experimental waveforms of the proposed converter a)The output voltage b)The input current of the proposed converter



شکل (۸): بازده مبدل بسیار افزایش دهنده پیشنهادی در مقایسه با هم‌تا‌ی کلیدزنی سخت آن در بارهای مختلف  
 Figure (8): The efficiency of the proposed converter in comparison with hard switching counterpart on various load

کلید کمکی نیز به صورت کلیدزنی در جریان صفر روشن و به صورت کلیدزنی در ولتاژ و جریان صفر خاموش می‌گردد که منجر به کاهش تلفات مدار کمکی می‌گردد. از طرفی به علت کوتاه بودن زمان روشن بودن سوئیچ کمکی جریان گردشی در مدار کمکی بالا نیست و تلفات هدایتی محسوسی به مدار تحمیل نمی‌شود. مطابق با محاسبات تئوری بهره مبدل برابر ۹۶/۳ درصد و در اندازه‌گیری راندمان مبدل در بار کامل در حدود ۹۶ درصد می‌گردد که نسبت به مبدل‌های مشابه راندمان بالایی محسوب می‌شود.

### سپاسگزاری

این مقاله از رساله دوره دکتری در دانشگاه آزاد اسلامی واحد اصفهان (خوراسگان) استخراج شده است. نویسندگان بر خود لازم می‌دانند مراتب تشکر صمیمانه خود را از همکاران حوزه پژوهشی دانشگاه آزاد اسلامی و داوران محترم که ما را در انجام و ارتقای کیفی این مقاله یاری نموده‌اند، اعلام نمایند.

### References

#### مراجع

- [1] B. Fani, M. Delshad, "Design and implementation of a new current fed converter with zero current switching conditions", Journal of Intelligent Procedures in Electrical Technology, vol. 1, no. 3, pp 11-18, Nov. 2010 (doi: 20.1001.1.23223871.1389.1.3.2.5).

- [2] O. Sharifiyana, M. Dehghani, G. Shahgholian, S.M.M. Mirtalaei, M. Jabbari, "An overview of the structure and improvement of the main parameters of non-isolated dc/dc boost converters", *Journal of Intelligent Procedures in Electrical Technology*, vol. 12, no. 48, pp. 1-29, Mar. 2022 (doi: 20.1001.1.23223871.140-0.12.48.6.6).
- [3] M. Mirtalaei, R.A. Nafchi, "Boost high step-up dc/dc converter with coupled inductors and diode-capacitor technique", *Journal of Intelligent Procedures in Electrical Technology*, vol. 10, no.39, pp. 3-12, Nov. 2019 (doi: 20.1001.1.23223871.1398.10.39.1.9).
- [4] M. L. Alghaythi, R. M. O'Connell, N. E. Islam, M. M. S. Khan, J. M. Guerrero, "A high step-up interleaved DC-DC converter with voltage multiplier and coupled inductors for renewable energy systems," *IEEE Access*, vol. 8, pp. 123165-123174, 2020, (doi: 10.1109/ACCESS.2020.3007137).
- [5] A. Amoozraei, A. Abrishamifar, "An efficient interleaved high step-up converter with winding-cross-coupled inductor and common active clamp for photovoltaic applications", *Proceeding of the IEEE/ICEE*, pp. 1429-1434, Tehran, Iran, May 2017 (doi: 10.1109/IranianCEE.2017.7985267).
- [6] T. Nouri, S.H. Hosseini, E. Babaei, J. Ebrahimi, "Interleaved high step-up dc-dc converter based on three-winding high-frequency coupled inductor and voltage multiplier cell", *IET Power Electron*, vol. 8, no. 2, pp. 175-189, Feb. 2015 (doi: 10.1049/iet-pel.2014.0165).
- [7] K.C. Tseng, J.Z. Chen, J.T. Lin, C.C. Huangand, T.H. Yen, "High step-up interleaved forward-flyback boost converter with three-winding coupled inductors", *IEEE Trans. on Power Electronics*, vol. 30, no. 9, pp.4696-4703, Sept. 2015 (doi: 10.1109/TPEL.2014.2364292).
- [8] S.M. Chen, T.J. Liang, L.S. Yang, J.F. Chen, "A cascaded high step-up dc-dc converter with single switch for microsource applications", *IEEE Trans. on Power Electronics*, vol. 26, no. 4, pp. 1146-1153, April. 2011 (doi: 10.1109/TPEL.2010.2090362).
- [9] M. Forouzesh, Y. Shen, K. Yari, Y.P. Siwakoti, F. Blaabjerg, "High-efficiency high step-up DC-DC converter with dual coupled inductors for grid-connected photovoltaic systems", *IEEE Trans. on Power Electronics*, vol. 33, no. 7, pp. 5967-5982, July. 2018 (doi: 10.1109/TPEL.2017.2746750).
- [10] R. Beiranvand, S.H. Sangani, "A family of interleaved high step-up dc-dc converters by integrating a voltage multiplier and an active clamp circuits", *IEEE Trans. on Power Electronics*, vol. 37, no. 7, pp. 8001-8014, July 2022 (doi: 10.1109/TPEL.2022.3141941).
- [11] S.M. Chen, T.J. Liang, L.S. Yang, J.F. Chen, "A boost converter with capacitor multiplier and coupled inductor for AC module applications", *IEEE Trans. on Industrial Electronics*, vol. 60, pp. 1503-1511, April 2013 (doi: 10.1109/TIE.2011.2169642).
- [12] J.W. Baek, M.H. Ryoo, T.J. Kim, D.W. Yoo, J.S. Kim, "High boost converter using voltage multiplier", *Proceeding of the IEEE/IECON*, pp. 567-572, Raleigh, NC, USA, Nov. 2005 (doi: 10.1109/IECON.2005.1-568967).
- [13] Y. Zheng, B. Brown, W. Xie, S. Li, K. Smedley, "High step-up DC-DC converter with zero voltage switching and low input current ripple", *IEEE Trans. on Power Electronics*, vol. 35, no. 9, pp. 9416-9429, 2020 (doi: 10.1109/TPEL.2020.2968613).
- [14] P. Alavi, P. Mohseni, E. Babaei, V. Marzang, "An ultra-high step-up DC-DC converter with extendable voltage gain and soft-switching capability", *IEEE Trans. on Industrial Electronics*, vol. 67, no. 11, pp. 9238-9250, Nov. 2020 (doi: 10.1109/TIE.2019.2952821).
- [15] M. Meraj, M.S. Bhaskar, A. Iqbal, N. Al-Emadi, S. Rahman, "Interleaved multilevel boost converter with minimal voltage multiplier components for high-voltage step-up applications", *IEEE Trans. on Power Electronics*, vol. 35, no. 12, pp. 12816-12833, Dec. 2020 (doi: 10.1109/TPEL.2020.2992602).
- [16] M.S. Bhaskar, D.J. Almkhles, S. Padmanaban, F. Blaabjerg, U. Subramaniam, D.M. Ionel, "Analysis and investigation of hybrid DC-DC non-isolated and non-inverting nx interleaved multilevel boost converter (Nx-IMBC) for high voltage step-up applications: hardware implementation", *IEEE Access*, vol. 8, pp. 87309-87328, 2020 (doi: 10.1109/ACCESS.2020.2992447).

1. High step-up converters
2. Solar cell
3. Fuel cell
4. Stress
5. Interleaved structure
6. Pulse Width Modulation
7. Soft switching
8. Zero current switching
9. Electromagnetic interference

10. Zero voltage switching
11. Input current ripple
12. Drain-source resistance
13. Hard switching
14. Zero current transition
15. Lift capacitors
16. Duty cycle