

# بهبود عملکرد طرح آشکارسازی خطای مبتنی بر اعوجاج هارمونیکی کل در ریزشبکه‌های اینورتری جزیره‌ای

ایمان صادق‌خانی

استادیار، دانشکده مهندسی برق، واحد نجف‌آباد، دانشگاه آزاد اسلامی، نجف‌آباد، ایران  
مرکز تحقیقات ریزشبکه‌های هوشمند، دانشگاه آزاد اسلامی واحد نجف‌آباد، نجف‌آباد، ایران

تاریخ دریافت: ۱۳۹۷/۲/۱ تاریخ پذیرش: ۱۳۹۷/۴/۱

**خلاصه:** با توجه به گرم شدن زمین و نگرانی‌های زیست محیطی، استفاده از منابع انرژی تجدیدپذیر که به واسطه مبدل‌های الکترونیک قدرت به ریزشبکه متصل می‌شوند، رو به افزایش است. یکی از چالش‌های اساسی ریزشبکه‌های اینورتری، آشکارسازی خطا در حالت کار جزیره‌ای است. این مقاله به بررسی عملکرد طرح آشکارسازی خطای مبتنی بر اعوجاج هارمونیکی کل (THD) هنگام استفاده از پیکربندی‌های مختلف، محدودکننده‌های جریان اصلی و قاب‌های مرجع متفاوت محاسبات سیستم کنترل مبدل می‌پردازد. سپس بر مبنای تحلیل انجام شده، طرح آشکارسازی خطای مبتنی بر THD اصلاح می‌گردد که از محدودکننده اشباع لحظه‌ای و ویژگی کنترل مستقل قاب مرجع فاز بهره می‌برد. طرح پیشنهادی در حضور بارهای غیرخطی به اشتباه عمل نکرده و توانایی تمییز وقوع خطا از تغییر بار ریزشبکه را داراست. همچنین با استفاده از سیستم کنترل کمکی، طرح آشکارسازی خطای پیشنهادی قادر است خطاهای تکفاز به زمین در سیستم‌های سه سیمه‌ای که محاسبات سیستم مبدل آنها در قاب مرجع ساکن و سنکرون انجام می‌شود را به درستی تشخیص دهد. نتایج شبیه‌سازی خطاهای متقارن و نامتقارن مؤید کارایی روش پیشنهادی می‌باشد.

**کلمات کلیدی:** اینورتر منبع ولتاژ، ریزشبکه، آشکارسازی خطا، قاب مرجع، محدودسازی جریان، منابع انرژی تجدیدپذیر.

## Improving Performance of Total Harmonic Distortion Based Fault Detection Scheme for Inverter Interfaced Islanded Microgrids

Iman Sadeghkhan

Assistant Professor, Department of Electrical Engineering, Najafabad Branch, Islamic Azad University, Najafabad, Iran

Assistant Professor, Smart Microgrid Research Center, Najafabad Branch, Islamic Azad University, Najafabad, Iran

i.sadeghkhan@ec.iut.ac.ir

### Abstract

Global warming and environmental concerns have led to increasing penetration of converter interfaced renewable energy resources. One of the main challenges of inverter interfaced islanded microgrids is the fault detection. This paper investigates the performance of total harmonic distortion (THD) based fault detection scheme when various inverter topologies, main current limiting strategies, and different reference frame are employed. Then, based on this analysis, the performance of THD based fault detection scheme is improved using the instantaneous saturation limit and independent control capability in the natural reference frame. The proposed scheme does not mal-operate in the presence of non-linear loads and can distinguish fault condition from load change. Also, using the auxiliary control system, the proposed fault detection scheme is capable of detecting single line to ground fault in three wire system when synchronous/stationary reference frame is employed. Various time-domain simulations verify the effectiveness of the proposed scheme in the case of symmetrical and unsymmetrical faults.

**Index Terms:** Current limiting, fault detection, microgrid, reference frame, renewable energy resources, voltage-sourced inverter.

نویسنده مسئول: ایمان صادق‌خانی، استادیار، دانشکده مهندسی برق، واحد نجف‌آباد، دانشگاه آزاد اسلامی، نجف‌آباد، ایران، i.sadeghkhan@ec.iut.ac.ir

## ۱- مقدمه

در ده گذشته، پیشرفت فناوری و مشوق‌های دولتی، اتصال ظرفیت زیادی از منابع انرژی پراکنده به سیستم‌های توزیع غیرفعال را تسهیل کرده است [۱]. با توسعه منابع تولید پراکنده، مفهوم ریزشکبه‌ها مورد توجه بخش‌های صنعتی و محققین قرار گرفته است. بهبود راندمان، قابلیت اطمینان و کیفیت توان از جمله مزایایی است که ریزشکبه‌ها برای سیستم‌های قدرت مدرن فراهم می‌کنند [۲]. در حالت کاری متصل به شبکه، کمبود توان ریزشکبه توسط شبکه اصلی تأمین می‌شود در حالی که توان اضافی تولیدی آن را می‌توان به شبکه تزریق کرده و خدمات جانبی نیز برای شبکه اصلی فراهم کرد. اگر اختلالاتی همچون انحراف فرکانس و نوسان ولتاژ در شبکه رخ دهد، ریزشکبه در حالت کار جزیره‌ای به کار خود ادامه می‌دهد و بارهای مهم آن توسط منابع پراکنده‌ای که در سمت بارها قرار گرفته‌اند، تغذیه می‌شوند. در این حالت توان حقیقی و راکتیو تولیدی ریزشکبه باید برابر با توان مصرفی بارهای آن باشند [۳].

حفاظت ریزشکبه‌ها یکی از چالش‌های اصلی و مهم آنها است [۴]. با توجه به استفاده روز افزون از منابع انرژی تجدیدپذیر در سیستم‌های قدرت مدرن، اغلب منابع پراکنده همچون سیستم‌های فتوولتائیک و سیستم‌های ذخیره‌کننده انرژی به واسطه ادوات الکترونیک قدرت به ریزشکبه متصل می‌شوند. رله‌های مرسوم مورد استفاده برای آشکارسازی خطا در شبکه‌های توزیع بر مبنای جریان بزرگ خطا کار می‌کنند. در حالت کاری متصل به شبکه، جریان خطای جاری شده از سمت شبکه برای عملکرد این رله‌ها کافی است. اما جریان خطای حاصل از منابع اینورتری به اندازه‌ای نیست که این رله‌ها در حالت کار جزیره‌ای فعال شوند. علت این امر آن است که به علت اینرسی حرارتی کم اینورترها، جریان این منابع در حین خطا در حدود دو تا سه برابر جریان نامی محدود می‌شود [۵]. بنابراین رله‌های اضافه جریان مرسوم قادر به آشکارسازی خطا در مدت زمان مناسب در ریزشکبه‌های مبتنی بر مبدل نیستند.

طرح‌های ارائه شده برای آشکارسازی خطا را می‌توان به سه دسته اصلی تقسیم کرد: (۱) طرح‌های مبتنی بر کمیت‌های تفاضلی، (۲) طرح‌های مبتنی بر مؤلفه‌های متقارن و (۳) طرح‌های مبتنی بر سیگنال ولتاژ. از میان طرح‌های دسته اول، در مرجع [۶] اگر دو نمونه متوالی از جریان تفاضلی بزرگتر از مقدار آستانه باشند، وقوع خطا آشکار می‌شود. مرجع [۷] استفاده از انرژی تفاضلی را پیشنهاد داده است زیرا حساسیت کمتری نسبت به خطای همگام سازی نسبت به جریان تفاضلی دارد. با تحلیل چندین کمیت الکتریکی، مرجع [۸] نشان داده است که مؤلفه‌های متقارن جریان تفاضلی بهترین عملکرد را در آشکارسازی خطا ارائه می‌دهند. اما نیاز به ارتباط مخابراتی باعث افزایش هزینه و کاهش قابلیت اطمینان طرح‌های مبتنی بر کمیت‌های تفاضلی می‌شود [۹]. استفاده از مؤلفه‌های متقارن ولتاژ و جریان مبنای دسته دیگری از روش‌های آشکارسازی خطا می‌باشد. در روش ارائه شده در مرجع [۱۰] خطاهای شامل زمین با استفاده از جریان

توالی صفر و خطای دو فاز نیز با استفاده از جریان توالی منفی آشکار می‌شوند. مرجع [۱۱] روشی برای آشکارسازی خطا برای منابع اینورتری کنترل شده با ولتاژ و جریان بر مبنای مؤلفه‌های متقارن و دامنه ولتاژ و جریان ارائه داده است. در مرجع [۱۲] آشکارسازی خطا با استفاده از افت ولتاژ، دامنه جریان و مؤلفه‌های توالی منفی و صفر جریان انجام می‌شود. از آنجایی که روش‌های این دسته بر مبنای عدم تعادل به وجود آمده در جریان کار می‌کنند، قادر به آشکارسازی خطای متقارن نیستند. همچنین کارایی این روش‌ها تحت تأثیر عدم تعادل ذاتی شبکه‌های توزیع قرار دارد. از بین روش‌های دسته سوم، در مرجع [۱۳] آشکارسازی خطا با انتقال سیگنال ولتاژ به محورهای  $dq$  و مقایسه آنها با مقادیر مرجع انجام می‌شود. اما هر افت ولتاژی در شبکه ممکن است منجر به عملکرد اشتباه این روش شود. با استفاده از مؤلفه‌های مستقیم و معکوس ولتاژ، مرجع [۱۴] روشی را برای تشخیص انواع خطا ارائه داده است. در مرجع [۱۵] از اعوجاج هارمونیکی کل (THD) ولتاژ حاصل از عملکرد محدودساز اینورتر برای آشکارسازی خطا استفاده شده است. همچنین در مرجع [۱۶]، THD جریان برای تشخیص خطا مورد استفاده قرار گرفته است. اما هنگام استفاده از محدودکننده قفل شده و ترکیبی [۱۷]، شکل موج‌های خروجی مبدل در حین خطا دچار اعوجاج نشده و این روش‌ها دچار مشکل می‌شوند.

هدف این مقاله بهبود عملکرد روش‌های آشکارسازی خطای مبتنی بر THD می‌باشد. در این مقاله تأثیر قاب مرجع محاسبات سیستم کنترل مبدل و روش محدودساز جریان آن بر کارایی طرح مبتنی بر THD مطالعه شده و بر اساس نتایج حاصل از آن، این طرح اصلاح می‌شود تا امکان آشکارسازی خطا در شرایط مختلف فراهم شود. در طرح پیشنهادی از محدودکننده اشباع لحظه‌ای و ویژگی کنترل مستقل هر فاز در قاب مرجع فاز بهره گرفته می‌شود. در ادامه ابتدا ساختار سیستم کنترل مبدل منبع ولتاژ ارائه می‌گردد. در بخش سوم عملکرد طرح آشکارسازی خطای مبتنی بر THD در شرایط مختلف مورد بررسی قرار می‌گیرد. بخش چهارم به طرح آشکارسازی خطای پیشنهادی اختصاص یافته است. در بخش پنجم کارایی روش پیشنهادی مورد ارزیابی قرار می‌گیرد. در نهایت، بخش ششم به ارائه نتایج حاصل از این مقاله می‌پردازد.

## ۲- کنترل مبدل منبع ولتاژ

### ۲-۱- پیکربندی مبدل

پیکربندی مبدل به نوع ریزشکبه‌ای که به آن متصل می‌شود بستگی دارد. از آنجایی که ریزشکبه‌های ولتاژ متوسط دارای ظرفیت بیشتری نسبت به نوع ولتاژ کم آنها بوده و شامل بارهای تکفاز نیستند، معمولاً به صورت سه سیمه طراحی می‌شوند. اما از آنجا که ریزشکبه‌های ولتاژ کم شامل بارهای تکفاز هستند، معمولاً به صورت چهار سیمه طراحی می‌گردند. برای اتصال مبدل به شبکه چهار سیمه می‌توان از خازن‌های مجزای لینک DC و اتصال نقطه میانی آن لینک به نقطه نول، ترانس

جریان سلف فیلتر می‌باشد. این حلقه کنترلی باعث افزایش کیفیت توان شده و امکان محدودسازی جریان مبدل را نیز فراهم می‌کند. این حلقه کنترلی سیگنال ولتاژ مرجع کلیدزنی اینورتر را تولید می‌نماید. محاسبات حلقه‌های کنترلی ولتاژ و جریان می‌تواند در قاب‌های مرجع سنکرون، ساکن و یا فاز انجام شود [۱۸]. همچنین برای جلوگیری از پدیده اشباع انتگرال‌گیر، کنترل‌کننده‌های ولتاژ و جریان به طرح ضد اشباع کنترل‌کننده مجهز می‌شوند.

### ۲-۳- محدودکردن جریان مبدل

از آنجایی که ظرفیت حرارتی یک اینورتر کم است، باید جریان آن در حین خطا محدود شود تا به کلیدهای نیمه‌هادی آن آسیبی نرسد. این کار با استفاده از یک محدودکننده در خروجی کنترل‌کننده ولتاژ که جریان مرجع سلف فیلتر را تولید می‌کند، انجام می‌شود. سه نوع محدودکننده اصلی وجود دارد که بر مبنای سیستم کنترل مبدل کار می‌کنند: (۱) حد اشباع لحظه‌ای، (۲) حد قفل شده و (۳) محدودکننده ترکیبی [۱۷]. محدودکننده اشباع لحظه‌ای به این صورت کار می‌کند که اگر سیگنال ورودی به آن از حد آستانه بیشتر شود، خروجی آن در حد آستانه محدود باقی می‌ماند:

$$i_L^{ref} = \begin{cases} i_{th} & i_L^{ref} > i_{th} \\ -i_{th} & i_L^{ref} < -i_{th} \\ i_L^{ref} & \text{در غیر اینصورت} \end{cases} \quad (3)$$

مثلث/ستاره زمین شده، و پیکربندی چهار شاخه و اتصال نقطه میانی شاخه چهارم به نقطه نول استفاده کرد که دو روش آخر متداول‌تر هستند. در این مقاله از مبدل چهار شاخه استفاده می‌شود.

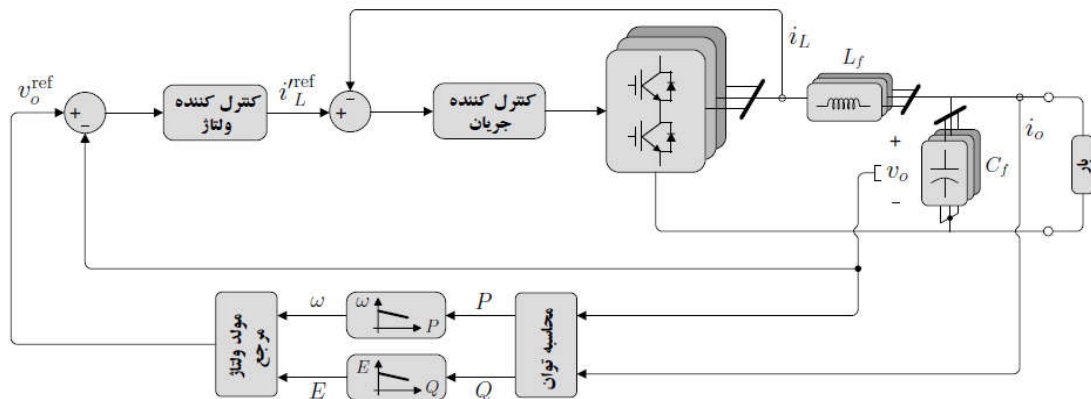
### ۲-۲- حلقه‌های کنترلی

شکل (۱) ساختار متداول سیستم کنترل یک مبدل منبع ولتاژ را نشان می‌دهد. این سیستم شامل سه حلقه کنترل توان، ولتاژ و جریان است. حلقه کنترل توان که بیرونی‌ترین حلقه کنترلی است، معمولاً توسط کنترل افقی پیاده‌سازی می‌شود. علت محبوبیت کنترل افقی، محلی بودن و عدم نیاز به ارتباط مخابراتی، تسهیم توان بین منابع فراهم کردن قابلیت اتصال و استفاده کردن برای منابع پراکنده می‌باشد. در این روش با استفاده از مشخصه‌های افقی، دامنه و فرکانس ولتاژ مرجع مبدل  $v_o^{ref}$  به صورت زیر ساخته می‌شود:

$$\omega = \omega_0 - m_p \times P \quad (1)$$

$$E = E_0 - n_q \times Q \quad (2)$$

که در آن  $\omega_0$  و  $E_0$  فرکانس و دامنه ولتاژ خروجی در حالت بی بار،  $P$  و  $Q$  توان حقیقی و توان راکتیو خروجی مبدل و  $m_p$  و  $n_q$  ضرایب افقی هستند. طراحی حلقه کنترل ولتاژ با هدف کنترل ولتاژ دو سر خازن فیلتر مبدل انجام می‌شود. سیگنال مرجع این حلقه، توسط کنترل افقی (روابط ۱ و ۲) محاسبه می‌گردد. خروجی این حلقه کنترلی، جریان مرجع سلف فیلتر  $i_L^{ref}$  است. وظیفه حلقه کنترل جریان که داخلی‌ترین و سریع‌ترین حلقه کنترلی مبدل است، کنترل



شکل (۱): ساختار سیستم کنترل مبدل منبع ولتاژ

Fig. (1): Basic structure of voltage-sourced inverter control

$$i_{L,j}^{ref} = \begin{cases} i_{L,j}^{lat} & I_{L,j}^{ref} > i_{th}/\sqrt{2} \\ i_{L,j}^{ref} & \text{در غیر اینصورت} \end{cases} \quad j = a, b, c \quad (4)$$

و اگر محاسبات سیستم کنترل در قاب مرجع سنکرون/ساکن انجام شود، محدودکننده قفل شده به صورت زیر بیان می‌شود:

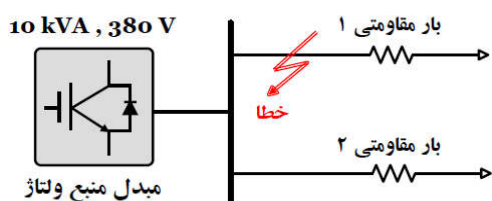
$$i_{L,dq(\theta)/\alpha\beta(\gamma)}^{ref} = \begin{cases} i_{L,dq(\theta)/\alpha\beta(\gamma)}^{lat} & |i_{L,dq(\theta)/\alpha\beta(\gamma)}^{ref}| > i_{th} \\ i_{L,dq(\theta)/\alpha\beta(\gamma)}^{ref} & \text{در غیر اینصورت} \end{cases} \quad (5)$$

در روابط (۴) و (۵)،  $i_{L,j}^{lat}$  و  $I_{L,j}^{ref}$  به ترتیب مقدار مؤثر جریان مرجع سلف فیلتر و جریان مرجع از پیش تعیین شده هستند. هنگام استفاده

که در آن  $i_{th}$  مقدار آستانه جریان اینورتر است که در این مقاله دو برابر جریان نامی در نظر گرفته می‌شود.  $i_{L,j}^{ref}$  جریان محدودشده سلف فیلتر مبدل است که ورودی حلقه کنترل جریان مبدل می‌باشد.

در محدودکننده قفل شده اگر جریان از حد مجاز تجاوز کند، جریان مرجع سلف با جریانی از پیش تعیین شده جایگزین می‌شود. اگر محاسبات سیستم کنترل مبدل در قاب مرجع فاز انجام شود، این محدودکننده به صورت زیر بیان می‌شود:

سلف پدیدار می‌شوند که با برش آنها، این خطاها آشکار می‌شوند. از طرف دیگر، در صورت ایجاد یک زمین مصنوعی با امپدانس بزرگ در سیستم سه سیمه، جریان خطای تکفاز به زمین چندان بزرگ نخواهد بود. به دلیل وجود ولتاژ توالی صفر در ولتاژ خروجی مبدل، کنترل‌کننده ولتاژ شامل توالی صفر بوده و جریان مرجع سلف فیلتر به اندازه‌ای افزایش می‌یابد که توسط محدودکننده برش داده شود. اما در قاب‌های مرجع ساکن و سنکرون، به دلیل عدم وجود محور صفر در سیستم سه سیمه، ولتاژ توالی صفر در کنترل‌کننده ولتاژ وجود نداشته و جریان مرجع سلف فیلتر افزایش چندانی نخواهد داشت. در نتیجه سیگنال جریان مرجع برش نخورده و طرح آشکارسازی خطای مبتنی بر THD کارآیی خود را از دست می‌دهد.



شکل (۲): سیستم تست تحت مطالعه

Fig. (2): Study test system

از طرف دیگر با توجه به جایگزینی جریان مرجع سلف با یک جریان از پیش تعیین شده در محدودکننده قفل شده و همچنین کاهش جریان مرجع سلف با ضریب CLF در محدودکننده ترکیبی، کیفیت شکل موج‌های خروجی مبدل در هنگام وقوع انواع خطاهای متقارن و نامتقارن مطلوب بوده و در نتیجه طرح آشکارسازی خطای مبتنی بر THD دچار مشکل می‌شود. تنها حالتی که این طرح موفق عمل می‌کند، وقوع خطای تکفاز هنگام استفاده از قاب مرجع فاز و محدودکننده قفل شده است. در این حالت، تنها در فاز دارای خطا حلقه کنترل ولتاژ باز شده و بنابراین از طریق فازهای دیگر، مؤلفه توالی صفر وارد کنترل‌کننده ولتاژ می‌شود و جریان مرجع سلف فیلتر را افزایش می‌دهد. با فرض اینکه جریان خطای تکفاز به زمین در سیستم سه سیمه کوچک و یا صفر است، کنترل‌کننده جریان قادر نخواهد بود که این جریان مرجع افزایش یافته را دنبال کند. در نتیجه کیفیت شکل موج‌های خروجی کاهش یافته و طرح آشکارسازی خطای مبتنی بر THD قادر به آشکارسازی آن خواهد بود.

#### ۴- اصلاح طرح آشکارسازی خطای مبتنی بر THD

بررسی انجام شده در بخش سوم نشان داد که پیکربندی مبدل، نوع محدودکننده مورد استفاده و قاب مرجع محاسبات سیستم کنترل بر عملکرد طرح آشکارسازی خطای مبتنی بر THD اثر می‌گذارد. بر اساس یافته‌های جدول (۱)، تنها حالتی که این طرح قادر است به خوبی کار کند، هنگام استفاده از محدودکننده اشباع لحظه‌ای در کنار انجام محاسبات سیستم کنترل در قاب مرجع فاز است. این نکته ایده اصلی طرح پیشنهادی این مقاله را تشکیل می‌دهد.

از قاب مرجع فاز، جریان از پیش تعیین شده تنها در فازی که در آن خطا رخ داده است، جایگزین جریان مرجع سلف فیلتر می‌شود؛ اما در هنگام استفاده از قاب‌های مرجع ساکن و سنکرون، هنگام وقوع خطاهای متقارن و نامتقارن، جریان از پیش تعیین شده در همه محورهای جایگزین جریان مرجع سلف فیلتر می‌شود و در واقع حلقه کنترل توان و ولتاژ به طور کامل از مدار خارج می‌شوند.

با استفاده از ضریب محدودکنندگی جریان CLF، محدودکننده ترکیبی جریان مرجع سلف فیلتر را در قاب مرجع فاز به صورت زیر محدود می‌کند:

$$i_{Lj}^{ref} = CLF_j \times i_{Lj}^{ref} \quad j = a, b, c \quad (6)$$

که در آن:

$$CLF_j = \begin{cases} \frac{i_{th}}{\sqrt{2} \times I_{Lj}^{ref}} & I_{Lj}^{ref} > \frac{i_{th}}{\sqrt{2}} \\ 1 & \text{در غیر این صورت} \end{cases} \quad j = a, b, c \quad (7)$$

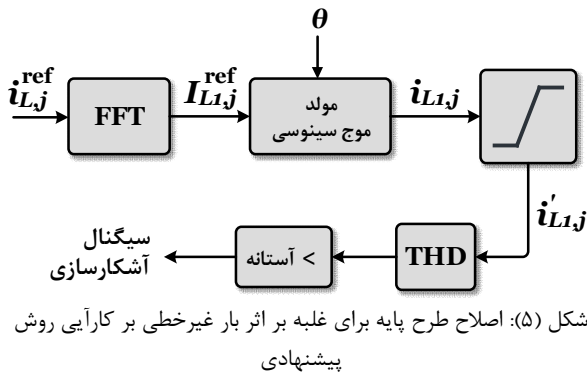
هنگام استفاده از قاب‌های مرجع ساکن و سنکرون برای محاسبات سیستم کنترل مبدل، کنترل‌کننده‌های ولتاژ و/یا جریان با یک کنترل کمکی که در قاب مرجع فاز پیاده‌سازی شده است، جایگزین می‌شود تا عملکرد محدودکننده بهبود یابد.

#### ۳- آشکارسازی خطای مبتنی بر اعوجاج هارمونیکی کل

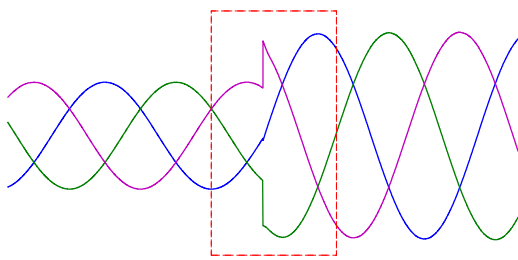
همانگونه که پیش از این اشاره شد، یکی از روش‌های آشکارسازی خطا در ریزشکبه‌های اینورتری استفاده از شاخص‌های مبتنی بر THD ولتاژ و یا جریان می‌باشد. مبنای عملکرد این روش‌ها، اعوجاج هارمونیکی حاصل از عملکرد سیستم محدودکنندگی مبدل در حین شرایط اضافه جریان حاصل از وقوع خطا می‌باشد. این بخش از مقاله به بررسی اثر قاب مرجع محاسبات مبدل، نوع محدودکننده جریان و پیکربندی مبدل بر عملکرد این طرح آشکارسازی اختصاص یافته است. برای این منظور از سیستم تست شکل (۲) [۱۸] استفاده می‌شود. این سیستم دارای یک مبدل اینورتری ۱۰ kVA بوده که دو بار مقاومتی ۳ kW را در ترمینال خود تغذیه می‌کند. انواع خطاهای متقارن و نامتقارن با مقاومت  $1/2 \Omega$  در دو سر بارها و هنگام استفاده از قاب‌های مرجع و محدودکننده‌های مختلف در هر دو نوع پیکربندی سه سیمه و چهار سیمه شبیه‌سازی شده و نتایج حاصل از طرح آشکارسازی خطای مبتنی بر THD در جدول (۱) ارائه شده است.

از آنجایی که محدودکننده اشباع لحظه‌ای قله‌های موج سینوسی جریان مرجع سلف فیلتر را برش داده و این امر منجر به کاهش کیفیت شکل موج‌های خروجی مبدل می‌شود، طرح آشکارسازی مبتنی بر THD قادر به عملکرد صحیح در هنگام استفاده از قاب‌های مرجع فاز و ساکن می‌شود. اما از آنجایی که برش یک موج DC منجر به یک موج DC دیگر می‌شود، این طرح در آشکارسازی خطاهای متقارن هنگام استفاده از قاب مرجع سنکرون موفق نخواهد بود. با این وجود در حین وقوع خطاهای نامتقارن هنگام استفاده از قاب مرجع سنکرون، ریپل‌هایی سینوسی با فرکانس دو برابر مقدار نامی در جریان مرجع

#### ۴-۱- طرح پایه



شکل (۵): اصلاح طرح پایه برای غلبه بر اثر بار غیرخطی بر کارایی روش پیشنهادی  
Fig. (5): Improving the base scheme to enhance the performance of the proposed scheme in the presence of nonlinear load

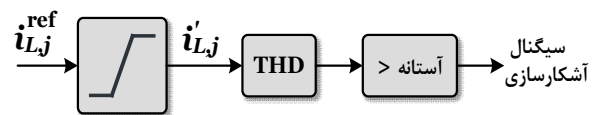


شکل (۶): تغییر بار در ریزشبكة  
Fig. (6): Load change in microgrid

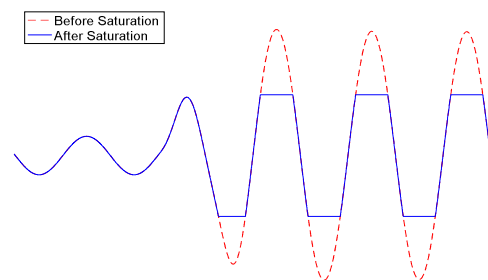
#### ۴-۳- تغییر بار

نکته دیگری که می‌تواند کارایی طرح پیشنهادی را دچار مشکل کند و در طرح مبتنی بر THD گذشته نیز در نظر گرفته نشده است، به تغییر بار است. هنگامی که تغییر باری در سیستم انجام می‌شود، به علت گذار به سطح جریان جدید، برای مدت زمان کوتاهی شکل موج جریان دچار اعوجاج می‌شود (شکل ۶) که این مسئله ممکن است طرح مبتنی بر THD را به اشتباه بیندازد. برای غلبه بر این مشکل می‌توان از این نکته بهره برد که هنگام تغییر بار، دامنه جریان به اندازه‌ای تغییر نمی‌کند که حد اشباع لحظه‌ای فعال شود. با توجه به این نکته، طرح شکل (۵) به صورت شکل (۷) اصلاح می‌گردد. در این طرح تفاوت جریان مرجع ورودی و خروجی محدودکننده اشباع لحظه‌ای اندازه‌گیری می‌شود. هنگامی که تغییر باری در سیستم رخ دهد، به علت عدم تغییر زیاد جریان و فعال نشدن محدودکننده، این اختلاف صفر خواهد بود ولی اگر خطایی در ریزشبكة رخ دهد، این اختلاف مقداری غیر صفر خواهد داشت. بنابراین طرح پیشنهادی مجهز به منطق AND می‌شود تا اگر مقدار THD از حد مجاز بیشتر شده و اختلاف ورودی و خروجی محدودکننده نیز غیر صفر باشد، شرایط وقوع خطا تشخیص داده شود. پس از وقوع خطا و یک شدن ورودی اول (بالایی)، باید ورودی دوم نیز یک بماند اما با توجه به ماهیت سینوسی جریان مرجع سلف، این اختلاف مرتب صفر و یک می‌شود و بنابراین سیگنال آشکارسازی خطا نیز مرتب تغییر وضعیت خواهد داد. برای رفع این مشکل یک کلید در سر راه ورودی دوم (پایینی) عملگر AND قرار داده شده است که تغییر وضعیت آن با استفاده از سیگنال

شکل (۳) طرح اولیه آشکارسازی خطای پیشنهادی که در قاب مرجع فاز پیاده‌سازی شده است را نشان می‌دهد. این طرح مجهز به یک محدودکننده اشباع لحظه‌ای است که ورودی آن سیگنال جریان مرجع سلف فیلتر قبل از اعمال به بلوک محدودکننده جریان  $i_{Lj}^{ref}$  می‌باشد. مقدار آستانه محدودکننده ۲ p.u. انتخاب می‌شود؛ بنابراین هنگام وقوع خطا در ریزشبكة که جریان از مقدار آستانه تجاوز می‌کند، قله‌های سیگنال جریان مرجع برش خورده و اعوجاج هارمونیک کل جریان از حد مجاز تجاوز می‌کند. این حالت در شکل (۴) نشان داده شده است. بنابراین طرح آشکارسازی خطای مبتنی بر THD قادر به آشکارسازی خطا خواهد بود. هنگام استفاده از قاب‌های مرجع ساکن و سنکرون برای انجام محاسبات سیستم کنترل، ابتدا جریان مرجع سلف فیلتر با استفاده از تبدیل کلارک و پارک به قاب مرجع فاز انتقال داده شده و سپس به عنوان ورودی طرح شکل (۳) مورد استفاده قرار می‌گیرد.



شکل (۳): طرح پایه سیستم آشکارسازی خطای پیشنهادی  
Fig. (3): Basic structure of proposed fault detection scheme



شکل (۴): عملکرد محدودکننده اشباع لحظه‌ای در طرح پیشنهادی  
Fig. (4): Performance of instantaneous saturation limit in the proposed scheme

#### ۴-۲- بارهای غیرخطی

مسئله‌ای که وجود دارد این است که در سیستم‌های چهار سیمه امکان اتصال بارهای غیرخطی به ریزشبكة وجود دارد که این موضوع باعث می‌شود جریان مبدل در شرایط کار عادی نیز دارای هارمونیک باشد و طرح آشکارسازی به اشتباه عمل کند. برای رفع این مشکل، از مؤلفه اصلی جریان مرجع سلف فیلتر کمک گرفته می‌شود زیرا افزایش این مؤلفه در حین خطا به اندازه‌ای است که بتواند محدودکننده را فعال کند. بنابراین طرح شکل (۳) به صورت شکل (۵) اصلاح می‌گردد. در این طرح پس از استخراج مؤلفه اصلی جریان مرجع سلف و با استفاده از زاویه مرجع حاصل از کنترل افستی  $(\theta = \omega t)$ ، یک سیگنال سینوسی ایجاد می‌شود که به عنوان ورودی طرح آشکارسازی خطا مورد استفاده قرار می‌گیرد. با توجه به دامنه مؤلفه اصلی جریان، شکل موج سینوسی ساخته شده پس از عبور از محدودکننده اشباع لحظه‌ای برش خورده و طرح پیشنهادی قادر به آشکارسازی خطا خواهد بود.

عملگر AND و در نتیجه سیگنال آشکارسازی خطا صفر می‌شوند، کلید تغییر وضعیت داده و مجدداً ورودی پایینی را از خود عبور می‌دهد تا با تغییر بار، طرح آشکارسازی به اشتباه عمل نکند.

آشکارسازی خطا انجام می‌شود. قبل از وقوع خطا، ورودی دوم کلید از آن عبور می‌کند؛ اما پس از وقوع خطا و یک شدن سیگنال آشکارسازی، کلید تغییر وضعیت داده و ورودی ثابت یک به ورودی دوم عملگر AND اعمال می‌شود. پس از رفع خطا که ورودی اول

Table (1): Performance of THD based fault detection scheme  
جدول (۱): عملکرد طرح مبتنی بر اعوجاج هارمونیک کل در آشکارسازی خطا

طرح مبتنی بر THD <sub>i</sub>	طرح مبتنی بر THD <sub>v</sub>	طرح مبتنی بر THD <sub>i</sub>	طرح مبتنی بر THD <sub>v</sub>		نوع خطا	قاب مرجع	نوع محدودکننده
سیستم سه سیمه		سیستم چهار سیمه					
✓	✓	✓	✓		a-g	فاز	اشباع لحظه‌ای
✓	✓	✓	✓		a-b-g		
✓	✓	✓	✓		a-b		
✓	✓	✓	✓		a-b-c-g		
×	×	✓	✓		a-g	سنکرون	
✓	✓	✓	✓		a-b-g		
✓	✓	✓	✓		a-b		
×	×	×	×		a-b-c-g		
×	×	✓	✓		a-g	ساکن	
✓	✓	✓	✓		a-b-g		
✓	✓	✓	✓		a-b		
✓	✓	✓	✓		a-b-c-g		
✓	✓	×	×		a-g	فاز	قفل شده
×	×	×	×		a-b-g		
×	×	×	×		a-b		
×	×	×	×		a-b-c-g		
×	×	×	×		a-g	سنکرون	
×	×	×	×		a-b-g		
×	×	×	×		a-b		
×	×	×	×		a-b-c-g		
×	×	×	×		a-g	ساکن	
×	×	×	×		a-b-g		
×	×	×	×		a-b		
×	×	×	×		a-b-c-g		
×	×	×	×		a-g	فاز	ترکیبی
×	×	×	×		a-b-g		
×	×	×	×		a-b		
×	×	×	×		a-b-c-g		
×	×	×	×		a-g	سنکرون	
×	×	×	×		a-b-g		
×	×	×	×		a-b		
×	×	×	×		a-b-c-g		
×	×	×	×		a-g	ساکن	
×	×	×	×		a-b-g		
×	×	×	×		a-b		
×	×	×	×		a-b-c-g		

#### ۴-۵- طرح نهایی

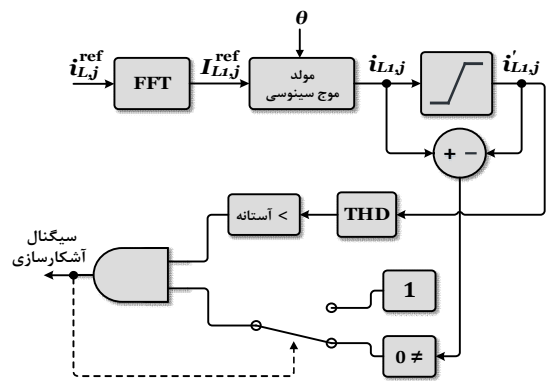
شکل (۹) طرح نهایی آشکارسازی خطای مبتنی بر THD را نشان می‌دهد. همانطور که در این شکل مشاهده می‌شود، در صورت استفاده از قاب‌های مرجع ساکن و سنکرون در سیستم چهار سیمه، ابتدا جریان مرجع سلف به قاب مرجع فاز انتقال داده می‌شود. اما هنگام استفاده از قاب مرجع فاز و همچنین هنگام استفاده از قاب‌های مرجع سنکرون/ساکن در پیکربندی سه سیمه که به ترتیب خروجی سیستم کنترل اصلی و کنترل موازی در قاب مرجع فاز هستند، نیازی به استفاده از تبدیل پارک و کلارک نیست. پس از استخراج مؤلفه اصلی جریان هر فاز، یک سیگنال سینوسی در هر فاز ایجاد می‌شود که هنگام وقوع خطا برش خورده و خطا آشکار می‌شود. با توجه به اینکه هنگام وقوع خطاهای نامتقارن، جریان مرجع سلف فاز(های) سالم افزایش نیافته و در نتیجه THD در آن فاز(ها) افزایش نمی‌یابد، مقدار بیشینه THD بین سه فاز برای مقایسه با مقدار آستانه مورد استفاده قرار می‌گیرد. این نکته در مورد ورودی دوم عملگر AND که اختلاف ورودی و خروجی محدودکننده است نیز مورد استفاده قرار گرفته است.

#### ۵- نتایج مطالعات

در این قسمت کارایی طرح آشکارسازی خطای پیشنهادی در ریزشکبه تست شکل (۲) بررسی می‌شود. به این منظور سناریوهای وقوع خطاهای متقارن و نامتقارن، حضور بار غیرخطی و تغییر بار مورد مطالعه قرار می‌گیرند. در این مقاله مقدار آستانه THD جریان در طرح آشکارسازی برابر با ۲٪ در نظر گرفته شده است.

#### ۵-۱- سناریوی اول: وقوع خطای سه فاز به زمین و دو فاز

در این سناریو ابتدا یک خطای سه فاز به زمین در لحظه ۰/۶ s در دو سر بار رخ می‌دهد. مقاومت خطا  $1/2 \Omega$  در نظر گرفته می‌شود. در این مطالعه پیکربندی مبدل چهار سیمه بوده و از هر سه قاب مرجع فاز، ساکن و سنکرون برای محاسبات سیستم کنترل مبدل استفاده می‌شود. نتایج شبیه‌سازی در شکل (۱۰) نشان داده شده است. بر خلاف طرح مبتنی بر THD پیشین که توانایی آشکارسازی خطای متقارن هنگام استفاده از قاب مرجع سنکرون را ندارد، طرح پیشنهادی توانسته است با سرعت مناسب وقوع خطا را آشکار کند. در قسمت دوم این مطالعه یک خطای دو فاز در لحظه ۰/۶ s شبیه‌سازی می‌شود. در این مطالعه سیستم سه سیمه بوده و عملکرد طرح آشکارسازی خطای پیشنهادی هنگام استفاده از قاب‌های مرجع مختلف مورد ارزیابی قرار می‌گیرد. شکل (۱۱) نتایج حاصل از این مطالعه را نشان می‌دهد. طرح پیشنهادی توانسته است وقوع این خطا را در همه حالت‌ها به خوبی آشکار نماید.

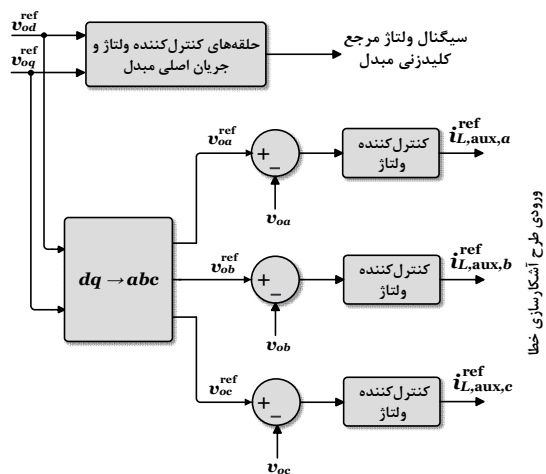


شکل (۷): اصلاح طرح شکل (۵) برای غلبه بر اثر تغییر بار بر کارایی روش پیشنهادی

Fig. (7): Improving the scheme of Fig. (5) to enhance the performance of the proposed scheme in the case of load change

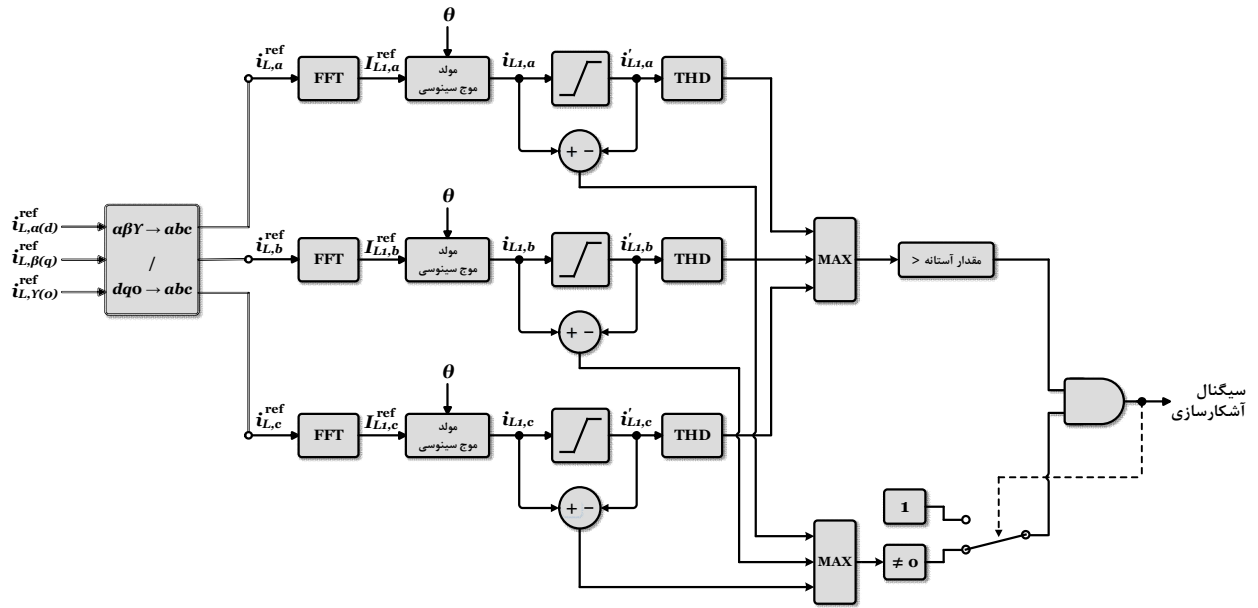
#### ۴-۴- عدم افزایش جریان خطا

همانگونه که در بخش سوم بیان شد، مشکل دیگر طرح مبتنی بر THD این است که هنگام وقوع برخی خطاهای نامتقارن در سیستم‌های سه سیمه و استفاده از قاب‌های مرجع ساکن و سنکرون، جریان خطا به اندازه‌ای افزایش نمی‌یابد که محدودکننده اشباع لحظه‌ای وارد عمل شود. در نتیجه سیگنال جریان مرجع برش نخورده و طرح مبتنی بر THD قادر به آشکارسازی وقوع خطا نمی‌باشد. اما از آنجایی که این مشکل در قاب مرجع فاز وجود ندارد، در این مقاله از ایده استفاده از دو سیستم کنترل موازی برای غلبه بر این مشکل استفاده می‌شود. در طرح پیشنهادی که در شکل (۸) نشان داده شده است، هنگام استفاده از پیکربندی سه سیمه، در کنار سیستم کنترل اصلی که در قاب مرجع ساکن و یا سنکرون است، یک سیستم کنترل موازی در قاب مرجع فاز که تنها شامل کنترل‌کننده ولتاژ است، پیاده‌سازی می‌شود. ابتدا باید ولتاژ مرجع ساخته شده توسط کنترل افی به قاب مرجع فاز انتقال داده شده و سپس به ورودی کنترل موازی اعمال شود. همچنین از آن جهت که وظیفه کنترل موازی تنها ایجاد جریان مرجع سلف فیلتر به منظور آشکارسازی خطا است، خروجی کنترل موازی به جایی متصل نمی‌گردد و تنها وارد طرح آشکارسازی خطای شکل (۷) می‌شود.



شکل (۸): طرح سیستم کنترل کمکی برای پیکربندی سه سیمه

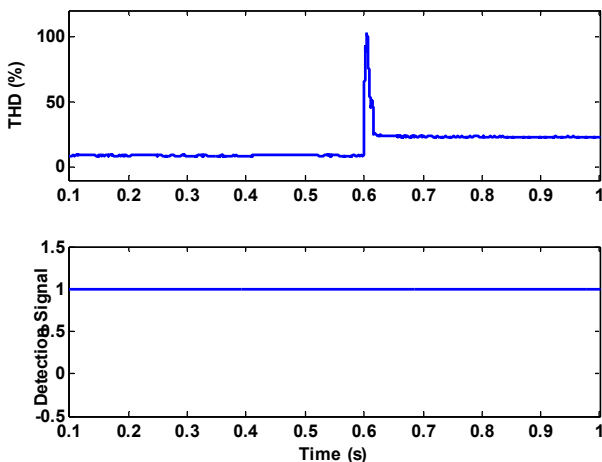
Fig. (8): Auxiliary control system for three-wire configuration



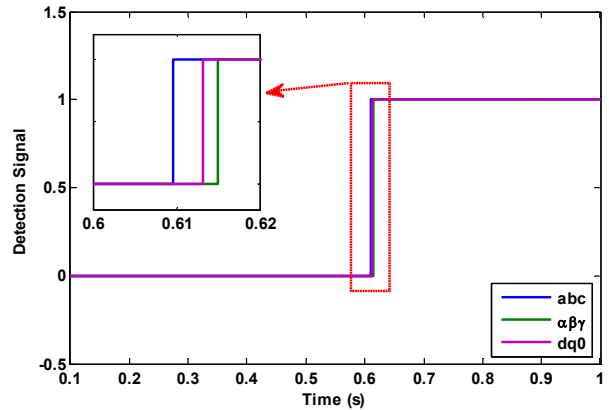
شکل (۹): طرح آشکارسازی خطای پیشنهادی  
 Fig. (9): Schematic diagram of proposed fault detection scheme

۵-۲- سناریوی دوم: حضور بار غیرخطی در ریزشبکه

هدف این سناریو بررسی کارایی طرح پیشنهادی در شرایطی است که کیفیت شکل موج جریان ریزشبکه به دلیل وجود بارهای هارمونیکی مطلوب نیست و در نتیجه ممکن است طرح مبتنی بر THD با مشکل مواجه شوند. به این منظور در هر فاز بار مقاومتی ۲، یک عدد دیود قرار داده می‌شود و خطایی در لحظه ۰/۶ S رخ می‌دهد. همانگونه که در شکل (۱۲) نشان داده شده است، THD جریان قبل از وقوع خطا ۸/۵٪ بوده که بیشتر از مقدار آستانه است و بنابراین طرح مبتنی بر THD جریان با مشکل مواجه می‌شود. اما در صورت استفاده از طرح اصلاحی پیشنهادی که نتایج آن در شکل (۱۳) نشان داده شده است، به دلیل بکارگیری مؤلفه اصلی جریان مرجع سلف، THD جریان قبل از وقوع خطا صفر است و در نتیجه طرح پیشنهادی دچار اشتباه نمی‌شود.

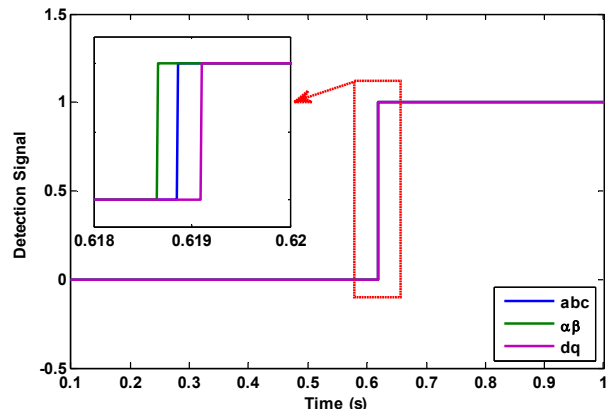


شکل (۱۲): عملکرد ساختار پایه طرح پیشنهادی هنگام حضور بار غیرخطی  
 Fig. (12): Performance of the basic structure of proposed fault detection scheme in the presence of nonlinear load



شکل (۱۰): عملکرد طرح پیشنهادی در آشکارسازی خطای سه فاز به زمین در سیستم چهار سیمه

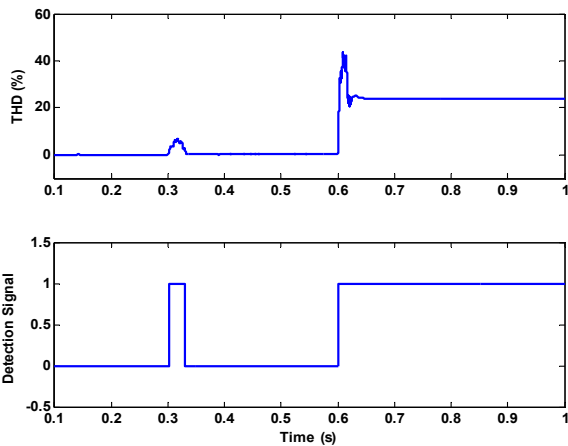
Fig. (10): Performance of the proposed fault detection scheme in the case of three line to ground fault in four wire system



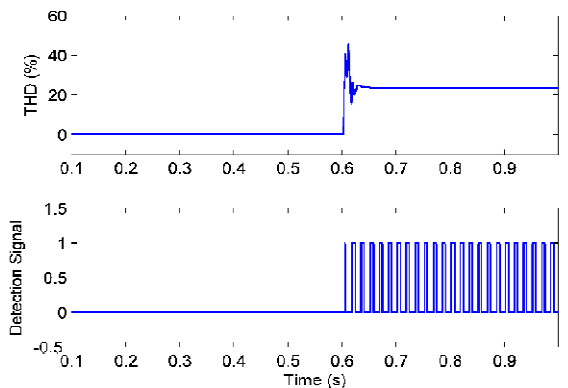
شکل (۱۱): عملکرد طرح پیشنهادی در آشکارسازی خطای دو فاز در سیستم سه سیمه

Fig. (11): Performance of the proposed fault detection scheme in the case of line to line fault in three wire system





شکل (۱۴): عملکرد طرح مبتنی بر THD هنگام تغییر بار  
 Fig. (14): Performance of THD based fault detection scheme in the case of load change

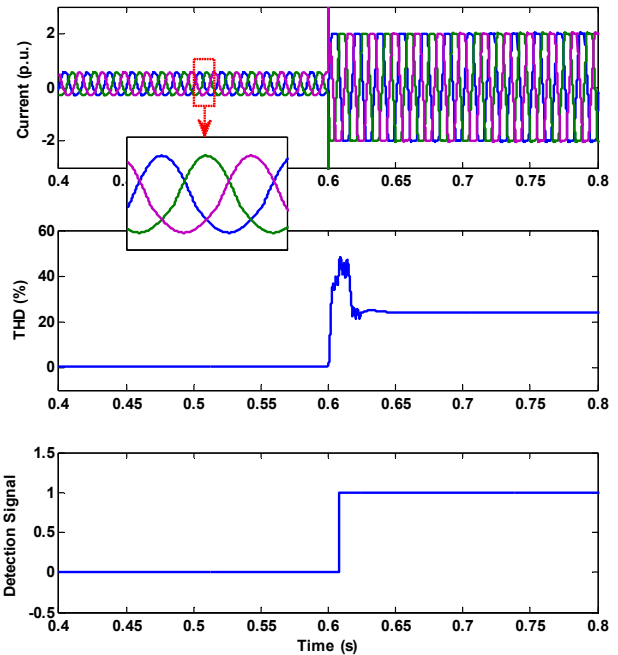


شکل (۱۵): عملکرد طرح پیشنهادی بدون استفاده از کلید در ورودی بلوک AND هنگام تغییر بار

Fig. (15): Performance of the proposed fault detection scheme without using the switch in the AND logic input in the case of load change

#### ۵-۴- سناریوی چهارم: وقوع خطای تکفاز به زمین در سیستم سه سیمه

هدف سناریوی چهارم بررسی عملکرد طرح پیشنهادی هنگام وقوع خطای تکفاز به زمین در سیستم‌های سه سیمه در حالتی است که از قاب مرجع سنکرون برای انجام محاسبات سیستم کنترل مبدل استفاده شده است. در این مطالعه بار ۲ در لحظه ۰/۳ S وارد مدار شده و یک خطای تکفاز به زمین با مقاومت  $1/2 \Omega$  در لحظه ۰/۶ S در دو سر بار رخ می‌دهد. همانگونه که در شکل (۱۷) نشان داده شده است، دامنه جریان خطا کمتر از ۲ p.u. بوده و در نتیجه سیگنال جریان مرجع مبدل برش داده نمی‌شود. بنابراین طرح آشکارسازی خطای مبتنی بر THD قادر به آشکارسازی خطا نمی‌باشند. اما همانگونه که در شکل (۱۸) نشان داده شده است، با استفاده از سیستم کنترل کمکی که در قاب مرجع فاز پیاده‌سازی شده است، دامنه جریان مرجع سلف در خروجی کنترل‌کننده ولتاژ کمکی به حدود ۴ p.u. رسیده است. بنابراین با فعال شدن محدودکننده اشباع لحظه‌ای، طرح پیشنهادی قادر است وقوع این نوع خطا را تشخیص دهد.



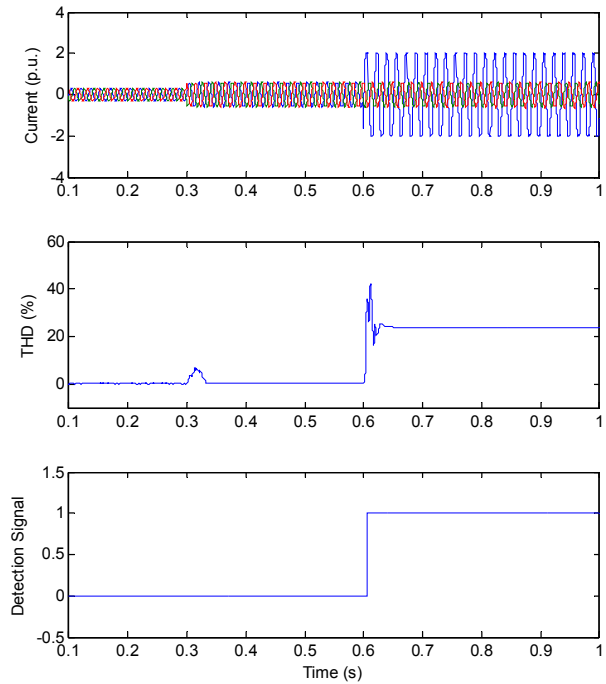
شکل (۱۳): عملکرد طرح پیشنهادی هنگام حضور بار غیرخطی  
 Fig. (13): Performance of the proposed fault detection scheme in the presence of nonlinear load

#### ۵-۳- سناریوی سوم: تغییر بار

سناریوی سوم به بررسی عملکرد طرح آشکارسازی خطای مبتنی بر THD به هنگام وقوع تغییر بار اختصاص یافته است. برای این هدف، بار ۲ در لحظه ۰/۳ S برقرار می‌شود و خطایی در لحظه ۰/۶ S شبیه‌سازی می‌شود. همانگونه که در شکل (۱۴) نشان داده شده است، طرح مبتنی بر THD به دلیل گذار جریان به سطح جدید، به اشتباه در لحظه ۰/۳ S عمل می‌کند. شکل (۱۵) نتایج حاصل از طرح آشکارسازی خطای پیشنهادی را نشان می‌دهد. مشاهده می‌شود که طرح پیشنهادی به خوبی در هنگام وقوع تغییر بار دچار تشخیص اشتباه نشده است. اما اگر در ورودی منطق AND از کلید کنترل شده با خروجی آن استفاده نشود، سیگنال آشکارسازی خطا به طور مرتب تغییر وضعیت می‌دهد (شکل ۱۵). شکل (۱۶) نتایج حاصل از طرح پیشنهادی هنگام استفاده از کلید فوق را نشان می‌دهد که در آن طرح پیشنهادی هم در زمان تغییر بار به اشتباه عمل نکرده است بلکه در زمان وقوع خطا نیز سیگنال آشکارسازی به درستی تغییر وضعیت داده و آن را آشکار می‌کند.

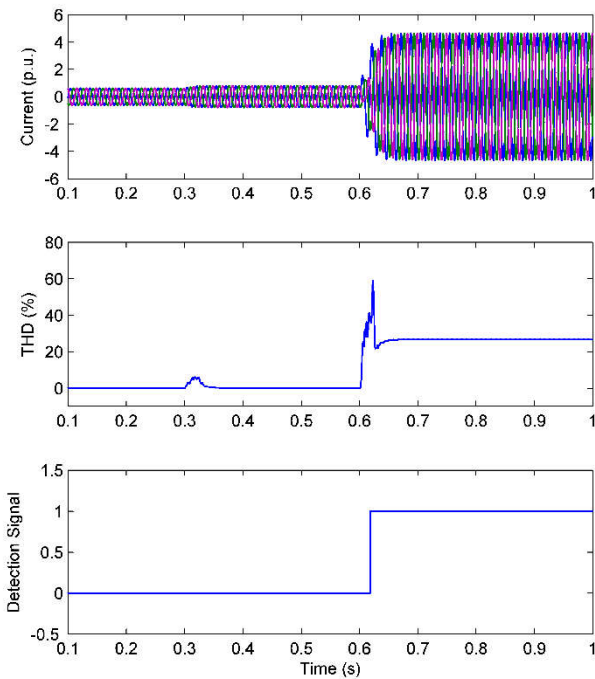
### ۶- نتیجه‌گیری

این مقاله به بررسی عملکرد طرح آشکارسازی خطای مبتنی بر اعوجاج هارمونیکی کل در ریزشبکه‌های اینورتری در حالت کار جزیره‌ای پرداخت. این مقاله نشان داد که پیکربندی مبدل، نوع محدودکننده جریان و قاب مرجع محاسبات سیستم کنترل بر کارایی این طرح اثر می‌گذارند. در هنگام استفاده از محدودکننده قفل شده و ترکیبی، تقریباً در تمامی حالات طرح آشکارسازی خطای مبتنی بر THD قادر به آشکارسازی خطا نخواهد بود اما در هنگام استفاده از محدودکننده اشباع لحظه‌ای، این طرح در اکثر موارد موفق عمل می‌کند. بر این اساس، در این مقاله طرحی برای اصلاح عملکرد طرح آشکارسازی خطای مبتنی بر THD ارائه شد که از محدودکننده اشباع لحظه‌ای پیاده‌سازی شده در قاب مرجع فاز بهره می‌برد. طرح پیشنهادی در حضور بارهای غیرخطی و تغییر بار به اشتباه عمل نکرده و همچنین قادر است با استفاده از سیستم کنترل کمکی، وقوع خطاهای تکفاز به زمین در سیستم‌های سه سیمه هنگام استفاده از قاب مرجع سنکرون و ساکن را به درستی آشکار نماید. نتایج شبیه‌سازی کارایی روش پیشنهادی را در هنگام وقوع خطاهای متقارن و نامتقارن در سیستم‌های سه سیمه و چهار سیمه نشان داد.



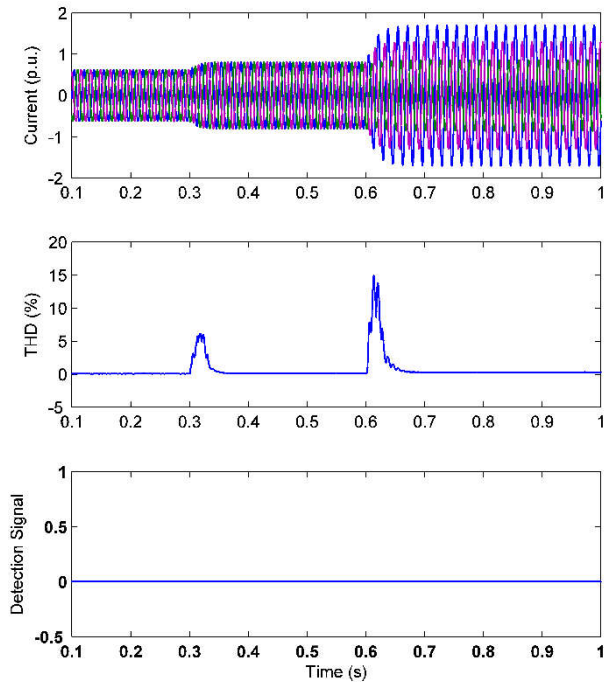
شکل (۱۶): عملکرد طرح پیشنهادی هنگام تغییر بار

Fig. (16): Performance of the proposed fault detection scheme in the case of load change



شکل (۱۸): عملکرد طرح پیشنهادی هنگام وقوع خطای تکفاز به زمین و استفاده از قاب مرجع سنکرون

Fig. (18): Performance of the proposed fault detection scheme in the case of single line to ground fault and using synchronous reference frame



شکل (۱۷): عملکرد طرح مبتنی بر THD هنگام وقوع خطای تکفاز به زمین و استفاده از قاب مرجع سنکرون

Fig. (17): Performance of THD based fault detection scheme in the case of single line to ground fault and using synchronous reference frame

### References

- [1] A. Hooshyar, R. Iravani, "Microgrid Protection", Proceedings of the IEEE, Vol. 105, No. 7, pp. 1332-1353, July 2017.
- [2] J.J.Q. Yu, Y. Hou, A.Y.S. Lam, V.O.K. Li, "Intelligent fault detection scheme for microgrids with wavelet-based deep neural networks", IEEE Trans. on Smart Grid, accepted for publication, Nov. 2017.
- [3] D.E. Olivares et al., "Trends in microgrid control", IEEE Trans. on Smart Grid, Vol. 5, No. 4, pp. 1905-1919, July 2014.
- [4] A. Soleimanisardoo, H.K. Karegar, H.H. Zeineldin, "Differential frequency protection scheme based on off-nominal frequency injections for inverter-based islanded microgrids", IEEE Trans. on Smart Grid, accepted for publication, Jan. 2018.
- [5] M. Brucoli, "Fault behaviour and fault detection in islanded inverter-only microgrids", PhD. Dissertation, Department of Electrical and Electronic Engineering, Imperial College London, 2008.
- [6] E. Sortomme, S.S. Venkata, J. Mitra, "Microgrid protection using communication-assisted digital relays", IEEE Trans. on Power Delivery, Vol. 25, No. 4, pp. 2789-2796, Oct. 2010.
- [7] S.R. Samantaray, G. Joos, I. Kamwa, "Differential energy based microgrid protection against fault conditions", Proceeding of the IEEE/ISGT, Washington, DC, pp. 1-7, Jan. 2012..
- [8] E. Casagrande, W.L. Woon, H.H. Zeineldin, D. Svetinovic, "A differential sequence component protection scheme for microgrids with inverter-based distributed generators", IEEE Trans. on Smart Grid, Vol. 5, No. 1, pp. 29-37, Jan. 2014.
- [9] G. Buigues, A. Dyko, V. Valverde, I. Zamora, E. Fernandez., "Microgrid protection: Technical challenges and existing techniques", Proceeding of the ICREPQ, 2013.
- [10] H. Nikkhajoei, R. Lasseter, "Microgrid fault protection based on symmetrical and differential current components", Technical Report, Public Interest Energy Research, California Energy Commission, 2006.
- [11] M. A. Haj-ahmed and M. S. Illindala, "The influence of inverter-based dgs and their controllers on distribution network protection," IEEE Trans. on Industry Applications, Vol. 50, No. 4, pp. 2928-2937, July-Aug. 2014.
- [12] M.A. Zamani, T.S. Sidhu, A. Yazdani, "A protection strategy and microprocessor-based relay for low-voltage microgrids", IEEE Trans. on Power Delivery, Vol. 26, No. 3, pp. 1873-1883, July 2011.
- [13] H. Al-Nasseri, M. Redfern, "A new voltage based relay scheme to protect micro-grids dominated by embedded generation using solid state converters", Proceeding of the CIRED, pp. 1-4, May 2007.
- [14] T. Loix, T. Wijnhoven, G. Deconinck, "Protection of microgrids with a high penetration of inverter-coupled energy sources", Proceeding of the CIGRE/IEEE PES, pp. 1-6, Calgary, AB, Canada, July 2009.
- [15] H. Al-Nasseri, M.A. Redfern, "Harmonics content based protection scheme for micro-grids dominated by solid state converters", Proceeding of the IEEE/MEPCON, pp. 50 - 56, Aswan, Mar. 2008.
- [16] S. Ndjaba, G.T. Machnida, M. Nthontho, S. Chowdhury, S.P. Chowdhury, N. Mbuli, "Modeling and simulation of fault detection methods for power electronic interfaced microgrids", Proceeding of the IEEE/UPEC, London, UK, Sep. 2012..
- [17] I. Sadeghkhan, "Management of inverter-based microgrids performance during and after short-circuit and overload faults", Ph.D. dissertation, Dept. Elect. Comp. Eng., Isfahan Univ. Tech., Isfahan, Iran, Jan. 2017. (in Persian)
- [18] N. Bottrell, T.C. Green, "Comparison of current-limiting strategies during fault ride-through of inverters to prevent latch-up and wind-up", IEEE Trans. on Power Electronics., Vol. 29, No. 7, pp. 3786-3797, July 2014.

