

# یک فیلتر $G_m-C$ قابل تنظیم ولتاژ پایین و توان پایین

## برای کاربردهای بی‌سیم

امیر باگی رهین<sup>(۱)</sup> - ضیاءالدین دائی کوزه کنانی<sup>(۲)</sup>

(۱) مریبی - دانشکده برق، دانشگاه آزاد اسلامی، واحد سردرود

(۲) استاد - دانشکده مهندسی برق، دانشگاه تبریز

تاریخ پذیرش: ۱۳۹۳/۰۳/۸

تاریخ دریافت: ۱۳۹۲/۱۲/۲۶

خلاصه: در این مقاله، یک تقویت کننده ترارسانایی عملیاتی (OTA) ولتاژ پایین و توان پایین با استفاده از ترانزیستور FGMOS پیشنهاد شده است. در OTA پیشنهادی در تکنولوژی CMOS ۰.۱۸  $\mu\text{m}$  TSMC با ولتاژ تغذیه یک ولت و توان مصرفی ماکریم  $40 \mu\text{W}$ ، محدوده تنظیم نسبی ۵۰ برابر به دست می‌آید. نتایج شبیه‌سازی تقویت کننده پیشنهادی، بهره حلقه باز ۳۰.۲ dB و فرکانس بهره واحد ۹۴۲ MHz را نشان می‌دهند. در مقایسه با کارهای قبلی، تقویت کننده پیشنهادی، با ولتاژ تغذیه کمتر، عملکرد فرکانسی بهتر، سوئینگ ولتاژ خروجی بالاتر، خطینگی بهتر و توان مصرفی کمتری را عرضه می‌کند. OTA پیشنهادی در ساختار یک فیلتر  $G_m-C$  مرتبه دوم به کار گرفته شده و محدوده تنظیم خوب از ۱۰۰ kHz تا ۵.۶ MHz به دست آمد که مشخصات بی‌سیم Bluetooth (فرکانس ۶۵۰ kHz)، CDMA2000 (فرکانس ۷۰۰ kHz) و Wideband CDMA (فرکانس ۲.۲ MHz) را به خوبی پوشش می‌دهد. مساحت اشغال شده سیلیکون برای فیلتر طراحی شده برابر  $192\mu\text{m} \times 535\mu\text{m}$  می‌باشد.

کلمات کلیدی: تقویت کننده ترارسانایی عملیاتی (OTA)، ولتاژ پایین و توان پایین، ترانزیستور FGMOS، فیلتر  $G_m-C$ ، وارونگر.

## A Low-Voltage and Low-Power Programmable $G_m-C$ Filter for Wireless Applications

Amir Baghi Rahin<sup>(۱)</sup> - Ziaadin Daei Koozeh Kanani<sup>(۲)</sup>

(1) Instructor - Department of Electrical Engineering, Sardroud Branch, Islamic Azad University, Sardroud, Iran  
amir.baghi@sardroud-iau.ac.ir

(2) Associate Professor - Department of Electrical and Computer Engineering, Tabriz University, Tabriz, Iran  
zdaie@tabrizu.ac.ir

In this paper, a low voltage and low power (LV/LP) Operational Transconductance Amplifier (OTA) using FGMOS (Floating-Gate MOS) transistor is proposed. The relative tuning range of 50 is achieved in this OTA while only consumes 40  $\mu\text{W}$  with 1.0 V supply voltage in TSMC 0.18  $\mu\text{m}$  CMOS technology. The simulation results of the proposed OTA show an open loop gain of 30.2 dB and a unity gain frequency of 942 MHz. In comparison with previous works, the proposed OTA, with lower supply voltage, is provided the better frequency performance, higher output voltage swing, better linearity and lower power consumption. The proposed OTA is used in the second-order  $G_m-C$  filter to show a good tuning range from 100 kHz to 5.6 MHz which is suitable for the wireless specifications of Bluetooth (650 kHz), CDMA2000 (700 kHz) and Wideband CDMA (2.2 MHz). The active area occupied by the designed filter on silicon is  $192\mu\text{m} \times 535\mu\text{m}$ .

**Index Terms:** Low-voltage and low-power (LV/LP), operational transconductance amplifier (OTA), FGMOS (floating-gate MOS),  $G_m-C$  filter, inverter.

کمتری را در مقایسه با ترانزیستور MOS مرسوم در تکنولوژی مشابه مصرف کنند و در عین حال عملکرد مشابهی داشته باشد [۱۴].

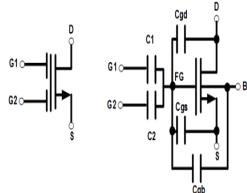
ترانزیستور FGMOS یک ترانزیستور MOS با گیت عایق شده می‌باشد که در آن ورودی‌ها بطور خازنی به گیت متصل شده‌اند. ولتاژ در گیت شناور ( $V_{FG}$ ) را به صورت زیر می‌توان بیان نمود [۱۴]:

$$\begin{aligned} V_{FG} &= \sum_{i=1}^N \frac{C_i}{C_T} V_i + \frac{C_{GS}}{C_T} V_S + \frac{C_{GD}}{C_T} V_D + \frac{Q_{FG}}{C_T} \\ &= \sum_{i=1}^N \frac{C_i}{C_T} V_i + V_S + \frac{C_{GD}}{C_T} V_{DS} + \frac{C_{GB}}{C_T} V_{BS} + \frac{Q_{FG}}{C_T} \end{aligned} \quad (1)$$

در رابطه فوق، N تعداد ورودی‌ها،  $C_i$  و  $V_i$  به ترتیب خازن و ولتاژ ورودی i ام می‌باشد.  $C_{GS}$  و  $C_{GD}$  بار باقی مانده می‌باشد گیت شناور و درین، سورس و بدن است.  $Q_{FG}$  بار باقی مانده می‌باشد که ممکن است در طی پروسه ساخت در گیت شناور به دام بیفتد. با روش پیشنهادی در مرجع [۱۵] می‌توان از این بار ( $Q_{FG}$ ) صرفنظر نمود.  $C_T$  خازن کل دیده شده از گیت شناور می‌باشد و به صورت زیر می‌باشد [۱۴]:

$$C_T = C_{GD} + C_{GS} + C_{GB} + \sum_{i=1}^N C_i \quad (2)$$

در شکل (۱)، سمبل و مدار معادل ترانزیستور FGMOS نوع n با دو ورودی نشان داده شده است. در ترانزیستور FGMOS دو ورودی، هر ورودی با خازن I-II-poly به گیت شناور متصل می‌گردد. به طور کلی OTA های مبتنی بر وارونگرهای CMOS در تحقق فیلترهای قابل تنظیم به منبع تغذیه قابل تنظیم نیاز دارند، تا فیلتر را تنظیم نمایند، که برای کاربردهای ولتاژ پایین ممکن است. بنابراین، در این مقاله، ما وارونگر FGMOS را استفاده می‌کنیم تا تقویت کننده ترارسانایی عملیاتی مان را تنظیم نماییم. تقویت کننده پیشنهادی قادر خواهد بود تا با سیگنالهای ورودی rail-to-rail و ولتاژ تغذیه نزدیک به یک ولت کار کند و در عین حال خطینگی بالا و پهنای باند بزرگی داشته باشد.



شکل (۱): سمبل و مدار معادل ترانزیستور FGMOS نوع n با دو ورودی  
Fig. (1): Symbol and equivalent circuit of 2-input n-type FGMOS

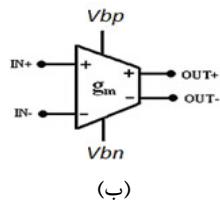
در بخش دوم این مقاله، یک OTA بهینه شده برای کاربردهای ولتاژ پایین پیشنهاد می‌کنیم. در این بخش، تبدیل ولتاژ به جریان خطی وارونگر FGMOS توصیف شده و با کنترل مدد مشترک، افزایش بهره dc و تنظیم ترارسانا ادامه می‌یابد. در بخش سوم، عملکرد OTA پیشنهادی به وسیله یک فیلتر مرتبه دوم مورد ارزیابی قرار می‌گیرد. در بخش چهارم، نتایج شبیه‌سازی OTA پیشنهادی و فیلتر مرتبه دوم طراحی شده ارائه شده و در بخش پنجم نتیجه گیری‌ها را خواهیم داشت.

## ۱- مقدمه

تقویت کننده‌های ترارسانایی عملیاتی (OTA) یا مدارات مبدل ولتاژ به جریان برای تحقق سیستمهای و مدارات زمان پیوسته بسیاری به کار برده شده‌اند. برای مثال، در تحقق انواع تقویت کننده‌ها، ضرب کننده‌ها، فیلترهای G<sub>m</sub>-C (یا OTA-C) و اسیلاتورها استفاده شده‌اند [۱۵]-[۲۵]-[۲۶]. فیلترهای زمان پیوسته با OTA ها و خازنها پیاده‌سازی شده و به فیلترهای G<sub>m</sub>-C معروف می‌باشند. این فیلترها برای دسته‌ای از کاربردهای مانند مدارات هارد دیسک، فیلترهای IF، فیلتر فاز خطی، اسیلاتورهای LC و فیلترهای RF رایج و کاربرپسند می‌باشند. بسیاری از ساختارها در مقالات برای پیاده‌سازی تقویت کننده‌های ترارسانایی عملیاتی پیشنهاد شده‌اند. استفاده از وارونگرهای CMOS یک اختخاب مطرح در طراحی مدارات تقویت کننده ترارسانایی عملیاتی می‌باشد و اکثرآ به دلیل نداشتن گره‌های داخلی پهنای باند بزرگتر را فراهم می‌کند [۱۲]-[۲۱]-[۲۰]-[۲۵]. اولین بار Nauta یک ترارسانایی تفاضلی بر اساس شش وارونگر CMOS پیشنهاد نمود [۶]. ترارسانای Nauta یک بلوک سازنده خیلی نیرومند در پیاده‌سازی فیلترهای G<sub>m</sub>-C فرکانس بالا می‌باشد. تنظیم ترارسانای Nauta تنها با تغییر دادن ولتاژ تغذیه انجام می‌گیرد [۶]. بنابراین، منابع تغذیه قابل تنظیم نیاز می‌باشد که برای کاربردهای ولتاژ پایین اصلاً مناسب نیست. پیشنهادهای بسیاری برای تنظیم این ترارسانا در مقالات گزارش شده‌اند. در مرجع [۷]، یک نوع اصلاح شده از ترارسانای Nauta با ولتاژ مدد مشترک ورودی تنظیم شده است. در مراجع [۹] و [۲۱] ترارسانای Nauta با ترانزیستورهای گیت شناور چند ورودی (MIFGT) و در مرجع [۱۰] با زوج CMOS (double CMOS pair) تنظیم شده است.

در بسیاری از کاربردها، OTA بلوکی با بیشترین توان مصرفی می‌باشد. با افزایش درخواست برای مدارات و سیستم‌های ولتاژ پایین طراحی‌های مدار مجبور می‌شوند تا طراحی‌های ایشان را با الزامات مورد نیاز برای این نوع از مدارات سازگار کنند. طراحی ولتاژ پایین بالقوه منجر به مدارات توان پایین می‌شود.

از آنجایی که ولتاژ تغذیه این مدارها را می‌توان کاهش داد عملکرد مدار به طور قابل توجه تغییر خواهد کرد که بعضی موقع مضر می‌باشد. بنابراین، باید توپولوژی‌هایی به کار گرفته شوند که بتوان عملکرد مدار را تحت محدودیت‌های ولتاژ پایین بدون مصالحه کردن با سایر پارامترها بیشینه نموده و توان مصرفی را کاهش داد. استفاده از ترانزیستورهای MOS با گیت شناور، به دلیل ساختارهای انعطاف‌پذیری که دارند برای کاربردهای ولتاژ پایین و توان پایین مناسب بوده [۱۳]-[۲۰]-[۲۳] و در کنار سایر رویکردها می‌توانند مفید و سودمند باشند. مزیتهای این ترانزیستورها کاهش پیچیدگی مدار، ساده‌سازی پردازش سیگنال، شیفت دادن سطوح سیگنال و ترکیب نمودن مکانیسم‌های قابل تنظیم می‌باشد. مدار طراحی شده با ترانزیستور FGMOS می‌تواند در ولتاژ تغذیه کمتری کار نموده و توان



شکل (۳): OTA پیشنهادی بر اساس وارونگرهای FGMOS، (الف) شماتیک، (ب) سمبل

Fig. (3): The proposed OTA using FGMOS inverters; (a) schematic, (b) symbol

ولتاژ و مقاومت معادل در گره A به ترتیب برابر  $R_A = 1/(2w_2g_m)$  و  $V_A = (V_{IN+} - V_{IN-})/2$  می‌باشد. در روابط FGMOS فوق، وزن معادل ورودی ( $C_2/C_T$ ) برای ترانزیستور می‌باشد و سایر پارامترها معانی خاص خودشان را دارند.تابع تبدیل جریان به ولتاژ OTA پیشنهادی را به صورت زیر می‌توان فرمول بندی کرد:

(۳)

$$I_{OUT+} = \frac{w_2 g_m}{2} \left[ g_{ds,p} + \frac{C_{GD,p}}{C_{T,p}} + g_{ds,n} + \frac{C_{GD,n}}{C_{T,n}} \right] (V_{IN+} - V_{IN-})$$

در رابطه فوق،  $g_{ds}$  و  $C_{GD}$  به ترتیب هدایت خروجی و خازن گیت-درین می‌باشد.  $C_T$  خازن کل دیده شده از گره FG برای ترانزیستورهای n-FGMOS و p-FGMOS می‌باشد. از رابطه (۳) می‌فهمیم که:

$$G_{DM} = \frac{w_2 g_m}{2} \quad (4)$$

و

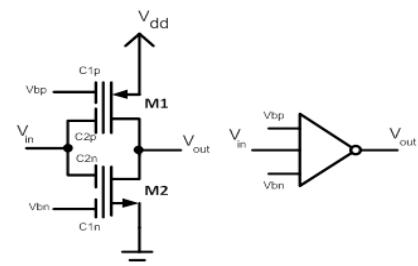
$$G_{CM} = 2 \left[ \left( g_{ds,p} + \frac{C_{GD,p}}{C_{T,p}} \right) + \left( g_{ds,n} + \frac{C_{GD,n}}{C_{T,n}} \right) \right] \quad (5)$$

در روابط فوق،  $G_{DM}$  و  $G_{CM}$  به ترتیب ترارسانایی مذکور و ترارسانایی مذکور تفاضلی می‌باشد و سایر پارامترها معانی معمول خودشان را دارند.

تنظیم‌پذیری OTA پیشنهادی با تغییر دادن ولتاژهای بیاس ( $V_{bn}$  و  $V_{bp}$ ) وارونگر FGMOS انجام می‌گیرد. این رویکرد برخی مزیتها دارد که مهم‌ترین آنها عدم نیاز به واحد منبع تغذیه قابل تغییر و تنظیم می‌باشد. این مزیت مانع استفاده از OTA پیشنهادی برای کاربردهای ولتاژ پایین نمی‌شود. مزیت دیگر امکان‌پذیری عملکرد rail-to-rail با به کارگیری ولتاژهای بیاس  $V_{bn}$  و  $V_{bp}$  برای OTA پیشنهادی می‌باشد. در طراحی مدار پیشنهادی پروسه CMOS n-FGMOS و p-FGMOS می‌کنیم. طول کاتال گیت (L) را برای تمامی وارونگرهای FGMOS برابر  $1\mu m$  در نظر گرفته و عرض ترانزیستورهای  $1\mu m$  و  $3\mu m$  در نظر می‌گیریم. مقادیر خازنهای  $C_1$  و  $C_2$  را به ترتیب  $1\mu m$  و  $0.18\mu m$  می‌گیریم. مقادیر فرمول فاراد و فرمول فاراد در نظر می‌گیریم.

## OTA -۲ پیشنهادی

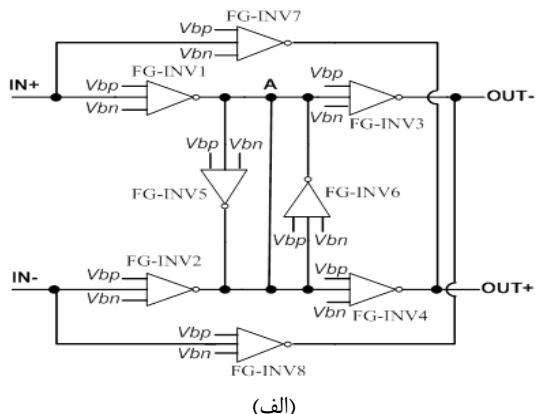
در شکل (۲)، وارونگر FGMOS مرسوم نشان داده شده است. یک وارونگر FGMOS ساده از دو ترانزیستور M1 و M2 تشکیل یافته که به عنوان المان ترارسانا استفاده می‌شود. این وارونگر سه ورودی دارد؛ یکی از ورودی‌ها برای پردازش سیگنال ( $V_{in}$ ) و ورودی‌های دیگر ( $V_{bn}, V_{bp}$ ) می‌باشد. برای بزنامه‌ریزی و تنظیم کردن وارونگر به کار برد می‌شوند. فرض می‌کنیم که  $V_{bn} = V_{dd} - V_{bp} = V_b$



شکل (۲): وارونگر FGMOS

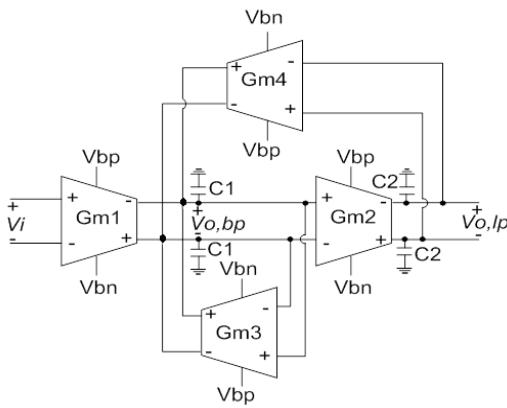
Fig. (2): FGMOS inverter [9]

در شکل (۳) ساختار مداری OTA پیشنهادی که از مرجع [۱۱] استنتاج شده و با استفاده از وارونگرهای FGMOS (شکل (۲)) بهینه کرده‌ایم نشان داده شده است. OTA پیشنهادی از ترانزیستورهای گیت شناور در هر وارونگر از ساختار تفاضلی ترارسانا استفاده می‌کند. این OTA را به صورت بلوك  $G_m$  در شکل (۳) نشان داده‌ایم. OTA کلاس AB پیشنهادی در شکل (۳) به دلیل اینکه گره A ولتاژ مذکور کی در حدود  $V_{dd}/2$  در گره OUT+ و OUT- ایجاد می‌کند به هیچ مدار اضافی برای کنترل مقدار DC خروجی نیاز ندارد. این OTA ممکن است در هر یک از حالت ولتاژی یا حالت جریانی کار کند. عملکرد حالت ولتاژی شامل متصل کردن بارهای امپدانس بالا مانند بارهای خازنی در گره‌های خروجی می‌باشد (گره OUT+ و OUT- باز خواهد بود). حالت جریانی عملکرد مدار شامل اتصال بار با امپدانس کم در گره‌های خروجی می‌باشد (بار با امپدانس صفر در گره OUT+ و OUT-).



(الف)

(۵)



شکل (۴): شماتیک فیلتر  $G_m$ -C مرتبه دوم پیشنهادی  
Fig. (4): Schematic of proposed 2-order  $G_m$ -C filter

### ۳- ساختار فیلتر

یک رویکرد معمول در طراحی فیلتر برای پیاده‌سازی فیلترهای مرتبه بالا، اتصال کسکود فیلترهای مرتبه اول و دوم برای ایجاد مرتبه‌های بالا می‌باشد. به همین دلیل، در این بخش، عملکرد OTA پیشنهادی به وسیله طراحی یک فیلتر مرتبه دوم ارزیابی می‌گردد. اگرچه از این OTA می‌توان در ساختار سایر کاربردهای OTA از قبیل اسپیلاتورها، ضرب کننده‌ها و تقویت کننده‌ها استفاده نمود اما به دلیل محبوبیت خاص فیلترهای OTA از  $G_m$ -C پیشنهادی برای کاربردهای بی‌سیم استفاده خواهیم نمود. تحقق تفاضلی از فیلتر  $G_m$ -C مرتبه دوم پیشنهادی بر اساس وارونگرهای FGMOS در شکل (۴) نشان داده شده است. در این مدار،  $G_{m1}$  مبدل ولتاژ به جریان می‌باشد. مقاومت به وسیله  $G_{m3}$  تحقق داده می‌شود و  $C_1$  خازن مدار تشید می‌باشد.تابع تبدیل پاسخ‌های پایین‌گذر و میان‌گذر این فیلتر به صورت زیر می‌باشدند [۲۴]:

$$H_{LP}(s) = \frac{V_{o,LP}(s)}{V_i(s)} = \frac{\frac{G_{m1}G_{m2}}{C_1C_2}}{s^2 + \frac{G_{m3}s + G_{m2}G_{m4}}{C_1C_2}} \quad (6)$$

$$H_{BP}(s) = \frac{V_{o,BP}(s)}{V_i(s)} = \frac{\frac{G_{m1}s}{C_1}}{s^2 + \frac{G_{m3}s + G_{m2}G_{m4}}{C_1C_2}} \quad (7)$$

در روابط فوق،  $G_{mi}$  ( $i=1$  to  $4$ ) و  $C_j$  ( $j=1$  to  $2$ ) به ترتیب بیانگر تراسانایی  $i$  - ام و خازن انتگرال گیر  $j$  - ام می‌باشد. در نتیجه، عبارتهای بهره، فرکانس قطع ( $f_0$ ) و ضریب کیفیت ( $Q$ ) را می‌توان به صورت زیر بیان نمود [۲۴]:

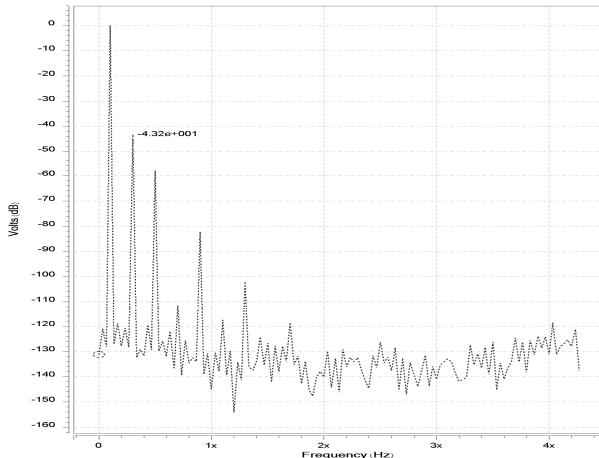
$$H_{LP}(0) = \frac{G_{m1}}{G_{m4}} \quad (8)$$

$$H_{BP}(0) = \frac{G_{m1}}{G_{m3}} \quad (9)$$

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{G_{m2}G_{m4}}{C_1C_2}} \quad (10)$$

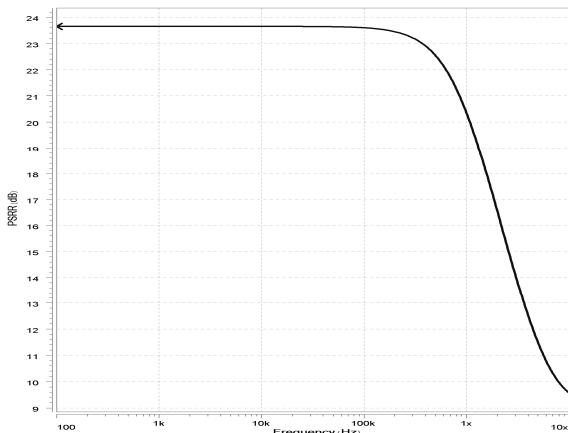
$$Q = \sqrt{\frac{G_{m2}G_{m4}}{G_{m3}^2} \frac{C_1}{C_2}} \quad (11)$$

فیلتر مرتبه دوم را می‌توان با به کارگیری روابط (۸) تا (۱۱) طراحی نمود. از رابطه (۱۰) ملاحظه می‌شود که فرکانس قطع فیلتر را می‌توان هم با خازن ثابت و هم با  $G_m$  ثابت تغییر داد. در روش خازن ثابت، خازن بار ثابت نگه داشته شده و  $G_m$  تغییر داده می‌شود تا فرکانس قطع فیلتر تغییر یابد. اما در روش  $G_m$  ثابت،  $G_m$  ثابت نگه داشته شده و مقدار خازن بار تغییر داده می‌شود تا فرکانس قطع فیلتر تغییر کند. در مرجع [۱۶] پیشنهاد شده که روش خازن ثابت برای تحقق فیلترهای قابل تنظیم مناسب می‌باشد. به همین دلیل، در این مقاله از رویکرد خازن ثابت برای تحقق فیلتر استفاده خواهیم نمود. فرکانس قطع فیلتر  $C-G_m$  به نسبت  $C/G_m$  بستگی دارد. تراسانایی OTA پیشنهادی را می‌توان با تغییر دادن ولتاژهای بایاس  $V_{bp}$  و  $V_{bn}$  تغییر داد.

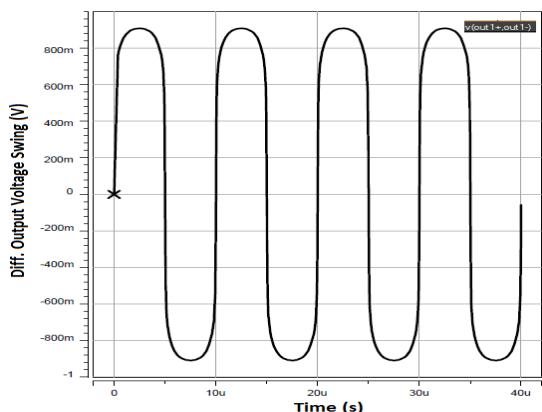


شکل (۷): نمودار FFT تقویت کننده پیشنهادی  
Fig. (7): The FFT plot of the proposed OTA

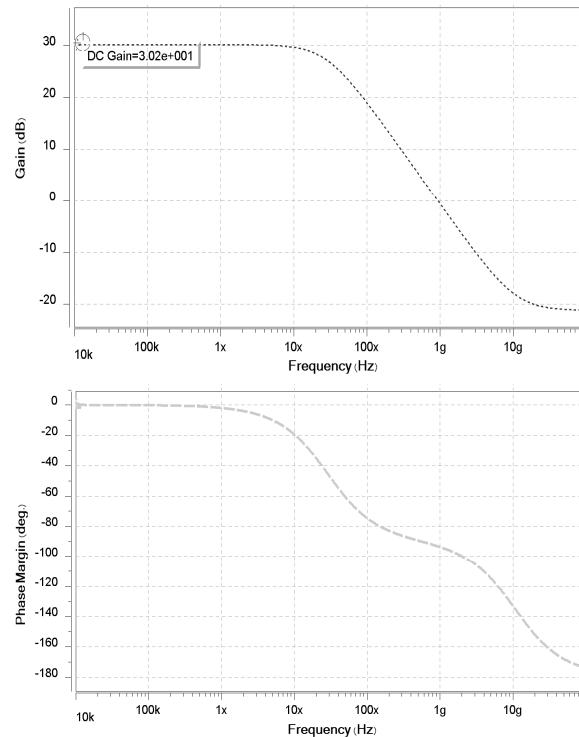
نسبت حذف اثر تغذیه (PSRR) در شکل (۸) برای OTA پیشنهادی به ازای  $Z \leq 0.5 \text{ pF}$  خازن خروجی می‌باشد) نشان داده شده است. از شکل (۸)، ملاحظه می‌گردد که کل برای فرکانس‌های پایین ۲۳.۶ dB می‌باشد.



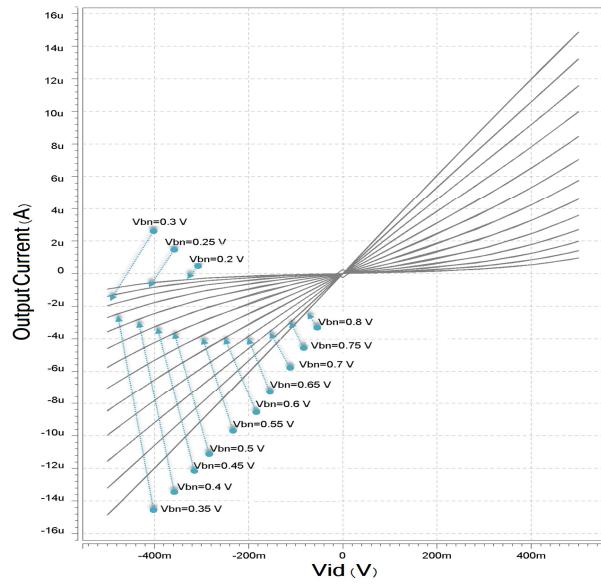
شکل (۸): PSRR بر حسب فرکانس برای  $Z \leq 0.5 \text{ pF}$   
Fig. (8): PSRR of the proposed OTA for  $Z \leq 0.5 \text{ pF}$



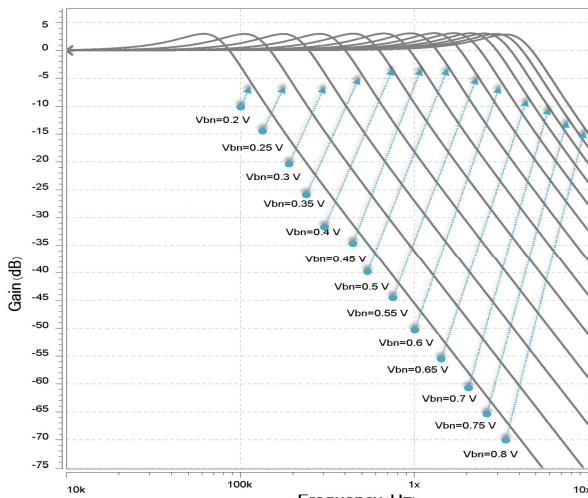
شکل (۹): سوئینگ تفاضلی ولتاژ خروجی OTA پیشنهادی  
Fig. (9): Differential output voltage swing of the proposed OTA



شکل (۵): پاسخ فرکانسی OTA پیشنهادی  
Fig. (5): AC response of the proposed OTA



شکل (۶): مشخصه ولتاژ جریان OTA پیشنهادی  
Fig. (6): V-I characteristics of the proposed OTA



شکل (۱۰): تنظیم فرکانس قطع فیلتر  $G_m$ -C مرتبه دوم برای پاسخ پایین گذر

Fig. (10): Frequency tuning of the proposed 2-order  $G_m$ -C filter for low-pass response

در جدول (۲) عملکرد فیلتر شبیه سازی شده به طور خلاصه آورده شده و با کارهای قبلی مقایسه شده است. فیلتر طراحی شده با نرم افزار Cadence Virtuoso XL (IC5141) چینش شده و تصویر آن در شکل (۱۱) نشان داده شده است. این فیلتر مساحت  $535 \times 192 \mu\text{m}^2$  از سیلیکون را مصرف می کند.

به منظور نشان دادن عملکرد OTA پیشنهادی، فیلتر  $G_m$ -C مرتبه دوم نشان داده شده در شکل (۴) در تکنولوژی مشابه و ولتاژ تغذیه برابر طراحی شد. مقادیر خازنهای  $C_1$  و  $C_2$  به ترتیب برابر  $2.7\text{pF}$  و  $1.35\text{pF}$  می باشند. هنگامی که تمامی ترازهایها برابر بوده و با جریان یکسانی باشند،  $Q=0.7$  به دست می آید. شکل (۱۰) تنظیم پذیری فیلتر  $G_m$ -C مرتبه دوم را برای پاسخ پایین گذر نشان می دهد. از شکل (۱۰) ملاحظه می شود که با تغییر دادن  $V_{bp}$  و  $V_{bn}$  فرکانس قطع فیلتر از  $100 \text{ KHz}$  تا  $5.6 \text{ MHz}$  تغییر می کند.

## ۵- نتیجه گیری

در این مقاله یک OTA ولتاژ پایین و توان پایین بر اساس وارونگرهای FGMOS پیشنهاد شده است. طرح جدید امکان تنظیم پذیری وسیع، عملکرد ولتاژ پایین و پهنای باند بالا با ولتاژ تغذیه ثابت را امکان پذیر می کند. OTA پیشنهادی در تحقق فیلترهای قابل تنظیم به ولتاژ تغذیه متغیری برای تنظیم نمودن فیلتر نیاز نداشته و برای کاربردهای ولتاژ پایین بسیار مناسب می باشد. مناسب بودن OTA پیشنهادی با طراحی یک فیلتر زمان پیوسته  $G_m$ -C مرتبه دوم یک ولت مورد ارزیابی قرار گرفت و پاسخ فرکانسی آن از  $100 \text{ KHz}$  تا  $5.6 \text{ MHz}$  تنظیم گردید که برای کاربردهای بی سیم مناسب می باشد. ماکریمم توان مصرفی فیلتر طراحی شده از شبیه سازی ها  $W = 160 \mu\text{m}$  به دست آمد.

کارایی OTA پیشنهادی از طریق شبیه سازی ثابت شده و به طور خلاصه در جدول (۱) نشان داده شده است. اگر OTA پیشنهادی را با مرجع [۱۱] مقایسه نماییم چندین مزیت را برای OTA پیشنهادی ملاحظه خواهیم نمود:

- (۱) تنظیم OTA به وسیله ولتاژهای بایاس وارونگرهای FGMOS انجام شده و ولتاژ تغذیه همواره ثابت باقی می ماند.
- (۲) ولتاژ خروجی مد مشترک و مقاومت خروجی به وسیله ولتاژهای بایاس وارونگرهای FGMOS با یک ولتاژ تغذیه ثابت صورت می گیرد.
- (۳) سوئینگ ولتاژ ورودی به صورت rail-to-rail می باشد.
- (۴) توان مصرفی کمیته شده است.

علیرغم ویژگی های جالب OTA پیشنهادی چند عیب برای آن می توان شمرد که عبارتند از:

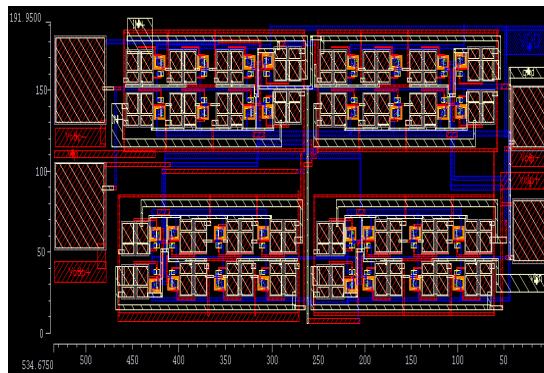
- (۱) به دلیل مقسمهای خازنی در وارونگرهای FGMOS، ترازهای پهنای باند، نسبت حذف اثر تغذیه و ماکریمم فرکانس قطع دست یافتنی فیلتر کاهش یافته اند.
- (۲) به دلیل خازنهای پارازیتی مرتبط با خازنهای ورودی poly II-poly I پهنای باند نیز کاهش می اید.

با این همه برای کاربردهای فرکانس پایین و ولتاژ پایین، OTA پیشنهادی گزینه بسیار مناسبی است و مزایای آن به معاییش ارجحیت دارد. در مقایسه با مرجع [۱۱]، OTA پیشنهادی با ولتاژ تغذیه کمتر، فرکانس بهره واحد بالا، سوئینگ ولتاژ خروجی بیشتر، خطیتگی بهتر و توان مصرفی کمتری را عرضه می کند.

Table (1): Simulation results of the proposed programmable OTA and comparison with previous works

جدول (۱): نتایج شبیه سازی OTA قابل تنظیم پیشنهادی و مقایسه

Characteristics	[11]	[18]	Proposed
Technology	$0.35\mu\text{m}$ CMOS	$0.35\mu\text{m}$ CMOS	$0.18\mu\text{m}$ CMOS
Supply Voltage	2.5 V	3.3 V	1.0 V
DC Gain (dB)	31.3	29.3	30.2
UGF (MHz)	3560	28.97	942
Phase Margin	$77^\circ$	$82.8^\circ$	$86.7^\circ$
CMRR (dB) @ 100 KHz	31	35.19	29.5
PSRR (dB) @ 10 KHz	37.45	68.6	23.6
Output Swing (V)	2.27	0.88	0.89
THD	@ $1V_{P-P}$ -46 dB	@ $0.3V_{P-P}$ -40 dB	@ $0.5V_{P-P}$ -40 dB
Total input noise (nV/ $\sqrt{\text{Hz}}$ )	85	-	44
Power ( $\mu\text{W}$ )	800	44.53	40



شکل (۱۱): چیتاش فیلتر طراحی شده  
Fig. (11): Layout of the designed  $G_m-C$  filter

Table (2): Simulation results of the designed  $G_m-C$  filter and comparison with previous works

جدول (۲): نتایج فیلتر طراحی شده و مقایسه با کارهای قبلی

	[11]	[18]	[19]	[22]	[25]	This work
Technology	0.35 $\mu$ m CMOS	0.35 $\mu$ m CMOS	0.18 $\mu$ m CMOS	0.5 $\mu$ m CMOS	0.13 $\mu$ m CMOS	0.18 $\mu$ m CMOS
Supply Voltage (V)	2.5	3.3	$\pm 1.8$	$\pm 1.65$	0.5	1.0
Power Consumption ( $\mu$ W)	3990	178	> 313	4620	332	160
Frequency Tuning (MHz)	2.25-3.5	0.01-2.8	10-300	0.2 -1.5	0.97 -5.1	0.1-5.6
Tuning Range	< 2	> 200	30	7.5	>5	> 50
THD	-	@ 0.3V <sub>P-P</sub> -40 dB	@ 0.188V <sub>P-P</sub> -40 dB	@ 1V <sub>P-P</sub> -55 dB	@ 51.75mV <sub>P-P</sub> -40 dB	@ 500mV <sub>P-P</sub> -40 dB
Total input noise ( $\mu$ V/ $\sqrt{Hz}$ )	-	0.113	0.02	185	0.027	0.197
Filter Order	2	2	2	3	3	2
Die Area ( $mm^2$ )	-	0.154	-	2.22	-	0.102

### References

- [1] S. Szczepanski, J. Jakusz, R.A. Schaumann, "Linear fully balanced CMOS OTA for VHF filtering applications", IEEE Trans. on Circuits and Sys.-II: Analog and Digital Signal Processing, Vol. 44, No. 3, pp.174–187, 1997.
- [2] M.H. Voornal, H. Veenstra, "Tunable high-frequency Gm-C filters", IEEE Journal of Solid-State Circuits, Vol. 35, No.8, pp.1097–1108, 2000.
- [3] B. Nauta, "Analog CMOS filters for very high frequencies", Norwell, MA: Kluwer Academic, 1993.
- [4] H. Liu,A.I. Karsilayan, "A high frequency band pass continuous-time filter with automatic frequency and Q-factor tuning", Proceeding of the IEEE/ISCAS, Vol.1, pp.328–331, 2001.
- [5] X. Zhang, E.I. Ei-Masry,"A novel CMOS OTA based on body-driven MOSFETs and its applications in OTA-C filters", IEEE Trans. on Circuits and Sys. I: Fundamental Theory and Applications, Vol. 54, pp.1204–1212, 2007.
- [6] B. Nauta, "A CMOS transconductance-C filter technique for very high frequencies", IEEE Journal of Solid-State Circuits, Vol. 27, No. 2, pp. 142–153, 1992.
- [7] T. Lee, H. Pan, "A low-voltage CMOS transconductor for VHF continuous-time filters", Proceedings of the IEEE/ISCAS, Vol. 1, pp.213-216, 1997.
- [8] P. Andereani, S. Mattisson, "On the use of Nauta's transconductor in low-frequency CMOS gm-C bandpass filters", IEEE Journal of Solid-State Circuits, Vol. 37, No. 2, pp. 114-124, 2000.
- [9] F. Munoz, A. Torralba, R.G. Carvajal, J. Tombs, J. Ramieez – Angulo, "Floating-gate-based tunable CMOS low voltage linear transconductor and its application to HF  $g_m$ -C filter design", IEEE Trans. on Circuits and Sys. II, Vol. 48, No. 1, pp. 106-110, 2001.
- [10] S. Ramasany, B.A. Venkataramani, "A low power reconfigurable analog baseband block for software defined radio", Journal of Signal Processing System, Vol. 62, No. 2, pp. 131–144, 2011.
- [11] H. Barthelemy, S. Meill, J. Gaubert, N. Dehaese, S. Bourdel, "OTA based on CMOS inverter and application in the design of tunable bandpass filter", Analog Integrated Circuits and Signal Processing, Vol. 57, No.2, pp. 169-178, 2008.
- [12] T.Y.Lo, C.C. Hung, "A 1 GHz equiripple low-pass filter with a high-speed automatic tuning scheme", IEEE Trans. on Very Large Scale Integration (VLSI) Systems, Vol. 19, No. 2, pp. 175-181, 2011.
- [13] E. Sanches-Sinencio, A.G. Andreou,"Low –voltage /low-power integrated circuits and systems: Low-voltage mixed-signal circuits", New York: IEEE Press, 1999.

- [14] E. Rodriguez-Villegas, "Low voltage and low power analog and digital design with the floating gate MOS transistor (FGMOS)", London: IET, 2006.
- [15] E. Rodriguez-Villegas, H. Barnes, "Solution to the trapped charge in FGMOS transistors", Electronics Letters, Vol. 39, No.19, pp. 1416–1417, 2003.
- [16] S. Pavan, Y.P. Tsividis, K. Nagaraj, "Widely programmable high-frequency continuous-time filters in digital CMOS technology", IEEE Journal of Solid-State Circuits, Vol. 35, pp. 503-511, 2000.
- [17] B. Razavi, "Design of analog CMOS integrated circuits", New York: McGraw-Hill, 2001.
- [18] A. Pirmohammadi, M.H. Zarifi, "A low power tunable Gm-C filter based on double CMOS inverters in  $0.35 \mu m$ ", Analog Integrated Circuits and Signal Processing, Vol. 71, No. 3, p. 473-479, 2012.
- [19] S. Kumaravel, A. Gupta, B. Venkataramani, "VLSI implementation of Gm-C filter using modified Nauta OTA with double CMOS pair", Recent Advances in Intelligent Computational Systems (RAICS), pp. 216 – 220, 2011.
- [20] J. Sobhi, Z.D. Koozehkanani,A.B. Rahin, A. Tahmasebi, "A new OTA based on FGMOS inverters for low voltage and low power applications", Proceeding of the International Conference on Circuit and Signal Processing, Shanghai, China,Dec. 2010.
- [21] J. Sobhi, Z.D. Koozehkanani,A.B. Rahin, "A low voltage and low power programmable continuous-time filter based on FGMOS inverters", Proceeding of the International Conference on Circuit and Signal Processing, Shanghai, China, Dec. 2010.
- [22] C. Garcia-Alberdi, A.J. Lopez-Martin, L. Acosta, R.G. Carvajal, J. Ramirez-Angulo,"Tunable class AB CMOS Gm-C filter based on quasi-floating gate techniques", Circuits and Systems I: Regular Papers, IEEE Trans. on, Vol.60, No.5, pp.1300,1309, May 2013.
- [23] E. Rodriguez-Villegas, A. Yufera, A. Rueda, "A 1.25-V micropower Gm-C filter based on FGMOS transistors operating in weak inversion", IEEE Journal of Solid-State Circuits, Vol.39, No.1, pp.100, 111, Jan. 2004.
- [24] J.M. Carrillo, J.F. Duque-Carrillo, G. Torelli, "1-V continuously tunable CMOS bulk-driven transconductor for Gm-C filters", Proceeding of the IEEE/ISCAS, pp.896-899, 2008.
- [25] R. Arya, G. Soulis, S. Vlassis, C. Psychalinos, "A 0.5 V 3<sup>rd</sup>-order tunable gm-C filter", Radio Engineering, 22(1), 174–178, 2013.