

Design of a Low Power Temperature Sensor Based on Sub-Threshold Performance of Carbon Nanotube Transistors with an Inaccuracy of 1.5°C for the range of -30 to 125°C**Sayed Mohammad Ali Zanjani^{1,2}, Assistant Professor, Masoumeh Aalipour^{1,2}, M.Sc., Mostafa Parvizi^{1,2}, M.Sc.**¹Department of Electrical Engineering- Najafabad Branch, Islamic Azad University, Najafabad, Iran²Smart Microgrid Research Center- Najafabad Branch, Islamic Azad University, Najafabad, Iran
sma_zanjani@pel.iaun.ac.ir, m.aalipur87@gmail.com, mostafa_parvizi@sel.iaun.ac.ir**Abstract**

In this paper, a new temperature sensor based on the performance of carbon nanotube transistors in the subthreshold region is designed and simulated which leads to reduction of power consumption. Also, a differential amplifier is used in the output of the sensor and in order to keep the values of gain and common mode level voltage due to temperature changes, a method has been proposed that can compensate for these parameters variation due to temperature variation in the range of -30 °C to +125 °C. The proposed temperature sensor with its amplifier can be used as a system on the chip surface for temperature monitoring and control. The proposed temperature sensor in the CNTFET carbon nanotube field effect transistor technology with a supply voltage of 0.5 V in the sub-threshold area is simulated by HSPICE software with a 32nm CNT model. The simulation results show that at proposed circuits can measure the temperature in range of -30 °C to +125 °C linearly with a sensitivity of 1 mV/°C and consumes only 123 nW at room temperature. Also, the error measured at 125 °C is about 2.5 mV, which means an error of 1.25 °C at this temperature.

Keywords: carbon nanotube field effect transistor, low power, sub- threshold, temperature sensor**Received:** 4 May 2021**Revised:** 9 July 2021**Accepted:** 22 August 2021**Corresponding Author:** Dr. Sayed Mohammad Ali Zanjani

<https://dorl.net/dor/20.1001.1.23223871.1401.13.50.7.8>

مقاله پژوهشی

طراحی حس‌گر دمای کم توان مبتنی بر عملکرد زیرآستانه ترانزیستورهای نانولوله کربنی با خطای ۱/۵ درجه سانتی‌گراد برای محدوده ۳۰- تا ۱۲۵ درجه سانتی‌گراد

سید محمدعلی زنجانی^{۱،۲}، استادیار، معصومه عالی‌پور^{۱،۲}، دانش‌آموخته کارشناسی ارشد، مصطفی پرویزی^{۱،۲}، دانش-آموخته کارشناسی ارشد

۱- دانشکده مهندسی برق- واحد نجف‌آباد، دانشگاه آزاد اسلامی، نجف‌آباد، ایران
۲- مرکز تحقیقات ریزشبکه‌های هوشمند- واحد نجف‌آباد، دانشگاه آزاد اسلامی، نجف‌آباد، ایران
sma_zanjani@pel.iaun.ac.ir, m.aalipur87@gmail.com, mostafa_parvizi@sel.iaun.ac.ir

چکیده: در این مقاله، یک حس‌گر دمای جدید مبتنی بر عملکرد ترانزیستورهای نانولوله کربنی در ناحیه زیرآستانه طراحی و شبیه‌سازی شده است که باعث کاهش چشم‌گیر توان مصرفی می‌شود. در خروجی از یک تقویت‌کننده تفاضلی استفاده شده و جهت ثابت ماندن مقادیر بهره و سطح مد مشترک در اثر تغییرات دما، روشی پیشنهادی می‌تواند به جبران‌سازی این تغییرات ناشی از تغییرات دمایی در محدوده ۳۰- الی ۱۲۵+ درجه سانتی‌گراد پاسخ دهد. حس‌گر دمایی به همراه تقویت‌کننده آن می‌تواند به صورت یک سیستم بر روی سطح تراشه برای مانیتورینگ و کنترل دما استفاده گردد. همچنین در فناوری ترانزیستور اثر میدان نانولوله کربنی (CNTFET) با ولتاژ تغذیه ۰/۵ ولت در ناحیه زیرآستانه توسط نرم‌افزار HSPICE توسط مدل نانوکربنی (CNT) ۳۲ نانومتر شبیه‌سازی شده است. نتایج شبیه‌سازی نشان می‌دهد که در دماهای ۳۰- تا ۱۲۵ درجه سانتی‌گراد به صورت خطی و با حساسیت یک میلی‌ولت بر درجه، دما را اندازه‌گیری می‌کند و در دمای اتاق تنها ۱۲۳ نانو وات توان مصرف می‌نماید. همچنین خطای اندازه‌گیری شده در دمای ۱۲۵ درجه سانتی‌گراد حدود ۲/۵ میلی-ولت است که به معنی خطای ۱/۲۵ درجه سانتی‌گراد در این دما است.

کلمات کلیدی: حس‌گر دما، ترانزیستور اثر میدان نانولوله کربنی، کم توان، زیر آستانه

تاریخ ارسال مقاله: ۱۴۰۰/۲/۱۴

تاریخ بازنگری مقاله: ۱۴۰۰/۴/۱۸

تاریخ پذیرش مقاله: ۱۴۰۰/۵/۳۱

نام نویسنده‌ی مسئول: دکتر سید محمدعلی زنجانی

نشانی نویسنده‌ی مسئول: نجف‌آباد- بلوار دانشگاه- دانشگاه آزاد اسلامی واحد نجف‌آباد- دانشکده مهندسی برق

۱- مقدمه

حس گرهای دمای مجتمع شده به صورت یک مدار مجتمع (سامانه روی تراشه^۱) یا بخشی از آن بوده، نسبت به حس گرهای مجزا و غیرالکترونیکی مزایایی همچون فضای اشغالی کم، هزینه ساخت کمتر، سادگی در ارتباط با دیگر مدارهای الکترونیکی و قابلیت نظارت بر دما را دارند [۱-۳]. امروزه طراحی حس گرهای مدار مجتمع یک روش شناخته شده برای اندازه گیری، ردیابی و کنترل دما است که در بسیاری از مطالعات قبلی توسط ترانزیستورهای دوقطبی طراحی و پیاده سازی شده است. در ترانزیستورهای پیوندی دوقطبی (BJT) ولتاژ پیوند بیس-امیتر تابعی از ولتاژ حرارتی (V_T) است و طراحان بر این اساس حس گر دمای خودشان را طراحی می کنند [۴-۶]. حس گرهای دمای مبتنی بر ترانزیستورهای BJT دارای دقت خوبی هستند ولی در مقایسه با ترانزیستورهای CMOS پیچیدگی مدار را بالا می برند و توان مصرفی بالایی دارند [۶-۹]. با پیشرفت فناوری ترانزیستورهای CMOS و با توجه به برتری این ترانزیستورها نسبت به ترانزیستورهای BJT، طراحی مدارهای مجتمع مبتنی بر ترانزیستورهای CMOS انجام شد و از این رو محققان در طراحی حس گرهای دما روی تراشه از فناوری اکسید فلز نیمه هادی مکمل (CMOS) استفاده می کنند [۹-۱۱]. به منظور کاهش سطح تراشه و توان مصرفی، ترانزیستورهای مبتنی بر فناوری MOS کوچک تر شدند، اما با کاهش ولتاژ تغذیه و ابعاد ترانزیستورهای MOS، ولتاژ آستانه آن ها به نسبت کمتری کاهش می یابد [۱۲-۱۴]. همچنین جریان نشتی در ترانزیستورهای کانال کوتاه، قابلیت اطمینان آن ها را کاهش داده است. لذا جای گزین های دیگری برای ماسفت ها پیشنهاد شده است [۱۵-۱۸].

با بهره گیری از فناوری نانو می توان معایبی همچون: افزایش دمای ترانزیستورها، تخلیه ی بار الکتریکی، تونل زنی الکترونی و همچنین ایجاد جریان های مخرب را در ترانزیستورهای سیلیکونی کوچک شده، بهبود بخشید [۱۹-۲۲]. ترانزیستورهای اثر میدان نانو لوله کربنی^۲ (CNTFETs) گزینه مناسبی برای طراحی معرفی شده اند و در بسیاری از مدارهای آنالوگ [۱۴-۱۲] و دیجیتال [۲۰-۱۵] از این ترانزیستورها استفاده شده است. در سال های اخیر، با پیشرفت فناوری و تحقق مدل های ریاضی و فیزیکی این ترانزیستورها [۲۴-۲۲]، دانش استفاده از این فناوری به مراحل ساخت و تولید تراشه رسیده است. لذا این نانو لوله های کربنی (CNTs) اهمیت خود را به عنوان حس گرهایی برای تشخیص مواد شیمیایی، دما، فشار و جریان سیال به دست آورده اند. پیشرفت در فرآیند ساخت، تشکیل حس گر CNT در بستر سیلیکونی را ساده کرده و فرصتی برای ترکیب حس گر مبتنی بر CNT با مدارهای یکپارچه برای تولید یک سامانه روی تراشه (SOC) را فراهم می کند که شامل حس گر، مدار واسطه و مدار اندازه گیری در یک مدار مجتمع است. به عنوان مثال در مرجع [۲۱] حس گر مبتنی بر فناوری نانو لوله های کربنی طراحی شده است که در محدوده دمایی ۱۵ تا ۵۵ درجه سانتی گراد عمل می کند و برای اندازه گیری دمای بدن انسان طراحی شده و قدرت تفکیک آن ۰/۵ درجه سانتی گراد است. عدم دقت این حس گر ± 1 درجه سانتی گراد گزارش شده و به ازای هر یک درجه سانتی گراد، خروجی حس گر ۲۰/۲ میلی ولت کاهش می یابد. توان مصرفی مدار در ولتاژ تغذیه ۰/۶ ولت بین ۱۴۴ تا ۳۰۰ نانو وات گزارش شده است. در این مقاله، یک حس گر جدید که در ساختار هسته اصلی خود تنها از پنج ترانزیستور نانو لوله کربنی استفاده می کند، پیشنهاد شده و به منظور افزایش دقت اندازه گیری از هفت هسته اصلی حس گر بهره برده شده است که در این شرایط تعداد ترانزیستورهای مدار حس گر به ۲۹ عدد می رسد. به این ترتیب چون خروجی مدار به ازای استفاده از تنها یک هسته اصلی برای هر درجه سانتی گراد حدود ۱۴۲/۸ میکرو ولت تغییر می کرد، با موازی شدن هفت شاخه، خروجی به یک میلی ولت افزایش یافته است. در ادامه ساختار مقاله به این شرح است. در بخش ۲ مقدمه ای بر ساختار و عملکرد حس گرهای نیم رسانای دما آورده شده است. در بخش ۳ طرز کار مدار پیشنهادی شامل حس گر و تقویت کننده شرح داده شده است. در بخش ۴ نتایج شبیه سازی آورده شده و با سایر مدارهای [۲۱، ۲۵-۳۱] مقایسه شده است. در نهایت، جمع بندی در بخش ۵ بیان شده است.

۲- حسگرهای نیمه هادی دما

در ساخت این نوع از حس گرهای دما، از تغییرات جریان نشتی^۳ یا جریان اشباع معکوس نیمه هادی ها بر اثر تغییرات حرارتی استفاده می شود [۱-۲]. پارامترهای اساسی در یک حس گر دمای نیمه هادی عبارتند از: محدوده عملکرد، خطی بودن خروجی، مساحت اشغالی حس گر و توان مصرفی آن.

معمولاً محدوده دمایی حس‌گرهای آنالوگ و دیجیتال در بازه دماهای ۵۰- تا ۱۵۰ درجه سانتی‌گراد قرار می‌گیرند ولی در عموم کاربردهای دمای درون تراشه‌ای ۰ تا ۱۰۰ درجه سانتی‌گراد کافی و استاندارد به نظر می‌رسد. نکته‌ای که باید مد نظر داشت این است که کاهش محدوده دمایی حس‌گر می‌تواند به بهبود قدرت تفکیک‌پذیری^۴ آن کمک کند [۳]. ضمناً میزان انحراف دمای اندازه‌گیری‌شده از دمای واقعی، رابطه مستقیم با دقت اندازه‌گیری حس‌گر دارد [۴]. البته تغییرات ولتاژ تغذیه نیز باعث تغییر خطای اندازه‌گیری حس‌گر می‌شود [۴-۱]. در کاربردهای درون تراشه‌ای، تعداد زیادی حس‌گر درون یک ریزپردازنده تعبیه می‌شوند. از این رو حس‌گر دما باید از حداقل مساحت اشغالی برخوردار باشد. از عوامل کاهش مساحت حس‌گر می‌توان کوچک شدن مقیاس فناوری و کاهش تعداد عناصر منطقی را نام برد. در صورتی که هنگام طراحی بدون در نظر گرفتن لزوم کاهش توان، سعی بر کاهش مساحت حس‌گر شود، چگالی توان در واحد سطح به صورت قابل ملاحظه‌ای افزایش می‌یابد که این امر خود می‌تواند خطای خودگرمایی^۵ را به همراه داشته باشد [۷-۴]. در کاربردهای درون تراشه‌ای مصرف توان باید حداقل و در رنج چند میکرو وات باشد. از عوامل مؤثر بر مصرف توان می‌توان تعداد عناصر منطقی، نرخ نمونه‌برداری از دما و دمای کارکرد را نام برد. عناصر اصلی مدارهای حس‌گر دمای نیمه‌هادی عبارتند از: حس‌گر دیود سیلیکونی، حس‌گر مبتنی بر ترانزیستور دوقطبی و حس‌گر دما مبتنی بر ترانزیستور اثر میدان.

در حس‌گر دیود سیلیکونی ولتاژ بایاس مستقیم در محدوده ۵۰۰ الی ۷۰۰ میلی‌ولت قرار دارد که قابلیت عملکرد در دمای ۵۰- تا ۱۵۰+ درجه سلسیوس را داراست. ضریب دمایی یک دیود در بایاس مستقیم ۲- تا ۲/۵- میلی‌ولت بر سلسیوس است. این در حالی است که حس‌گر مبتنی بر ترانزیستور دوقطبی، متکی بر دو ترانزیستور BJT است که با جریان‌های متفاوت راه‌اندازی می‌شوند. این ترانزیستورها می‌توانند ولتاژ یا جریان متناسب با دمای مطلق^۶ (PTAT) را تولید کنند [۲۸]. این ولتاژ و یا جریان باید توسط یک مبدل آنالوگ به دیجیتال به کدهای دیجیتالی تبدیل شود. برای دستیابی به قدرت تفکیک قابل قبول به یک ADC حداقل ۱۰ بیتی نیاز است که این امر مصرف توان بالا و مساحت اشغالی بزرگی را در تراشه به همراه دارد. به همین خاطر، حس‌گرهای دمای مبتنی بر مبدل آنالوگ به دیجیتال (ADC) برای کاربردهای مجتمع با ابعاد بزرگ VLSI و نصب درون تراشه مناسب نیستند. همچنین توان استاتیکی لازم برای بایاس کردن ترانزیستورهای دوقطبی، روش‌های مورد استفاده برای بهبود اثرات غیرایده‌آل و نیاز به ایجاد یک ولتاژ مرجع که مقدار آن مستقل از دما باشد، باعث می‌شود توان مصرفی این‌گونه مبدل‌ها قابل توجه باشد [۹]. مهم‌ترین ویژگی مثبت این حس‌گرها دقت بالای آن‌ها و بزرگ‌ترین مشکل این حس‌گرها توان مصرفی بالای آن‌ها است. بهترین حس‌گرهای BJT گزارش‌شده، دارای خطایی در حدود چند دهم درجه سلسیوس در محدوده دمایی وسیع هستند [۲۸].

در نسل جدید حس‌گرهای دما از مشخصه ترانزیستور اثر میدان در ناحیه زیرآستانه استفاده می‌شود. مصرف توان پایین، مساحت اشغال شده کمتر این حس‌گرها، سازگاری بیشتر آن‌ها با پردازش دیجیتال و مقیاس‌پذیری باعث شده که در سال‌های اخیر تمرکز اصلی محققان بر روی این حس‌گرها باشد [۲۷-۲۵]؛ هرچند مشکل اساسی این حس‌گرها در مقایسه با نمونه‌های دوقطبی، دقت پایین‌تر آن‌ها است. این امر از غیرخطی بودن مشخصه ترانزیستورهای ماسفت با تغییرات دما ناشی می‌شود که به نوبه خود نیاز به تعداد نقاط کالیبراسیون بیشتر داشته و افزایش هزینه‌های ساخت را در پی خواهد داشت [۳۱-۲۸].

۳- ساختار حس‌گر پیشنهادی

با نوشتن جریان عبوری یک ترانزیستور NMOS که در ناحیه زیر آستانه بایاس شده است، می‌توان متوجه شد که جریان درین ترانزیستور در ناحیه زیرآستانه، به دما و ولتاژ حرارتی وابسته است. رابطه (۱) مقدار جریان یک ترانزیستور NMOS در ناحیه زیرآستانه را نشان می‌دهد [۲۶].

$$I_D = KI_0 \exp\left(\frac{V_{GS} - V_{TH}}{\eta V_T}\right) \times (1 - \exp\left(-\frac{V_{DS}}{V_T}\right)) \quad (1)$$

و جریان ناشی از حرارت (I_0) برابر است با:

$$I_0 = \mu C_{ox} (\eta - 1) \times V_T^2 \quad (2)$$

در روابط بالا، K نسبت عرض به طول ترانزیستور یا W/L است. μ قابلیت حرکت الکترون ها، V_{TH} ولتاژ آستانه ترانزیستور، V_T ولتاژ حرارتی، C_{ox} خازن گیت-اکسید و η شیب ناحیه زیرآستانه نامیده می شوند [۲۶].
برای ولتاژهای درین-سورس بزرگ، جریان زیرآستانه تقریباً مستقل از ولتاژ درین-سورس است و رابطه (۲) به صورت زیر خلاصه می شود [۲۶].

$$I_D = KI_0 \exp\left(\frac{V_{GS} - V_{TH}}{\eta V_T}\right) \quad (3)$$

به این ترتیب ولتاژ گیت-سورس یک ترانزیستور NMOS را می توان به صورت رابطه (۴) بیان کرد:

$$V_{GS} = \eta V_T \ln\left(\frac{I_D}{KI_0}\right) + V_{TH} \quad (4)$$

مشخص است ولتاژ گیت-سورس در ناحیه زیرآستانه به ولتاژ حرارتی وابسته است. مطابق رابطه (۵) ولتاژ آستانه ترانزیستور نیز به دما وابسته است.

$$V_{TH} = V_{TH0} - 2 \times V_T \ln\left(\frac{n}{n_i}\right) \quad (5)$$

V_{TH0} معرف ولتاژ آستانه در دمای صفر مطلق است. n و n_i به ترتیب چگالی حامل های ناخالصی و چگالی ذاتی هستند. ولتاژ حرارتی V_T نیز از رابطه (۶) به دست خواهد آمد که در آن K_B ثابت بولتزمن، T دمای مطلق و q بار الکترون هستند.

$$V_T = \frac{K_B T}{q} \quad (6)$$

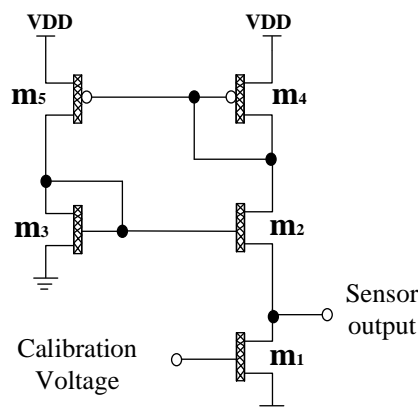
برای یک ترانزیستور نانولوله کربنی در ناحیه زیرآستانه، در رابطه های (۴) و (۵) از E_g به جای V_{TH} استفاده می شود. همچنین طبق رابطه (۷) انرژی باند برای عبور حامل نیز به دما وابسته است [۱۳].

$$E_g = 1.76 \times K_B T \quad (7)$$

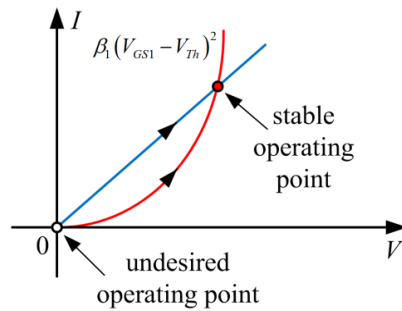
باتوجه به رابطه های فوق، برای طراحی یک حس گر، نیاز به طراحی مداری است که ولتاژ یا جریان خروجی حس گر، تابعی از ولتاژ گیت-سورس باشد که خود، به دما وابسته است.

شکل (۱) مدار پیشنهاد شده برای حس گر دما را نشان می دهد. ترانزیستورهای m_2 تا m_5 نقش منبع جریان بایاس سر خود را دارند. جریان تولیدی در این آینه جریان، به دما و ولتاژ منبع تغذیه وابسته نیست؛ چرا که ترانزیستورهای m_2 تا m_5 در فیدبک مثبت هستند. اگر جریان m_5 افزایش یابد، آنگاه باید جریان m_2 افزایش یابد و بالعکس. این فیدبک مثبت توسط منبع تغذیه و ترانزیستور m_1 محدود می گردد. شکل (۲) نشان می دهد که جریان مدار، پس از شروع به کار افزایش یافته و ثابت می شود. به عنوان نمونه ولتاژ خروجی در فناوری CNTFET برابر خواهد بود با:

$$V_{out} = V_{DS1} = V_{GS3} - V_{GS2} \quad (8)$$



شکل (۱): مدار حس گر پیشنهاد شده در فناوری CNTFET
Figure (1): Proposed sensor circuit in CNTFET technology



شکل (۲): عملکرد مدار آینه جریان فییدبک مثبت

Figure (2): The performance of current mirror circuit with positive feedback

$$V_{out} = V_{DS1} = \eta V_T \ln\left(\frac{I_{D3}}{KI_0}\right) + V_{TH3} - \eta V_T \ln\left(\frac{I_{D2}}{KI_0}\right) - V_{TH2} \quad (9)$$

اگر ولتاژ آستانه $m2$ و $m3$ برابر باشد، می‌توان نوشت:

$$V_{out} = V_{DS1} = \eta V_T \ln\left(\frac{I_{D3}}{I_{D2}}\right) \quad (10)$$

به‌منظور داشتن تغییرات وسیع و افزایش حساسیت ولتاژ خروجی با تغییرات کم دما، لازم است ابعاد ترانزیستور (تعداد نانولوله‌های کربنی) $m3$ بیشتر از $m2$ باشد. اگر داشته باشیم:

$$\left(\frac{W}{L}\right)_3 = K \left(\frac{W}{L}\right)_2 \quad (11)$$

آنگاه رابطه (۹) به‌صورت زیر ساده خواهد شد:

$$V_{out} = V_{DS1} = \eta V_T \ln(K) \quad (12)$$

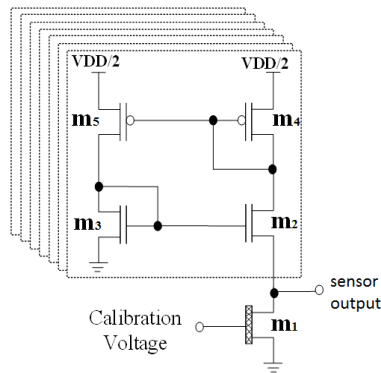
به این صورت ولتاژ خروجی مدار حس‌گر پیشنهاد شده تابعی از دما (ولتاژ حرارتی V_T) است. قابل ذکر است برای تغییرات وسیع مقدار ولتاژ خروجی و افزایش حساسیت ولتاژ خروجی، لازم است K به اندازه کافی بزرگ (مثلاً برابر ۱۰) باشد. ضمناً در ترانزیستورهای CNTFET برای آن‌که ولتاژ آستانه دو ترانزیستور $m2$ و $m3$ برابر باشد، مطابق رابطه (۱۴) باید قطر نانولوله‌ها (D_{CNT}) برابر باشد و در نتیجه، مطابق رابطه (۱۵) بردار کایرال (m,n) هر دو ترانزیستور مشابه باشد تا قطر نانولوله‌ها برابر شوند. به‌منظور تفکیک انواع نانولوله‌ها و برای شناسایی آن‌ها، فاکتوری به نام کایرالیته، که نشان‌دهنده وضعیت ظاهری آنها است، تعریف می‌شود [۱۲، ۱۳].

$$V_{TH} \approx \frac{0.42}{D_{CNT}} \quad (13)$$

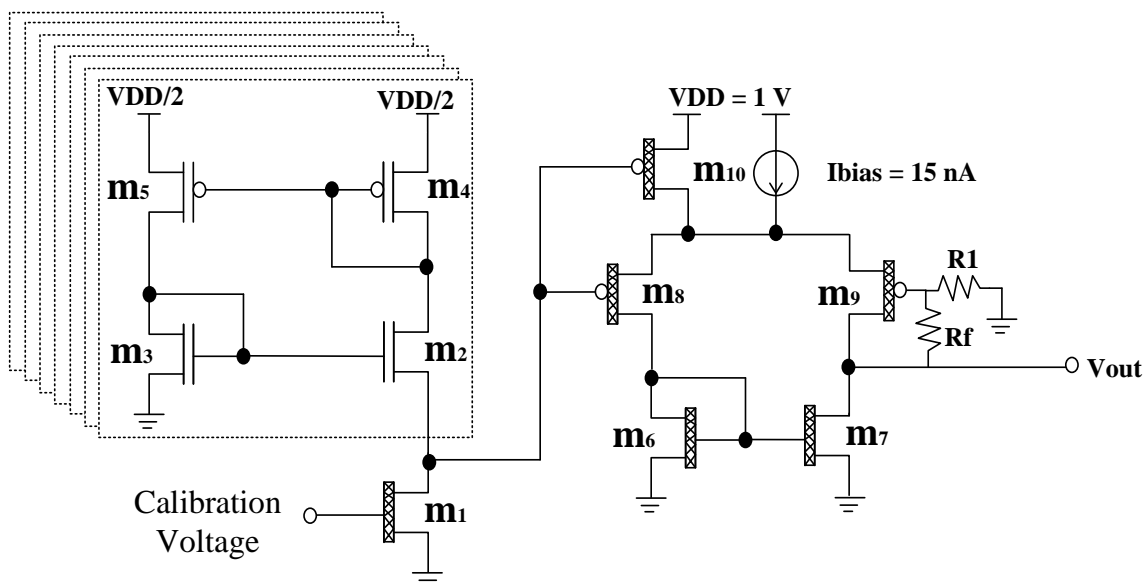
$$D_{CNT} = 0.0783 \sqrt{m^2 + n^2 + mn} \quad (14)$$

$$V_{out} = V_{DS1} = \eta V_T \ln\left(\frac{N_3}{N_2}\right) \quad (15)$$

به‌منظور افزایش ولتاژ خروجی حس‌گر طراحی شده پنج ترانزیستوری از $142/8$ میکروولت به 1 میلی‌ولت، مدار حس‌گر به‌صورت شکل (۳) اجرا می‌شود. به این ترتیب می‌توان با 7 بار تکرار هسته اصلی که منجر به افزایش تعداد ترانزیستورهای مدار به 29 عدد می‌شود، به خروجی مطلوب دست یافت. همچنین شکل (۴) کل مدار حس‌گر و تقویت‌کننده را نشان می‌دهد. مدار تقویت‌کننده تفاضلی به صورت یک تقویت‌کننده ناوارون‌گر اجرا شده است. ترانزیستور $m10$ نقش جبران‌ساز تغییرات دما بر روی عملکرد تقویت‌کننده را دارد. این ترانزیستور که گیت آن توسط خروجی حس‌گر کنترل می‌گردد طوری طراحی می‌گردد تا بتواند حداکثر مقدار 5 نانو آمپر جریان به مدار تزریق کند. عملکرد این ترانزیستور مشابه مدار فییدبک مد مشترک می‌تواند سطح DC خروجی تقویت‌کننده را ثابت نگاه‌دارد. از طرفی تغییرات بهره ولتاژ ناشی از تغییرات دما، در تقویت‌کننده حلقه باز، ما را به سمت تقویت‌کننده‌های حلقه بسته سوق می‌دهد. همان‌طور که در شکل (۴) مشخص است، مقاومت‌های ورودی و فییدبک (R_f و R_i) میزان بهره را تعیین می‌کنند. به این صورت وابستگی بهره مدار به دما از بین می‌رود.



شکل (۳): افزایش حساسیت حس گر به تغییرات دما
Figure (3): Increase in sensor sensitivity to temperature variation



شکل (۴): مدار تقویت کننده و حس گر مناسب برای تراشه سازی
Figure (4): Amplifier and appropriate sensor circuit for chip-making

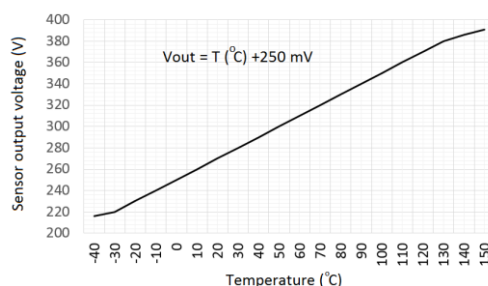
۴- نتایج شبیه سازی

به منظور تایید روابط بالا در عملکرد مدار حس گر پیشنهادی، شبیه سازی توسط فناوری ۳۲ نانومتر CNT در نرم افزار HSPICE انجام شده است. در فناوری CNTFET اعداد بردار کایرال همه ترانزیستورها ۰ و ۱۹ انتخاب شده است تا طبق رابطه (۱۴) قطر نانولوله ها به صورت تقریبی برابر با ۱/۵ نانومتر و مطابق رابطه (۱۳) ولتاژ آستانه هر ترانزیستور برابر با ۲۸۰ میلی ولت شود. تعداد نانولوله های کربنی طبق جدول (۱) انتخاب شده است. این تعداد نانولوله ها در راستای عملکرد صحیح و کاهش توان مصرفی مدار با روش سعی و خطا به دست آمده است. مدار حس گر پیشنهاد شده با ولتاژ تغذیه ۰/۵ ولت در نرم افزار HSPICE با موازی کردن ۱۰ منبع جریان با یکدیگر شبیه سازی شده است. ولتاژ خروجی حس گر در دمای ۲۵ درجه سانتی گراد در ۲۷۵ میلی ولت تنظیم شده است. همچنین ولتاژ کالیبره مدار ۰/۲۵ ولت انتخاب شده است تا m1 در ناحیه زیر آستانه عمل نماید. شکل (۵) تغییرات ولتاژ خروجی به ازای تغییرات دما از ۴۰- تا ۱۵۰+ درجه سانتی گراد را نشان می دهد. واضح است که مدار حس گر پیشنهاد شده با حساسیت یک میلی ولت بر درجه سانتی گراد می تواند به صورت کاملاً خطی از دمای ۳۰- درجه سانتی گراد تا ۱۲۵+ درجه سانتی گراد عمل نماید.

جدول (۱): تعداد نانولوله‌های کربنی ترانزیستورهای مدار حس گر پیشنهادی

Table (1): The number of Nano Tubes for CNFETs in proposed sensor circuit

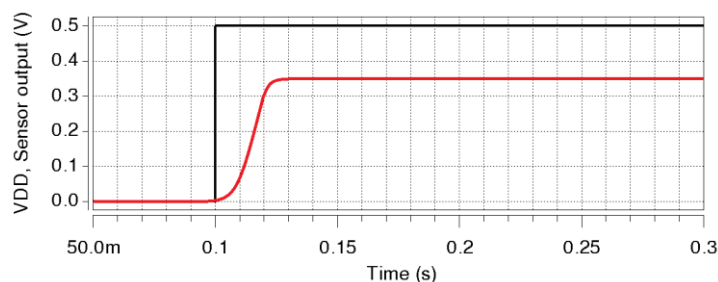
ترانزیستور	m1	m2	m3	m4	m5
تعداد نانولوله‌ها	۳	۳	۱۵	۳	۳



شکل (۵): تغییرات ولتاژ خروجی حس گر به‌ازای تغییرات دما

Figure (5): The variations of sensor output voltage due to temperature variations

به‌منظور بررسی سرعت عملکرد حس گر، در دمای ۱۰۰ درجه سانتی‌گراد منبع تغذیه مدار، به‌صورت یک سیگنال پله به حس گر اعمال شده است. مطابق شکل (۶) ولتاژ خروجی حس گر بعد از حدود ۲۲ میلی‌ثانیه به مقدار نهایی خود رسیده است.



شکل (۶): پاسخ زمانی مدار حس گر پیشنهادی در فناوری CNT

Figure (6): The time domain response of proposed sensor circuit in CNT technology

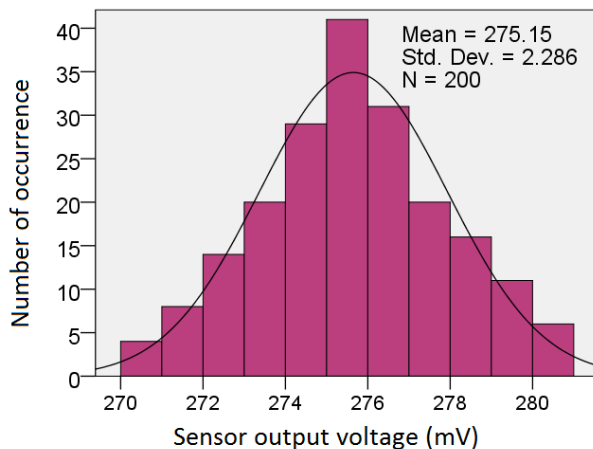
مطابق جدول (۲) مدار حس گر پیشنهاد شده در دمای ۲۷ درجه سانتی‌گراد به اندازه ۱۲۳/۴۳ نانو وات در دمای ۱۲۵ درجه سانتی‌گراد مقدار ۱/۸۴ میکرو وات توان مصرفی دارد. توان مصرفی حس گر پیشنهادی به‌ازای هفت شاخه موازی شده در دماهای مختلف، در جدول (۲) آورده شده است، به‌عبارتی هسته اصلی ۵ ترانزیستوری حدود یک هفتم توان مصرفی گزارش شده در جدول (۲) را مصرف می‌کند. کار در ناحیه زیرآستانه و ولتاژ تغذیه ۰/۵ ولت، عوامل اصلی کاهش توان مصرفی مدار حس گر است. به‌منظور بررسی رفتار حس گر دمای پیشنهادی پس از تراشه‌سازی، مقدار تغییرات فاصله نانولوله‌ها از ۱۰ تا ۳۰ نانومتر تحت تحلیل مونت-کارلو قرار گرفته است. می‌دانیم ولتاژ خروجی حس گر به‌ازای فاصله (استاندارد) نانولوله‌ها ۲۰ نانومتر در دمای ۲۵ درجه سانتی‌گراد ۲۷۵ میلی‌ولت است. شکل (۷) نتیجه تحلیل مونت-کارلو به‌ازای ۲۰۰ بار اجرا درحالی که تا $\pm 50\%$ درصد اجازه تغییر به فاصله نانولوله‌ها داده شده است را نشان می‌دهد. همچنین شکل (۸) نتیجه تحلیل مونت-کارلو را برای حساسیت خروجی حس گر در دمای ۵۰ درجه سانتی‌گراد به‌ازای ۲۰۰ بار اجرا نشان می‌دهد. واضح است که این نتایج، مقاومت نسبی مدار پیشنهادی به تغییر پارامترهایی مانند فاصله نانولوله‌های مجاور را نشان می‌دهد.

جدول (۲): توان مصرفی حس گر دما به‌ازای تغییرات دمایی

Table (2): The temperature sensor circuit power consumption due to Temperature variations

دما (درجه سانتی‌گراد)	-۲۵	۰	۲۵	۵۰	۷۵	۱۰۰	۱۲۵
توان (نانو وات)	۱۳/۸۲	۶۴/۲۱	۱۲۳/۴۳	۳۲۱/۲۸	۸۴۱/۶۵	۱۱۳۹	۱۸۴۶

برای هر یک از ترانزیستورهای مدار تقویت کننده، تعداد نانولوله های کربنی مطابق آنچه در جدول (۳) نشان داده شده است، انتخاب شده است.

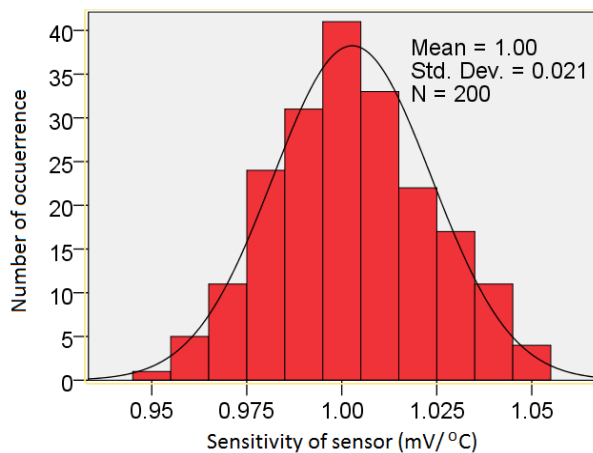


شکل (۷): تحلیل مونت-کارلو ولتاژ خروجی حس گر در دمای ۲۵ درجه سانتی گراد
Figure (7): Monte Carlo analysis for output voltage of the sensor in 25 °C

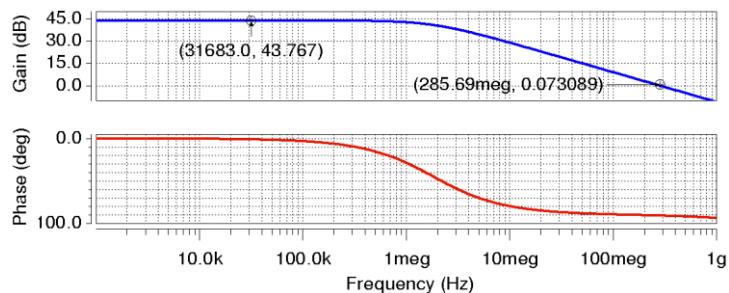
جدول (۳): تعداد نانولوله های کربنی ترانزیستورهای مدار تقویت کننده

Table (3): The number of Nano Tubes for CNFETs in the amplifier circuit

ترانزیستور	m6	m7	m8	M9
تعداد نانولوله ها	۳	۱۲	۳	۳



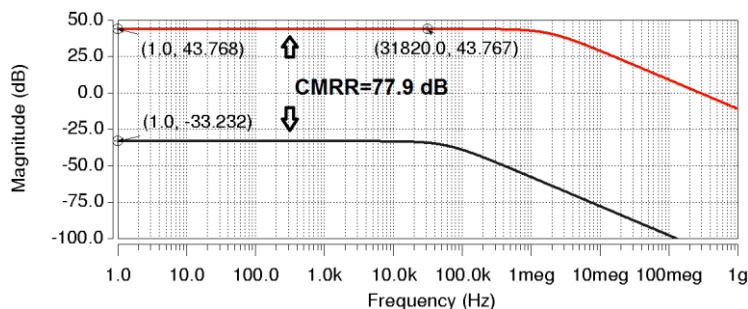
شکل (۸): تحلیل مونت-کارلوی حساسیت خروجی حس گر در دمای ۵۰ درجه سانتی گراد
Figure (8): Monte Carlo analysis for the sensor output sensitivity in 50 °C



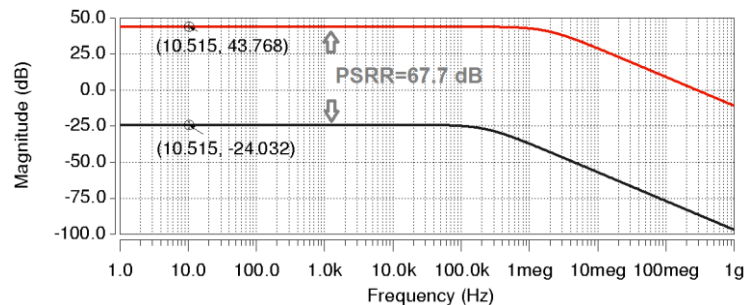
شکل (۹): نمودارهای بهره و فاز در تقویت کننده مبتنی بر CNFET
Figure (9): Gain & Phase graphs in CNFET based amplifier

در این شرایط، ولتاژ DC گره خروجی بر روی مقدار نصف ولتاژ تغذیه یعنی 0.25 ولت تنظیم شده است. نمودار بهره و فاز این تقویت‌کننده به‌ازای خازن بار 2 پیکوفاراد در خروجی در شکل (۹) نشان داده شده است. بر اساس شبیه‌سازی‌های HSPICE مدار تقویت‌کننده در حالی که تنها 20 نانو وات توان مصرف می‌کند، بهره فرکانس پایینی به اندازه $43.7/7$ دسی‌بل و پهنای باند بهره واحد 286 مگاهرتز دارد. از آنجایی که مدار تقویت‌کننده به‌صورت یک طبقه است، مشکل حاشیه فاز و ناپایداری ایجاد نخواهد شد و مدار 90 درجه حاشیه فاز دارد. از آنجایی که، مدار تقویت‌کننده، سیگنال خروجی یک حس‌گر را تقویت می‌نماید، لازم است تا نسبت رد مد مشترک و نسبت رد منبع تغذیه در آن بزرگ باشد. همچنین، نویز ارجاع شده به ورودی آن کم باشد. شکل (۱۰) نمودار نسبت رد مد مشترک و شکل (۱۱) نمودار نسبت رد منبع تغذیه را در مدار تقویت‌کننده نشان می‌دهد. بر اساس این شبیه‌سازی‌ها، تقویت‌کننده متداول CNTFET دارای $77/9$ دسی‌بل نسبت رد مد مشترک و $67/7$ دسی‌بل نسبت رد منبع تغذیه است. نویز ارجاع شده به ورودی تقویت‌کننده در فرکانس 1 هرتز برابر با $1/7$ nV/ $\sqrt{\text{Hz}}$ و در فرکانس 2 هرتز برابر $1/27$ nV/ $\sqrt{\text{Hz}}$ است.

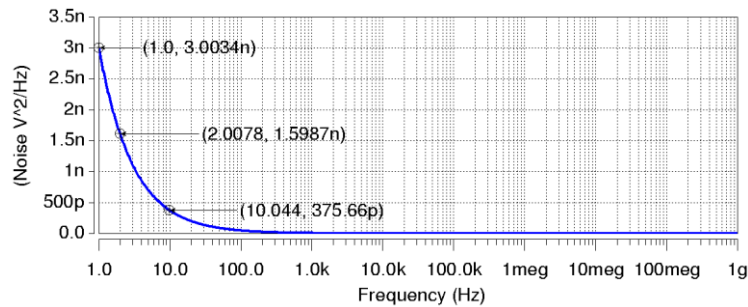
چون مدار حس‌گر و تقویت‌کننده بر روی یک تراشه قرار می‌گیرند، لازم است تا تغییرات ولتاژ سطح DC خروجی ناشی از تغییرات دما در نظر گرفته شود. در دمای 25 درجه مقدار ولتاژ DC خروجی بر روی نصف ولتاژ تغذیه تنظیم شده است که البته مقدار دقیق آن $50.0/6$ میلی‌ولت است یعنی مدار در خروجی 0.16 میلی‌ولت از مقدار ایده‌آل خود انحراف دارد. شکل (۱۳) مقدار ولتاژ DC خروجی تقویت‌کننده متداول را در محدوده دمایی حس‌گر نشان می‌دهد. به‌طوری که با افزایش دما، از -50 تا $+150$ درجه سانتی‌گراد، ولتاژ خروجی و آفست خروجی تقویت‌کننده تا 20 میلی‌ولت افزایش غیرخطی می‌یابد. در مدار تقویت‌کننده، ترانزیستور $m10$ به‌منظور جبران سطح DC خروجی به تقویت‌کننده متداول اضافه شده است. در دمای محیط، جریان تقویت‌کننده، 20 نانو آمپر است. در واقع در دمای محیط ولتاژ خروجی حس‌گر 275 میلی‌ولت بوده و سبب روشن شدن ترانزیستور می‌شود.



شکل (۱۰): نمودار نسبت رد مد مشترک در مدار تقویت‌کننده متداول
Figure (10): Common Mode Rejection Ratio in conventional amplifier

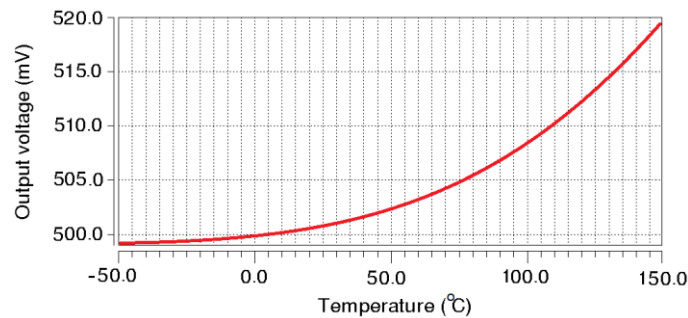


شکل (۱۱): نمودار نسبت رد منبع تغذیه در مدار تقویت‌کننده متداول
Figure (11): Power Supply Rejection Ratio in conventional amplifier



شکل (۱۲): نویز ارجاع شده به ورودی برای تقویت کننده

Figure (12): Input Referred Noise for amplifier



شکل (۱۳): افزایش ولتاژ DC خروجی تقویت کننده با افزایش دما بدون ترانزیستور m10

Figure (13): The increase in the amplifier output DC voltage due to temperature growth without the M10

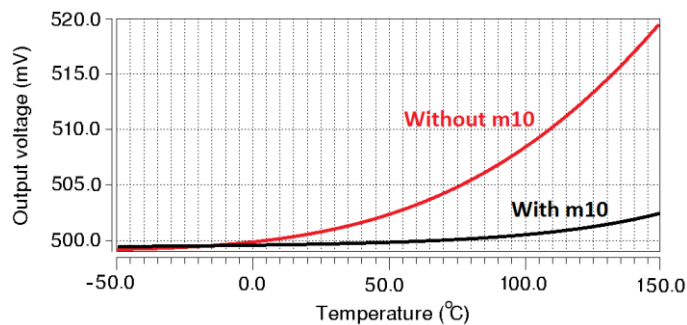
هر چه دمای محیط افزایش یابد، ولتاژ خروجی حس گر افزایش یافته و بنابراین ترانزیستور m10 رو به خاموش شدن می رود و جریان عبوری از آن کاهش می یابد. این کاهش جریان، سبب کاهش ولتاژ DC خروجی می شود. این تکنیک، برگرفته از عملیاتی است که مدار فیدبک مد مشترک انجام می دهد. شکل (۱۴) نشان می دهد که تغییرات ولتاژ آفست خروجی تقویت کننده با مدار اصلاح شده از ۲۰ میلی ولت به ۲/۵ میلی ولت رسیده است. مدار تقویت کننده حلقه بسته غیر معکوس بهره ثابت برابر با رابطه (۱۶) است.

$$A_V = \frac{V_{out}}{V_{in}} = 1 + \frac{R_f}{R_1} \quad (16)$$

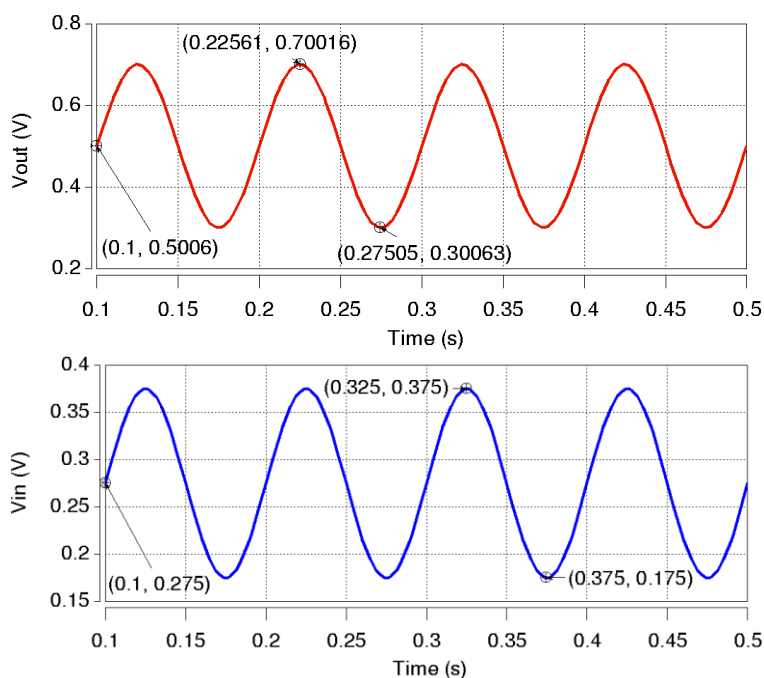
در این مدار، با توجه به اینکه دامنه حداکثر نوسانات خروجی تقویت کننده به کمتر از ولتاژ تغذیه (کمتر از ۱ ولت) محدود می شود، و همین طور مقدار حداکثر ولتاژ خروجی حس گر در دمای ۱۲۵ درجه سانتی گراد برابر با ۳۷۵ میلی ولت است، بنابراین نمی توان نسبت R_f به R_1 را بیشتر از ۱ انتخاب نمود. در این شرایط بهره تقویت کننده برابر با ۲ خواهد بود و خروجی تقویت کننده برابر با ۷۵۰ میلی ولت خواهد شد. بنابراین محدود کننده بهره مدار، ولتاژ تغذیه تقویت کننده خواهد بود.

شکل (۱۵) پاسخ زمانی مدار تقویت کننده حلقه بسته با بهره ۲ را نشان می دهد. سیگنال سینوسی ۱۰ هرتز با سطح DC یا مشترک ۲۷۵ میلی ولت (معادل ولتاژ خروجی حس گر در دمای محیط) با دامنه نوسانات ۱۰۰ میلی ولت که در مجموع برابر با ۳۷۵ میلی ولت است (معادل ولتاژ خروجی حس گر در دمای ۱۲۵ درجه سانتی گراد) به ورودی تقویت کننده اعمال شده است. سیگنال خروجی اولاً دارای سطح مد مشترک ۵۰۰/۶ میلی ولت است که برابر با نیمی از منبع تغذیه است. ثانیاً عمل تقویت کننده به خوبی انجام شده و دامنه نوسانات به ۲۰۰ میلی ولت در خروجی رسیده است که به معنی دو برابر شدن نوسانات ورودی است. قابل ذکر است این تحلیل در دمای ۲۵ درجه سانتی گراد انجام شده است.

به عنوان یک نتیجه گیری کلی، دو پارامتر مهم تقویت کننده، یعنی ولتاژ DC خروجی و بهره مدار که تحت تاثیر دما به اندازه زیادی تغییر می کنند، در تقویت کننده پیشنهادی تا حد زیادی کنترل شده است. به منظور مقایسه نتایج مدار پیشنهاد شده با برخی از کارهای قبلی جدول (۴) ارائه شده است. با توجه به انتخاب ولتاژ تغذیه یک ولتی برای مدار تقویت کننده و جریان ۲۰ نانوآمپری آن، توان مصرفی مدار تقویت کننده ۲۰ نانو وات در دمای محیط است.



شکل (۱۴): کنترل ولتاژ DC خروجی تقویت‌کننده ناشی از تغییرات دما به کمک ترانزیستور m10
Figure (14): The control of amplifier output DC voltage due to temperature variations with the M10



شکل (۱۵): سیگنال‌های ورودی و خروجی تقویت‌کننده حلقه بسته در دمای ۲۵ درجه سانتی‌گراد
Figure (15): The input and output signals of the closed loop amplifier in 25 °C

جدول (۴): مقایسه بین نتایج به‌دست آمده از شبیه‌سازی مدار حس‌گر پیشنهاد شده با سایر مطالعات قبلی

Table (4): Comparison between the proposed sensor circuit simulation results and previous works

پارامتر	[۲۱]	[۲۵]	[۲۶]	[۲۷]	[۲۸]	[۲۹]	[۳۰]	[۳۱]	مدار پیشنهادی
گره (نانومتر) و نوع فناوری	۳۲ CNTFET	۹۰ CMOS	۱۸۰ CMOS	۹۰ CMOS	۱۶۰ BJT	۵۵ CMOS	۱۸۰ CMOS	۶۵ CMOS	۳۲ CNTFET
ولتاژ تغذیه (ولت)	۰/۶	۰/۶	۰/۶	۱	۱/۵	۱	۱/۴	۱	۰/۵
محدوده دمایی (درجه سانتی‌گراد)	+۱۵ تا +۵۵	-۳۰ تا +۱۵۰	+۱۰ تا +۱۲۰	+۵۰ تا +۱۵۰	-۵۵ تا +۱۲۵	-۳۰ تا ۱۰۰	-۴۵ تا ۸۵	-۵۵ تا ۱۲۵	-۳۰ تا +۱۲۵
خطا (درجه سانتی-گراد)	-۱ تا +۱	-۱ تا +۰/۷	-۲ تا +۲	-۱ تا +۰/۸	-۰/۱۵ تا +۰/۱۵	-۰/۶ تا +۰/۶	-۱/۵ تا +۱/۵	-۰/۲۵ تا +۰/۲۵	-۰/۲ تا +۱/۲۵
توان مصرفی (نانو وات)	۳۰۰ تا ۱۴۴	۶۰	۷	۲۵۰۰	۵۱۰۰	۱۲/۳	-	-	۱۲۳

این درحالی است که هسته ۵ ترانزیستوری کمتر از ۱۸ نانوات مصرف می‌کند و مدار کامل شامل حس گر با هفت هسته موازی شده و مدار تقویت کننده حدود ۱۲۳ نانوات توان مصرف می‌کند. بنابراین می‌توان گفت به‌ازای هر شاخه موازی شده حدود ۱۸ نانوات توان به مدار تحمیل می‌گردد. علاوه بر آن، تقویت کننده طراحی شده برای این حس گر نیز ۲۰ نانوات به کل توان مدار اضافه می‌نماید. لازم به ذکر است که نتایج کارهای قبلی مبتنی بر شبیه‌سازی و طراحی جانمایی^۸ بوده است. ضمناً در هیچ یک از مراجع موجود طراحی سنسور با ترانزیستور اثر میدان نانولوله کربنی انجام نشده که این از نوآوری‌های طرح پیشنهادی است.

۶- نتیجه‌گیری

در این مقاله، یک حس گر دمایی جدید با قابلیت مجتمع‌سازی پیشنهاد شده است. مدار حس گر پیشنهادی با استفاده از فناوری ترانزیستورهای ۳۲ نانومتر CNFET و ولتاژ تغذیه ۰/۵ ولت شبیه‌سازی شد. نتایج شبیه‌سازی نشان داد که حس گر پیشنهادی می‌تواند در بازه دمایی ۳۰- تا ۱۲۵+ درجه سانتی‌گراد به‌صورت خطی و با حساسیت ۱ میلی‌ولت بر درجه سانتی‌گراد عمل کند. همچنین یک مدار تقویت کننده تفاضلی متداول حلقه باز توسط ترانزیستورهای CNTFET شبیه‌سازی شد و اثر تغییر دما بر پارامترهای بهره و سطح DC خروجی نشان داده شد. به‌منظور ثابت ماندن بهره در دماهای مختلف، مدار تقویت کننده به‌صورت غیرمعکوس حلقه بسته اجرا شد. همچنین به‌منظور ثابت بودن ولتاژ DC خروجی، بر روی منبع جریان تقویت کننده کنترل قابل قبولی صورت گرفت. نتایج شبیه‌سازی مدار کامل حس گر و تقویت کننده نشان می‌دهد مدار به خوبی می‌تواند در بازه دمایی ۳۰- تا ۱۲۵+ درجه سانتی‌گراد عمل نماید، بهره ثابت باشد و ولتاژ خروجی تقویت کننده متناسب با دما و ولتاژ خروجی حس گر باشد. حداکثر انحراف ولتاژ خروجی کل مدار ۲/۵ میلی‌ولت و در دمای ۱۲۵ درجه سانتی‌گراد است و از آن جایی که بهره تقویت کننده برابر ۲ است، این انحراف به معنی حداکثر ۱/۲۵ درجه سانتی‌گراد خطای اندازه‌گیری است.

مراجع

- [1] A. Bakker, J.H. Huigsing, "Micropower CMOS temperature sensor with digital output", IEEE Journal of Solid-State Circuits, vol. 31, no. 7, pp. 933-937, July 1996 (doi: 10.1109/4.508205).
- [2] V. Szekely, C. Marta, Z. Kohari, M. Rencz, "CMOS sensors for on-line thermal monitoring of VLSI circuits", IEEE Trans. on Very Large Scale Integration (VLSI) Systems, vol. 5, no. 3, pp. 270-276, Sept. 1997 (doi: 10.1109/92.609869)
- [3] M. Tuthill, "A switched-current, switched-capacitor temperature sensor in 0.6 um CMOS", IEEE Journal of Solid-State Circuits, vol. 33, no. 7, pp.1117-1122, July 1998 (doi: 10.1109/4.701277).
- [4] S. Chakraborty, A. Pandey, S.K. Saw, V. Nath, "A 1.37nW CMOS temperature sensor with sensing range of -25°C to 65°C", Proceeding of the IEEE/GCCT, pp. 246-249, Thuckalay, India, April 2015 (doi: 10.1109/GCCT.2015.7342660).
- [5] G. Wang, G.C.M. Meijer, "The temperature characteristics of bipolar transistors fabricated in CMOS technology", Sensors and Actuators A: Physical, vol. 87, no. 1-2, pp. 81-89, Dec. 2000 (doi:10.1016/S0924-4247(00)00460-X).
- [6] G.C.M. Meijer, G. Wang, F. Fruett, "Temperature sensors and voltage references, implemented in CMOS technology", IEEE sensors Journal, vol. 1, no. 3, pp. 225-234, Oct. 2001 (doi: 10.1109/JSEN.2001.954835).
- [7] M.A. Pertijs, P. Niederkorn, A. Xu, M. McKillop, B. Bakker, J.H. Huijsing, "A CMOS smart temperature sensor with a 3σ inaccuracy of 0.5 °C from -50 to 120 °C", IEEE Journal of Solid-State Circuits, vol. 40, no. 2, pp. 454-461, 2005.
- [8] M. Sasaki, M. Ikeda, K. Asada, "A temperature sensor with an inaccuracy of -1/0.8 °C using 90-nm 1-V CMOS for online thermal monitoring of VLSI circuits", IEEE Trans. on Semiconductor Manufacturing, vol. 21, no. 2, pp. 201-208, May. 2008 (doi: 10.1109/TSM.2008.2000424).
- [9] P. Chen, C.C. Chen, Y.H. Peng, K.M. Wang, Y.S. Wang, "A time-domain SAR smart temperature sensor with curvature compensation and a 3σ inaccuracy of -0.4 °C to +0.6 °C over a 0 °C to 90 °C range", IEEE Journal on Solid-State Circuits, vol. 45, no. 3, pp. 600-609, 2010 (doi: 10.1109/JSSC.2010.2040658).
- [10] D. Parsad, V. Nath, "An ultra-low power high-performance CMOS temperature sensor with an inaccuracy of -0.3 °C/ + 0.1 °C for aerospace applications", Microsystem Technologies vol. 24, no. 3, pp. 1553-1558, Oct. 2018 (doi: 10.1007/s00542-017-3564-9).

- [11] A. Bakker, J. Huijsing, "High-accuracy CMOS smart temperature sensors", 1st edn. Springer, Science Business Media, Boston, 2000.
- [12] H. Mahmoodian, M. Dolatshahi, "An energy-efficient sample-and-hold circuit in CNTFET technology for high-speed applications", *Analog Integrated Circuits Signal Processing*, vol. 103, pp. 209–221. Mar. 2020 (doi: 10.1007/s10470-020-01607-y).
- [13] S.M.A. Zanjani, M. Dousti, M. Dolatshahi, "A new low-power, universal, multi-mode Gm-C filter in CNTFET technology", *Microelectronics Journal*, vol. 90 no. 8, pp. 342-352, Aug. 2019 (doi: 10.1016/j.mejo.2019.01.003).
- [14] S.M.A. Zanjani, M. Parvizi, "Design and simulation of a bulk driven operational transconductance amplifier based on CNTFET technology", *Journal of Intelligent Procedures in Electrical Technology*, vol. 12 no. 45, pp. 65-76, May 2021 (dor: 20.1001.1.23223871.1400.12.1.5.1).
- [15] N. Dehabadi, R. Faghieh Mirzaee, "Ternary DCVS half adder with built-in boosters", *Journal of Intelligent Procedures in Electrical Technology*, vol. 11, no. 42, pp. 41-56, 2020.
- [16] A. Baghi Rahin, V. Baghi Rahin. "A new 2-input CNTFET-based XOR cell with ultra-low leakage power for low-voltage and low-power full adders", *Journal of Intelligent Procedures in Electrical Technology*, vol. 10, no. 37, pp.13-22, 2019.
- [17] K. Karami, S.M.A. Zanjani, M. Dolatshahi. "Design and simulation of 4 transistors and 2 memristors memory with the least power and power-delay product", *Journal of Intelligent Procedures in Electrical Technology*, vol. 12, no. 47, pp. 49-59, Dec. 2021 (dor: 20.1001.1.23223871.1400.12.3.4.4).
- [18] A. T. Mahani, P. Keshavarzian, "A novel energy-efficient and high-speed full adder using CNTFET", *Microelectronics Journal*, vol. 61, no. 1, pp. 79–88, 2017 (doi: 10.1016/j.mejo.2017.01.009).
- [19] F. Sharifi, A. Panahi, M. H. Moaiyeri, H. Sharifi, K. Navi, "High performance CNFET-based ternary full adders", *IETE Journal of Research*, vol. 64 no.1, pp. 108–115. Jan. 2018 (doi: 0.1080/03772063.2017.1338973).
- [20] P. Keshavarzian, R. Sarifkhani, "A novel CNTFET-based ternary full adder", *Circuits, Systems, and Signal Processing*, vol. 33, no. 3, pp.665–679, 2014 (doi: 10.1007/s00034-013-9672-6).
- [21] C. Zhu, A. Chortos, Y. Wang, R. Pfattner, T. Lei, A.C. Hinckley, I. Pochorovski, X. Yan, JW. To, JY. Oh, JB. Tok, "Stretchable temperature-sensing circuits with strain suppression based on carbon nanotube transistors", *Nature Electronics*, vol. 1, no. 3, pp.183-90, 2018 (doi: 10.1038/s41928-018-0041-0).
- [22] G. Almudever, A. Rubio, "Variability and reliability analysis of CNFET technology: Impact of manufacturing imperfections", *Microelectronics Reliability*, vol. 55, no. 2, pp. 358-366, Feb. 2015 (doi: 10.1016/j.microrel.2014.11.011).
- [23] D. Akinwande, J. Liang, S. Chong, Y. Nishi, H.S.P. Wong, "Analytical ballistic theory of carbon nanotube transistors: Experimental validation, device physics, parameter extraction, and performance projection", *Journal of Applied Physics*, vol. 104, no.12, pp. 1–7, Nov. 2008 (doi: 10.1063/1.3050345).
- [24] Y.B. Kim, Y.B. Kim, F. Lombardi, "A novel design methodology to optimize the speed and power of the CNTFET circuits", *Proceeding of the IEEE/MWSCAS*, pp. 1130-1133, Cancun, Mexico, Aug. 2009 (doi: 10.1109/MWSCAS.2009.5235967).
- [25] A. Pandey, V. Nath, "A CMOS temperature sensor and auto-zeroing circuit with inaccuracy of $-1/+0.7$ °C between -30 to 150 °C". *Microsystem Technologies*, vol. 23, pp. 4211–4218, 2017 (doi: 10.1007/s00542-016-2968-2).
- [26] A. Sahafi, J. Sobhi, Z.D. Koozehkanani, "Nano watt CMOS temperature sensor", *Analog Integrated Circuits and Signal Processing*, vol. 75, pp. 343–348 2013 (doi: 10.1007/s10470-013-0046-6).
- [27] M. Sasaki, M. Ikeda, K. Asada, "A temperature sensor with an inaccuracy of $-1/0.8$ °C using 90-nm 1-V CMOS for online thermal monitoring of VLSI circuits", *IEEE Trans. on Semiconductor Manufacturing*, vol. 21, no. 2, pp. 201-208, May 2008 (doi: 10.1109/TSM.2008.2000424).
- [28] K. Souri, Y. Chae, K.A.A. Makinwa, "A CMOS temperature sensor with a voltage-calibrated inaccuracy of $\pm 0.15^\circ\text{C}$ (3 sigma) from -55 °C to 125 °C", *IEEE Journal of Solid-State Circuits*, vol. 48, no. 1, pp. 292-301, Jan. 2013 (doi: 10.1109/JSSC.2012.2214831).
- [29] P. Zhang, H. Lu, "A $33.6\ \mu\text{m}^2$ $12.3\ \text{nW}$ self-biased differential temperature sensor for thermal field monitoring", *Analog Integr Circ Sig Process*, pp. 1-8, 2021 (doi: 10.1007/s10470-021-01837-8).
- [30] Y. Bao, W. Li, "A high-speed temperature sensor with low supply sensitivity for SoC thermal monitoring", *Journal of Circuits, Systems and Computers*, vol. 27, no. 7, Article Number: 1850116, June 2018 (doi: 10.1142/S0218126618501165).
- [31] M. Bashir, P. Rao, "A low power, miniature temperature sensor with one-point calibrated accuracy of $\pm 0.25^\circ\text{C}$ from -55 to 125°C in 65 nm CMOS process", *Analog Integrated Circuits and Signal Processing*, vol. 99, no. 2, pp. 311-23, May 2019 (doi: 10.1007/s10470-018-1278-2).

1. System on chip (SoC)
2. Carbon nano-tube field effect transistors
3. Leakage current
4. Resolution
5. Self-heating
6. Proportional to absolute temperature
7. Chiral vector
8. Layout