

طراحی و شبیه‌سازی تقویت‌کننده کم نویز باند باریک با توان مصرفی پایین در فناوری ۱۸۰ نانومتر CMOS

اسماعیل کریمی

(۱) کارشناس ارشد - شرکت صبا نجف‌آباد، نجف‌آباد، ایران

تاریخ پذیرش: ۱۳۹۸/۷/۲۴

تاریخ دریافت: ۱۳۹۷/۷/۷

خلاصه: در این مقاله، طراحی تقویت‌کننده کم نویز^۱ (LNA) با القاگر در سورس در فرکانس ۲/۴GHz ارائه شده است. فن‌آوری استفاده شده در طراحی این مقاله TSMC 0.18um CMOS است. ساختار کسکود باعث کاهش توان مصرفی در مدار می‌شود، از طرفی مزیت استفاده از ساختار کسکود، افزایش امپدانس خروجی در مدار است که این افزایش امپدانس، افزایش بهره مدار را به دنبال دارد. مدار ارائه‌شده یک تقویت‌کننده کم نویز کسکود شده با القاگر در سورس به همراه یک شبکه‌ی تطبیق امپدانس افزوده‌شده در ورودی و خروجی است که باعث شده تا عدد نویز و توان مصرفی به ترتیب برابر با ۱/۶dB و ۲/۱mW به‌دست آیند. افزودن شبکه تطبیق منجر به یک درجه آزادی بیشتر برای بهبود عدد نویز و توان مصرفی در مدار و از طرفی کاهش مساحت داخلی تراشه شده است. در المان‌های دیگری که به مدار اضافه شده است علاوه بر اینکه ملاحظات کاهش توان و عدد نویز در نظر گرفته شده است، باعث شده بهره مدار و ضریب انعکاس در ورودی در فرکانس موردنظر به‌ترتیب برابر با ۲۰dB و -۱۲dB به‌دست آیند.

کلمات کلیدی: تقویت‌کننده کم نویز، تطبیق امپدانس، بهره، نویز

Design and Simulation of a Low-Noise Low-Power Narrowband Amplifier in 180 nm CMOS Technology

Esmail Karimi⁽¹⁾

(1) MSc – Najafabad Saba Company, Najafabad, Iran

iaun.karimi@gmail.com

Abstract: In this paper, design of the low noise amplifier (LNA) with inductor at source in frequency of 2.4 GHz is presented. In the current study TSMC 0.18um CMOS technology is used. Cascode structure leads to power consumption reduction of the circuit; On the other hand, the advantage of using cascade structure is improving the output impedance that leads to rising the circuit. The circuit presented in the current study is a low noise amplifier cascoded with inductor in the source with impedance matching network added in the input and output that led to 1.6dB noise figure and power consumption of 2.1mw. Adding matching networks led to a more degree of freedom for improving noise figure and power consumption in circuit and also chip internal area. In the other elements that added to the circuit, power reduction and noise figure is considered. They led to 20dB and -12dB for desired frequency and reflection coefficient in the input circuit, respectively.

Index Terms: Low noise amplifier, matching network, gain, noise.

۱- مقدمه

تعداد مقالات فرستاده‌شده به کنفرانس بین‌المللی حالت‌جامد در زمینه بی‌سیم و RF از سال ۲۰۰۰ به بعد نشان از رشد فزاینده این صنعت در جهان بوده است [۱]. در این بین با ترکیب فناوری مجتمع با سیستم‌های بی‌سیم شاهد تلفن‌هایی که به راحتی با انگشتان عادی کار می‌کنند، سیستم‌های Wi-Fi، بلوتوث، ماهواره‌های خانگی و سیستم‌های شناسه RF هستیم که انسان امروزه به‌طور ملموس شاهد پیشرفت خیره‌کننده این صنعت است. در ابتدای شروع به کار تکنولوژی بی‌سیم مهندسان متخصص در زمینه مخابرات و الکترونیک چندان به عملی شدن این فناوری خوش‌بین نبودند، اما قابلیت‌هایی که در این فناوری بود باعث جذب کاربران به سمت این حوزه شد.

در چند سال گذشته شبکه‌های محلی بی‌سیم در سراسر جهان در منازل و اداره‌ها فراگیر شدند [۲]. تقویت‌کننده کم نویز از اصلی‌ترین بلوک‌ها در ساختار این سیستم‌ها است. تقویت‌کننده کم نویز مؤلفه‌ی اساسی زنجیره گیرنده-فرستنده است به‌طوری‌که عملکرد مناسب این زنجیره در گرو درست کار کردن این بلوک است. سیگنال آمده از آنتن دارای نویز بسیار بوده و از طرفی دامنه‌ی سیگنال ضعیف است. از این رو نیاز به طبقه‌ای است تا بتوان در گیرنده، سیگنال دریافتی را تقویت کرده و نویز آن را کاهش دهد. از طرفی نویز اضافه شده توسط تقویت‌کننده باید تا حد امکان کوچک باشد. ضمناً برای جلوگیری از کاهش دامنه‌ی سیگنال فاصله بین آنتن و LNA باید کم باشد.

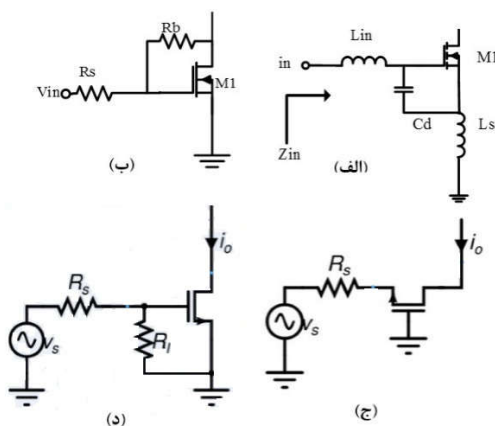
عملکرد خوب LNA در گرو عملکرد چندین پارامتر است. بعضی از این پارامترها شامل توان مصرفی، بهره، عدد نویز، تطبیق امپدانس، خطی بودن و پایداری در فرکانس مورد نظر می‌باشد [۳]. عملکرد مناسب تقویت‌کننده بر اساس مصالحه‌ی بین این پارامترها خواهد بود. به‌طور مثال افزایش بهره باعث می‌شود دامنه‌ی سیگنال بالا رفته، از طرفی میزان خطی بودن کاهش می‌یابد. با توجه به این شرایط طراح LNA باید دید کافی در طراحی داشته باشد تا بتواند عملکرد مناسب را از طراحی LNA به دست آورد. به منظور بهبود پایداری و افزایش بهره از ساختار کسکود ارائه‌شده استفاده شده است. همچنین با استفاده از القاگر در سورس، تطبیق امپدانس مناسبی در مدار به وجود می‌آید.

مقاله [۳] یک تقویت‌کننده سورس مشترک با القاگر در سورس است. در این مدار با استفاده از ساختار کسکود و طراحی سلف‌های حلقوی بهره ۳۷dB و عدد نویز ۳/۲dB به دست آمده است. مقاله [۴] طراحی یک LNA است که با استفاده از یک شبکه تطبیق در ورودی و خروجی مدار توانسته بهره توان ۵۳/۳۱dB و عدد نویز ۳/۲dB را به دست آورد. توان مصرفی در این مدار ۵/۸mW است. مقاله [۵] طراحی یک LNA است که برای کار در استاندارد IEEE 802.15.4 و در ناحیه زیر آستانه پیشنهاد شده است. این مدار می‌تواند همزمان توان مصرفی پایین را با خطی بودن قابل قبول به دست آورد. عدد نویز در این مقاله بالا است. مقاله [۶] با استفاده از تکنیک حذف نویز، نویز ترانزیستور ورودی را کاهش داده و در نهایت با توجه به ساختار ارائه‌شده مقدار مناسبی برای نویز به دست آورد. اما توان مصرفی بالا است.

ساختار مقاله از بخش‌های زیر تشکیل شده است: در بخش (۲) انواع شبکه‌ی تطبیق بیان خواهد شد. بخش (۳) تقویت‌کننده‌های کم نویز باند باریک به صورت مختصر مورد بررسی قرار می‌گیرند. در بخش (۴) بررسی مدل نویز ترانزیستور MOS و در بخش (۵) بررسی ساختار پیشنهادی همراه با نتایج شبیه‌سازی بیان خواهد شد. مقاله پیشنهادی یک LNA است که با اضافه کردن یک شبکه‌ی تطبیق اضافی در ورودی و خروجی مدار علاوه بر کاهش نویز و بهبود S11، بهره مدار هم بهبود یافته است.

۲- تطبیق امپدانس

عموماً LNA طوری طراحی می‌شود که راکتانس ورودی‌اش ناچیز و امپدانس ورودی آن ۵۰ اهم باشد. به چند دلیل نیاز است تا امپدانس ورودی LNA ۵۰ اهم باشد: ۱- وجود المان‌های مختلف در ورودی مدار باعث می‌شود تا سیگنال دچار اعوجاج شود. برای جلوگیری از این اعوجاج نیاز است تا امپدانس ورودی LNA، ۵۰ اهم باشد. ۲- فیلتر انتخاب باند بین آنتن و LNA در صورتی عملکرد مناسبی دارد که در ورودی و خروجی خود امپدانس ۵۰ اهم ببیند [۱]. در شکل (۱) چند روش معمول برای تطبیق امپدانس نشان داده شده است؛ که شامل سورس مشترک با القاگر در سورس، فیدبک مقاومتی، گیت مشترک و روش پایانه مقاومتی می‌باشند. روش پایانه مقاومتی نویز بالایی دارد. روش فیدبک مقاومتی دارای توان مصرفی بالایی است. وابستگی روش گیت مشترک به gm باعث بالا رفتن توان مصرفی و عدد نویز بالا خواهد شد [۷]. از روش سورس مشترک با القاگر در سورس به خاطر کم بودن عملکرد نویز، بهره بالا و تطبیق امپدانس بهتر، استفاده می‌شود [۸]. شکل (۲) مدار و مدل سیگنال کوچک مدار تطبیق سورس مشترک را نشان می‌دهد. در این شکل با صرف نظر کردن از اثرات پارازیتی، امپدانس ورودی می‌تواند به صورت زیر نمایش داده شود [۹]:



شکل (۱): روش‌های تطبیق امپدانس ورودی؛ (الف) سورس مشترک (ب)

فیدبک مقاومتی (ج) گیت مشترک (د) پایانه مقاومتی [۱]

Fig. (1): Input impedance matching methods; (a) Common source (b) Resistive feedback (c) Common gate (d) Resistive terminal

عوض نویز ذاتی را نمی‌توان به‌طور کامل از بین برد. عمده منابع نویز ذاتی در مدارات مجتمع شامل نویز ضربه، نویز فلیکر و نویز حرارتی می‌باشد. با توجه به رابطه (۳) نویز فلیکر با فرکانس رابطه عکس دارد از این رو در فرکانس بالا مقدار آن کم می‌شود [۱۰].

$$\overline{i_{fn}^2} = \frac{K \cdot g_m^2}{f W L C_{ox}} \quad (۳)$$

که K ثابت بولتزمن، gm ترا رسانایی افزاره MOS، f فرکانس کاری، Cox خازن گیت اکسید بر واحد سطح و W و L عرض و طول افزاره MOS می‌باشند.

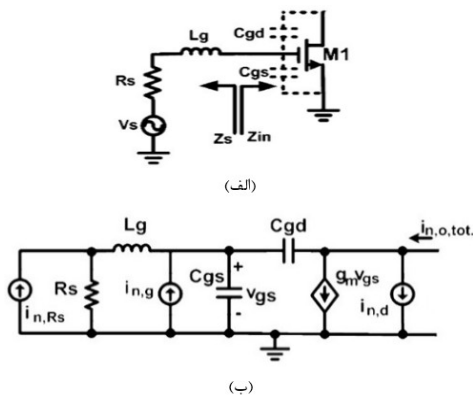
شکل (۳) مدار معادل سیگنال کوچک تقویت‌کننده CS برای تحلیل نویز را نشان می‌دهد. در این مدار سه منبع نویز شامل نویز حرارتی مقاومت منبع In,RS، نویز جریان گیت In,g و نویز حرارتی کانال In,d وجود دارد. نویز حرارتی کانال، منبع اصلی نویز در تقویت‌کننده است و چگالی طیفی آن برابر است با [۳]:

$$\overline{i_{n,d}^2} = 4kT \gamma k_{do} \Delta f \quad (۴)$$

نویز حرارتی مقاومت و جریان گیت برابر است با [۱۱] و [۱۲]:

$$\overline{i_{n,RS}^2} = 4kT \frac{1}{R_s} \Delta f \quad \overline{i_{n,g}^2} = 4kT \delta \frac{\omega^2 C_{gs}^2}{5g_{do}} \Delta f \quad (۵)$$

T دمای مطلق، γ ضریب نویز حرارتی، g_{do} ترانسایبیکانال در ولتاژ درین - سورس صفر و Δf باریکه باند با واحد هرتز می‌باشد.



شکل (۳): (الف) تقویت‌کننده CS (ب) مدار معادل سیگنال کوچک برای محاسبه نویز [۱۳]

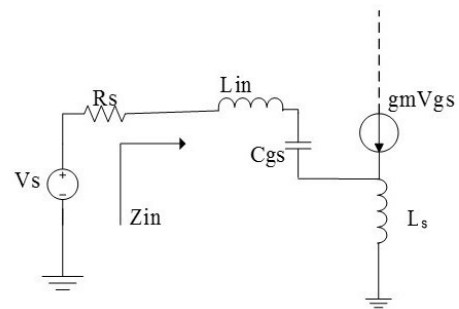
Fig. (3): (a) CS amplifier (b) Small signal equivalent circuit for noise calculation

ضریب نویز برای یک عنصر دو پورته با منبع VS و مقاومت داخلی RS برابر است با [۱۴]:

$$F = \frac{SNR_{in}}{SNR_{out}} \rightarrow NF = 10 \log \left(\frac{SNR_{in}}{SNR_{out}} \right) \quad (۶)$$

$$SNR_{in} = \frac{V_s^2}{4KT_s R_s \Delta f} \quad (۷)$$

و SNR_{out} و SNR_{in} نسبت سیگنال به نویز در ورودی و خروجی عنصر دو پورته است. F میزان خراب شدن SNR را در یک عنصر دو پورته



شکل (۲): مدار معادل سیگنال کوچک تقویت‌کننده سورس مشترک
Fig. (2): CS Amplifier small signal equivalent circuit

$$Z_{in} = S(L_s + L_{in}) + \frac{1}{SC_{gst}} + \frac{g_m}{C_{gst}} L_s \quad (۱)$$

که Cgst خازن گیت-سورس کل، gm ترا رسانایی، Lin و Ls به ترتیب سلف‌های گیت و سورس هستند. در فرکانس موردنظر قسمت موهومی امپدانس ورودی باید معادل صفر باشد [۳]:

$$\text{imag}(Z_{in}) = 0 \rightarrow Z_{in} = \frac{g_m}{C_{gst}} L_s \quad (۲)$$

۳- LNA های باند باریک

با توجه به متفاوت بودن شبکه تطبیق، دو نوع LNA وجود دارد: ۱- LNA پهن باند. ۲- LNA باند باریک [۴].

در سال‌های اخیر تلاش‌های زیادی برای تقویت‌کننده‌های کم نویز باند باریک انجام شده است. اما وجود ملزومات برای تقویت‌کننده‌های باند پهن اختلاف اساسی با تقویت‌کننده‌های باند باریک به وجود آورد است و تقویت‌کننده‌های باند پهن را با چالش‌های زیادی روبرو کرده است [۹]. یکی از این مشکلات عدد نویز است. معایب LNA پهن باند این است که به خاطر خواسته‌های غیرضروری، ساختار مدار پیچیده شده است و در نتیجه توان بیشتری هدر می‌دهد. استفاده از معیار عدد نویز در سیستم‌های باند باریک آسان اما استفاده از این معیار در سیستم‌های باند پهن دشوار و مشکل است. از آنجاکه هدف از طراحی این مدار داشتن عدد نویز پایین می‌باشد، با استفاده از ساختار پهن باند شرایط خواسته‌شده از طراحی‌مداررانی‌توانبهدست‌آورد. از طرفی چالش‌های دیگری برای LNA باند باریک وجود دارد. یک LNA خوب باید بهره بالا، NF پایین، خطی بودن خوب و توان مصرفی پایین داشته باشد [۳]. مدار ارائه‌شده در اینجا یک تقویت‌کننده باند باریک می‌باشد. وجود سلف در سورس ترانزیستور باعث می‌شود که فقط در یک باند فرکانسی مدار تشدید کند.

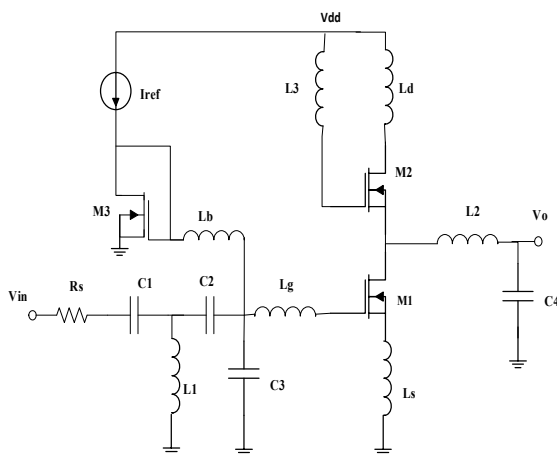
۴- مدل نویز ترانزیستور

یکی از اساسی‌ترین مزیت‌های ماسفت‌ها نویز کمتر آن‌ها در مدار است. در مدارهای آنالوگ دو نوع نویز مطرح است که عبارت‌اند از: نویز تداخلی و نویز ذاتی [۱۰]. نویز تداخلی نتیجه اثر متقابل ناخواسته میان مدار و دنیای خارج می‌باشد. نویز تداخلی را می‌توان با دقت در سیم‌کشی مداری و تهیه طرح‌بندی مناسب، به‌طور قابل‌ملاحظه‌ای کاهش داد، اما نویز ذاتی در LNA از طریق فرآیند تقویت به سیگنال اضافه می‌شود. در

۶- نتایج شبیه‌سازی

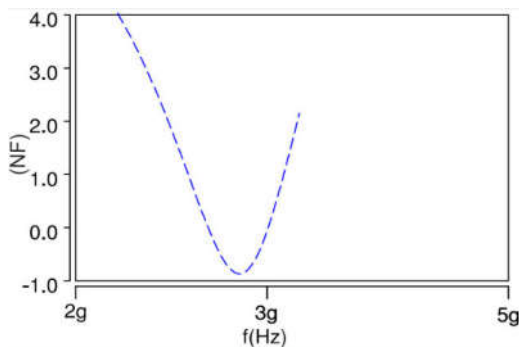
این بخش به بررسی نتایج به‌دست‌آمده از طراحی مدار پرداخته شده است: شبیه‌سازی مدار ارائه‌شده با نرم‌افزار HSPICE در فرکانس ۴/۲ گیگا هرتز و با فناوری TSMC 0.18um CMOS انجام شده است. با ولتاژ تغذیه ۸/۱ ولت و توان مصرفی ۱/۲ میلی وات پارامترهای به‌دست‌آمده از طراحی مدار در جدول (۱) نشان داده شده است. در طراحی تقویت‌کننده کم نویز یکی از اهداف اصلی به‌دست آوردن عدد نویز پایین است. وجود نویز در مدار باعث ناکارآمدی تقویت‌کننده خواهد شد. شکل (۵) عدد نویز به‌دست‌آمده را نشان می‌دهد.

با تطبیق مناسب انتقال توان از منبع به پورت ورودی و از پورت خروجی به بار، به‌طور بهینه صورت می‌پذیرد [۱۸]. شکل (۶) کیفیت تطبیق ورودی را نشان می‌دهد.



شکل (۴): مدار تقویت‌کننده کم نویز پیشنهادی

Fig. (4): The Proposed low noise amplifier circuit



شکل (۵): عدد نویز مدار (NF)

Fig. (5): Circuit noise figure (NF)

ساختار کسکود، به علت افزایش امپدانس خروجی، افزایش بهره را در پی دارد. همانطور که در بالا بیان شد بهره بالا موجب کاهش عدد نویز در طبقات بعد می‌شود. این افزایش بهره باعث افزایش IP3، و در نتیجه غیرخطی شدن مدار می‌شود. خطی بودن مناسب مدار باعث مصالحه بین بهره و IP3 شده و در نهایت بهره مدار ۲۰ dB به دست آمد است. شکل (۷) و (۸) بهره ولتاژ و بهره توان مدار را نشان می‌دهد. شکل (۹) هم ایزولاسیون معکوس را نشان می‌دهد.

اندازه‌گیری می‌کند. برای عنصر دوپورت بدون نویز $SNR_{out} = SNR_{in}$ و $F = 1$ یا $NF = 0\text{ dB}$ است.

ضریب نویز برای مدار نشان داده شده می‌تواند به این صورت به دست آید [۱۵]:

$$F = 1 + \frac{1}{R_s} \left(\frac{\omega L_g}{Q_{Lg}} + \frac{\omega L_s}{Q_{Ls}} \right) + \gamma g_{do} R_s \left(\frac{\omega C_{gst}}{g_m} \right)^2 + \frac{(\omega \omega L_s^2)}{R_s R_d} \quad (۸)$$

۵- طراحی مدار پیشنهادی

در این بخش به توضیح مدار ارائه‌شده پرداخته شده است. هدف از مدار ارائه‌شده طراحی یک تقویت‌کننده کم نویز باند باریک در فرکانس 2.4GHz است. در شکل (۴) مدار ارائه شده نشان داده شده است. امپدانس در سورس ترانزیستور M1 باعث خطی شدن مدار می‌شود؛ از طرفی این کار باعث می‌شود بهره مدار کاهش یابد. اگر یک سلف در سورس (Ls) قرار داده شود علاوه بر خطی بودن و کاهش نویز، بهره مدار هم بالا می‌رود. در واقع وجود این سلف باعث می‌شود تقویت‌کننده باند باریک باشد. همان‌طور که در بالا بیان شد، تقویت‌کننده CS با القاگر در سورس دارای تطبیق امپدانس مناسبی می‌باشد. استفاده از مدارهای تطبیق استفاده شده در ورودی و خروجی تقویت‌کننده‌های کم نویز موجب افزایش بهره می‌شود. مقاومت‌های معمولی به خاطر افزایش نویز استفاده نمی‌شوند [۱۶]. با اضافه کردن یک شبکه‌ی تطبیق اضافی در ورودی و خروجی مدار علاوه بر کاهش نویز و بهبود S11، بهره مدار هم بهبود یافته است.

سلف گیت Lg برای تنظیم فرکانس تشدید در ورودی استفاده می‌شود. برای رسیدن به بهره بالا از سلف Ld استفاده می‌شود. می‌توان به جای Ld از مقاومت در خروجی استفاده کرد تا باعث افزایش بهره شود ولی افت ولتاژ را در پی دارد. برای داشتن حداقل نویز در سیستم باید تقویت‌کننده بتواند تقویت مناسبی در ورودی انجام دهد. به این منظور باید طول و عرض ترانزیستور M1 به‌صورت بهینه محاسبه شود. پهنای ترانزیستور M1 برابر است با [۱۶]:

$$W1 = W_{opt} \left| F_{min} \right| = \frac{1}{3\omega L C_{ox} R_s} \quad (۹)$$

ترانزیستور M3 برای بایاس مدار استفاده شده است که با ترانزیستور M1 تشکیل آینه جریان را می‌دهند. بایاس تقویت‌کننده‌ها با امپدانس‌های حجیم صورت می‌گیرند از آنجاکه تقویت‌کننده‌های کم نویز در کلاس A کار می‌کنند و بازده انرژی در اینجا مطرح نیست پس امپدانس‌های حجیم از نشت سیگنال و ورودی به خارج از مسیر سیگنال و همچنین نفوذ نویز در مسیر سیگنال جلوگیری می‌کنند [۱۷]. در واقع وجود سلف Lb باعث جداسازی مسیر سیگنال از نویز شده است.

سهم نویز ترانزیستورهای کسکود می‌تواند با تشدید کردن خازن پارازیتی خروجی با سلف L2 کاهش یابد [۱۸]. علاوه بر این، تشدید بکار برده شده بین ورودی و طبقه‌ی کسکود می‌تواند برای فیلتر کردن سیگنال تصویر یا فرکانسهای ناخواسته استفاده شود [۱۸].

Table (1): Results of circuit design with 0.18um CMOS technology

جدول (۱): نتایج حاصل از طراحی مدار با فناوری 0.18um CMOS

PARAMETR	VALUE
Vdd\V	۱/۸
Fo\GHz	۲/۴
P\mW	۲/۱
NF\dB	۱/۶
S11\dB	-۱۲
Av\dB	۲۰
S21\dB	۸
S12\dB	-۱۳

Table (2): Performance comparison of low noise amplifiers in CMOS technology

جدول (۲): مقایسه عملکرد تقویت کننده‌های کم نویز در فناوری CMOS

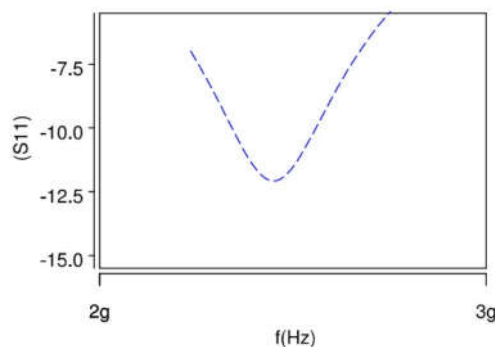
LNA	[۲]	[۴]	[۱۹]	[۲۰]	[۲۱]	پژوهش حاضر
Fo\GHz	۲/۴	۲/۴	۳/۱	۲/۴	۲/۴	۲/۴
NF\dB	۲/۹	۲/۳۴	۲/۵	۴/۸	۲/۸	۱/۶
P\mW	۱۱/۷	۸/۵	۴/۱	۱/۱۹	۲/۸	۲/۱
AV\dB	-	-	۱۳/۷	۲۰	۹/۴	۲۰
S21\dB	۱۰/۲	۳۱/۵۳	-	۴	-	۸
S11\dB	-۱۰	-۹/۱۴	<-۱۰	-۲۱	-۱۲	-۱۲
S12\dB	-	-۳۸/۰۳	-	-۳۱	-	-۱۳
Vdd\V	۱/۸	۱/۲	۱/۸	۱/۸	۱/۸	۱/۸
Tech\µm	۰/۱۸	۰/۰۹	۰/۱۸	۰/۱۸	۰/۱۳	۰/۱۸
Yers	۲۰۰۵	۲۰۱۵	۲۰۱۵	۲۰۱۱	۲۰۱۲	-

۷- نتیجه گیری

طراحی تقویت کننده کم نویز بر اساس مصالحه‌ی بین چندین پارامتر انجام می‌شود. عدد نویز، بهره، تطبیق امپدانس و خطی بودن پارامترهای هستند که ملاحظات خاصی را برای طراح به وجود می‌آورند و در نهایت مصالحه بین این پارامترها منجر به یک طرح می‌شود. هدف از طراحی این مدار به دست آوردن عدد نویز و توان مصرفی پایین بوده است. عدد نویز برابر با ۱/۶dB و توان مصرفی ۱/۲mW در فناوری 0.18um CMOS با فرکانس ۲/۴GHz در ولتاژ تغذیه ۱/۸ ولت به دست آمده است. ضمناً علاوه بر اینکه ملاحظات کاهش توان در نظر گرفته شده است، تطبیق امپدانس مناسب از طراحی تقویت کننده به دست آمده است. شبکه تطبیق افزوده شده به این مدار باعث بهبود کیفیت تطبیق در مدار شده است و در نهایت مقدار S11 برابر با -۱۲dB به دست آمده است.

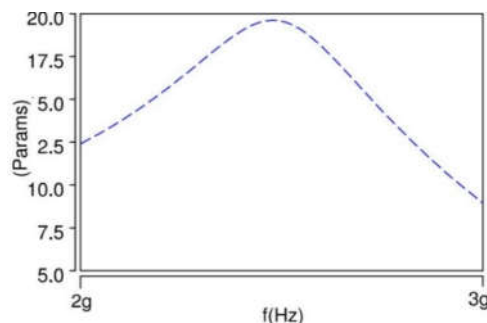
پی نوشت:

1. Low Noise Amplifier
2. Radio Frequency
3. Narrow Band
4. Wide Band



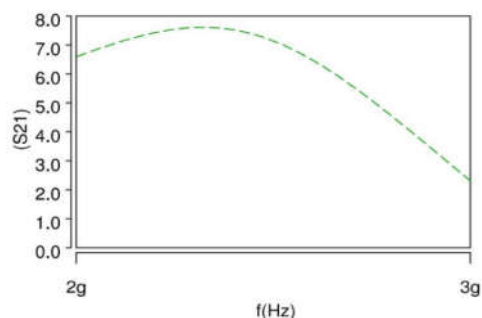
شکل (۶): ضریب انعکاس ورودی (S11)

Fig.(6): Input reflection coefficient (S11)



شکل (۷): بهره ولتاژ LNA

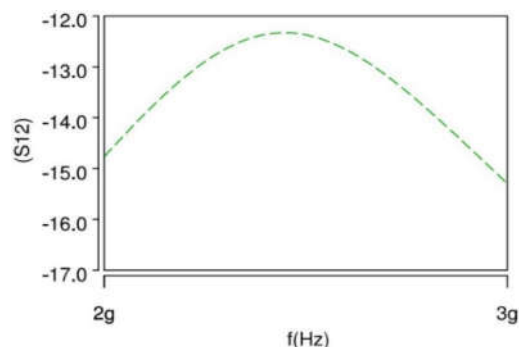
Fig.(7): LNA Voltage gain



شکل (۸): بهره توان LNA(S21)

Fig.(8): LNA Power gain (S21)

در جدول (۲) نتایج به دست آمده از این مقاله با کارهای مشابه مقایسه شده است. مشاهده می‌شود که در فرکانس مورد نظر توان مصرفی مناسب همراه با عدد نویز پایین نسبت به دیگر کارها به دست آمده است. با توجه به این که این مدار در فرکانس بالا طراحی شده است و مقدار سلفها باید دقیق باشند طراحی سلفها در عمل ممکن است کمی سخت باشد.



شکل (۹): ایزولاسیون معکوس (S12)

Fig.(9): Reverse isolation (S12)

Reference

- [1] S. Toofan, A. Rahmati, A. Abrishamifar, G. R. Lahiji, "A low-power and high-gain fully integrated CMOS LNA", *Microelectronics Journal*, Vol. 38, No. 12, pp. 1150-1155, Dec. 2007 (doi:10.1016/j.mejo.2007.10.001).
- [2] B. Razavi, "RF microelectronics", New York: Paul Boger, vol. 2, 2011.
- [3] L. H. Lu, H. H. Hsieh, Y. S. Wang, "A compact 2.4/5.2-GHz CMOS dual-band low-noise amplifier", *IEEE Microwave and Wireless Components Letters*, Vol. 15, No. 10, pp. 685-687, Oct. 2005 (doi:10.1109/LMWC.2005.856845).
- [4] R. Kundu, A. Pandey, S. Chakraborty, V. Nath, "A CMOS low noise amplifier based on common source technique for ISM band application", *Microsystem Technologies*, pp. 2707-2714, Vol. 22, No. 11, Nov. 2016 (doi:10.1007/s00542-015-2550-3).
- [5] A. V. Do, C. C. Boon, M. A. Do, K. S. Yeo, A. Cabuk, "A subthreshold low-noise amplifier optimized for ultra-low-power applications in the ISM band", *IEEE Trans. on Microwave Theory and Techniques*, Vol. 56, No. 2, pp. 286-292, Feb. 2008 (doi:10.1109/TMTT.2007.913366).
- [6] Z. Wang, K. S. Yeo, K. Ma, Z. Wang, "An inductorless and capacitorless LNA with noise and distortion cancelation", *Proceeding of the IEEE/ICCRD*, vol. 3, pp. 270-274, March 2011 (doi:10.1109/ICCRD.2011.5764192).
- [7] C. C. Chen, Y. C. Wang, "3.1–10.6 GHz ultra-wideband LNA design using dual-resonant broadband matching technique," *AEU-International Journal of Electronics and Communications*, Vol. 67, No. 6, pp. 500-503, June 2013 (doi:10.1016/j.aeue.2012.11.007).
- [8] H. Rastegar, S. Saryazdi, A. Hakimi, "A low power and high linearity UWB low noise amplifier (LNA) for 3.1–10.6 GHz wireless applications in 0.13 μm CMOS process," *Microelectronics Journal*, Vol. 44, No. 3, pp. 201-209, 2013 (doi:10.1016/j.mejo.2013.01.004).
- [9] Y.S. Lin, C.C. Wang, J.H. Lee, "Design and implementation of A 1.9–22.5 GHz CMOS wideband LNA with dual-RLC-branch wideband input and output matching networks", *Microwave and Optical Technology Letters*, Vol. 56, No. 3, pp. 677-684, March 2014 (doi:10.1002/mop.28186).
- [10] N. Chamanpira, S. M. A. Zanjani, M. Dolatshahi, "Design and simulation of a new sample and hold circuit with a resolution of 12-bit and a sampling rate of 1 GS/s using a dual sampling technique", *Journal of Intelligent Procedures in Electrical Technology*, Vol. 9, No. 34, pp. 3-10, Summer 2018.
- [11] F. R. Shahrouy, C.-Y. Wu, "A 1-V RF-CMOS LNA design utilizing the technique of capacitive feedback matching network", *Integration*, Vol. 42, No. 1, pp. 83-88, Jan. 2009 (doi:10.1016/j.vlsi.2008.09.007).
- [12] A. Van der Ziel, *Noise in solid state devices and circuits*, Wiley-Interscience, 1986.
- [13] I. Bastos, L. Oliveira, J. Goes, M. Silva, "A low power balun LNA with active loads for gain and noise figure optimization", *Analog Integrated Circuits and Signal Processing*, Vol. 81, No. 3, pp. 693-702, Dec. 2014 (doi:10.1007/s10470-014-0426-6).
- [14] T. Sasilatha, J. Raja, "A 1 V, 2.4 GHz low power CMOS common source LNA for WSN applications", *AEU- International Journal of Electronics and Communications*, Vol. 64, No. 10, pp. 940-946, Oct. 2010 (doi:10.1016/j.aeue.2009.07.009).
- [15] V. Vidojkovic, J. Tang, E. Hanssen, A. Leeuwenburgh, A. Van Roermund, "Fully-integrated DECT/Bluetooth multi-band LNA in 0.18 μm CMOS", *Proceeding of the IEEE/ISCAS*, Vol. 1, pp. I-565-8, Vancouver, BC, Canada, May 2004 (doi:10.1109/ISCAS.2004.1328257).
- [16] S. K. Alam, J. DeGroat, "A 2 GHz variable gain low noise amplifier in 0.18- μm CMOS", *Analog Integrated Circuits and Signal Processing*, Vol. 56, No. 1-2, pp. 37-42, Aug. 2008 (doi:10.1007/s10470-007-9080-6).
- [17] F. Akbar, M. Atarodi, S. Saeedi, "Design method for a reconfigurable CMOS LNA with input tuning and active balun", *AEU-International Journal of Electronics and Communications*, Vol. 69, No. 1, pp. 424-431, 2015 (doi:10.1016/j.aeue.2014.10.019).
- [18] B. Shi, M. Y. W. Chia, "A 3.1-10.6 GHz RF front-end for multiband UWB wireless receivers", *Proceeding of the IEEE/RFIC*, pp. 343-346, Long Beach, CA, USA, Aug. 2005 (doi: 10.1109/RFIC.2005.1489804).
- [19] I. Mohammadi, A. Sahafi, J. Sobhi, Z. D. Koozehkanani, "A linear, low power, 2.5-dB NF LNA for UWB application in a 0.18 μm CMOS", *Microelectronics Journal*, Vol. 46, No. 12, pp. 1398-1408, Dec. 2015 (doi:10.1016/j.mejo.2015.09.003).
- [20] X. Yang, Q. Cheng, L.-f. Lin, W.-w. Huang, C.-d. Ling, "Design of low power low noise amplifier for portable electrocardiogram recording system applications", *Proceeding of the IEEE/ASID*, pp. 89-92, Xiamen, China, June 2011 (doi: 10.1109/ASID.2011.5967423).
- [21] N.M. Neihart, J. Brown, X. Yu, "A dual-band 2.45/6 GHz CMOS LNA utilizing a dual-resonant transformer-based matching network", *IEEE Trans. on Circuits and Systems I: Regular Papers*, Vol. 59, No. 8, pp. 1743-1751, Aug. 2012 (doi:10.1109/TCSI.2011.2180436).