

## طراحی و شبیه‌سازی تقویت‌کننده کم نویز با بهره بالا و توان مصرفی پایین در فرکانس 2.4GHz برای سیستم‌های بی‌سیم

اسماعیل کریمی<sup>(۱)</sup> - ابراهیم برزآبادی<sup>(۲)</sup>

(۱) کارشناس ارشد - دانشکده مهندسی برق، واحد نجف‌آباد، دانشگاه آزاد اسلامی، نجف‌آباد، اصفهان، ایران

(۲) دانشیار - دانشکده مهندسی برق، واحد نجف‌آباد، دانشگاه آزاد اسلامی، نجف‌آباد، اصفهان، ایران

تاریخ پذیرش: ۱۳۹۴/۱۲/۱

تاریخ دریافت: ۱۳۹۴/۹/۴

**خلاصه:** در این مقاله به طراحی و شبیه‌سازی تقویت‌کننده کم نویز (LNA) در فرکانس 2.4GHz در فناوری CMOS 0.18 $\mu$ m پرداخته شده است. فرایند شبیه‌سازی با نرم‌افزار RF HSPICE انجام گرفته است. استفاده از ساختار کسکود به توان مصرفی پایین‌تر همراه با بهره ولتاژ و بهره توان بالاتر منجر می‌شود. شبکه‌ی تطبیق اضافه شده در این مقاله باعث بهبود پارامتر S11 به مقدار قابل قبولی شده و باعث شده است که کنترل خوبی بر قسمت حقیقی امپدانس، از طریق انتخاب مناسب شبکه تطبیق در ورودی و خروجی، در مدار داشته باشیم. با انتخاب مناسب المان‌های مدار در این ساختار توانسته‌ایم بین پارامترهای مدار شامل عدد نویز، بهره، توان مصرفی و پایداری مصالحه مناسبی انجام دهیم که به عدد نویز، ضریب انعکاس ورودی و توان مصرفی پایین همراه با بهره بالا منجر شده است.

**کلمات کلیدی:** تقویت‌کننده کم نویز (LNA)، تطبیق امپدانس، عدد نویز (NF)، بهره، پایداری.

## Design and Simulation of a Low-Noise Amplifier with Low Power Consumption and High Gain in 2.4GHz Frequency for Wireless Systems

Esmail Karimi<sup>(1)</sup> - Ebrahim Borzabadi<sup>(2)</sup>

(1) MSc. - Department of Electrical Engineering, Najafabad Branch, Islamic Azad University, Najafabad, Esfahan, Iran

iaun.karimi@gmail.com

(2) Associate Professor - Department of Electrical Engineering, Najafabad Branch, Islamic Azad University, Najafabad, Esfahan, Iran

esmail\_karimi68@yahoo.com

This paper presents the design and simulation of a low-noise amplifier (LNA) in 0.18 $\mu$ m CMOS technology in 2.4GHz frequency using HSPICE RF. Using cascode structure leads to lower power consumption with higher voltage gain and power gain. The matching network that was used in the design of this circuit has led to a very good improvement on the S11 parameter and allows to have a good control on the real part of the impedance of circuit by appropriate selection of matching network in the input and output. By choosing suitable circuit elements in this structure we can have an appropriate compromise among the circuit parameters like noise figure, gain, power and stability to reach to a low noise figure (NF), input reflection coefficient and power consumption with high gain.

**Index Terms:** Low-noise amplifier (LNA), impedance matching, noise figure, gain, stability.

نویسنده مسئول: ابراهیم برزآبادی، دانشیار، واحد نجف‌آباد، دانشگاه آزاد اسلامی، نجف‌آباد، ایران، esmail\_karimi68@yahoo.com

## ۱- مقدمه

توسعه سریع در حوزه مخابرات بی‌سیم عرضه دستگاه‌ها با قیمت کم، عملکرد بالا و مجتمع‌سازی در سطح بالا را فراهم کرده است. یکی از عوامل عمده در مجتمع کردن IC، توسعه در معماری، مدارات و سیستم‌های RF می‌باشد. در این بین پیاده‌سازی سیستم‌های on-chip یکی از راه‌های کلیدی برای توسعه سیستم‌های باقابلیت اطمینان بیشتر، توان مصرفی پایین‌تر و سرعت بالاتر می‌باشد. هدف فرستنده-گیرنده RF ارسال و دریافت اطلاعات می‌باشد. هرچه سرعت انتقال اطلاعات بالاتر رود محدودیت بیشتری برای سطح نویز و توان مصرفی در مدار به وجود می‌آید؛ به همین دلیل برای تحقق سیستم‌های بی‌سیم با سرعت بالا و توان پایین، سطح نویز و توان نباید از یک حد معین تجاوز کند که در این صورت باعث نابودی سیگنال می‌شود.

"رشد انفجاری" سیستم‌های RF نشان از پیشرفت خیره‌کننده آن در بسیاری از حوزه‌ها می‌باشد؛ فعالیت‌های انجام شده در این حوزه کاربران را به سمت این حوزه سوق داد است. راضی بودن کاربران از فعالیت‌های انجام شده باعث شد تا متولیان این عرصه با رغبت بیشتری پا به میدان بگذارند [۱]. تلفن همراههایی که چندین سامانه را اعم از WI-FI، بلوتوث، سامانه مکان‌یاب (GPS)، فروشگاه‌های اینترنتی و ... را در یک مساحت کوچک در بردارند، سیستم‌های شناسه RF و شبکه خانگی ماهواره (HSN) تنها نمونه کوچکی از صدها کاربرد سیستم‌های RF می‌باشد.

ساختار گیرنده RF دارای بلوک‌های مختلف است؛ که تقویت‌کننده کم نویز (LNA) یکی از مهم‌ترین و حساس‌ترین بلوک در آن می‌باشد [۱]. LNA اولین بلوک در زنجیره گیرنده است و نقش حیاتی در ساختار گیرنده دارد. سیگنال دریافتی از آنتن ضعیف و دارای نویز می‌باشد؛ از این‌رو وظیفه LNA علاوه بر تقویت سیگنال ضعیف آمده از آنتن، کاهش نویز سیگنال است که این سیگنال در محدوده  $0.03 \mu V$  تا  $3mV$  است [۲]. طراحی این طبقه بر اساس مصالحه‌ای بین چندین پارامتر انجام می‌شود که شامل توان مصرفی پایین، بهره بالا، عدد نویز پایین، تطبیق امپدانس ورودی است.

در این بین، ساختار ارائه شده با کسکود کردن و استفاده از سلف در سورتس ترانزیستور M1 همراه با شبکه تطبیق اضافه شده در ورودی و خروجی مدار موجب افزایش بهره، تطبیق مناسب، پایین آمدن عدد نویز و ایزولاسیون معکوس مناسب شده است.

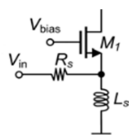
ساختار این مقاله به صورت زیر می‌باشد: در بخش دوم مرور مختصری بر روی انواع تقویت‌کننده‌های کم نویز انجام می‌دهیم و پس از آن مزایا و معایب هر ساختار شرح داده می‌شود. در بخش سوم تطبیق امپدانس بررسی خواهد شد و انواع شبکه‌های تطبیق که در طراحی تقویت‌کننده‌ها استفاده می‌شوند توضیح داده خواهند شد. در بخش‌های چهار و پنج به دو پارامتر مهم در طراحی تقویت‌کننده‌ها می‌پردازیم. پارامترهای نویز و پایداری باعث بهبود عملکرد مدار می‌شوند. عملکرد مطلوب مدار در گروی مناسب بودن مقدار این دو پارامتر می‌باشد. در

بخش ششم ساختار ارائه شده در این مقاله بررسی و در آخر نتایج حاصل از شبیه‌سازی مدار پیشنهادی ارائه خواهد شد.

## ۲- مروری بر ساختار تقویت‌کننده کم نویز

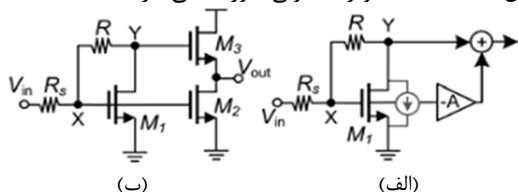
برای LNA ساختارهای متفاوتی وجود دارد که در ادامه به چند ساختار مهم در تقویت‌کننده‌ها پرداخته می‌شود.

۲-۱- **تقویت‌کننده گیت مشترک:** یکی از نکات مثبت برای انتخاب این ساختار، کوچک بودن امپدانس ورودی آن است. امپدانس ورودی طبقه CG برابر با  $R_{in} = 1/g_m$  می‌باشد. شکل (۱) ساختار CG را نشان می‌دهد. با تنظیم ابعاد و جریان بایاس ترانزیستور می‌توانیم به دست آوریم:  $g_m = 1/R_S = 1/50$ . برای کاهش مقاومت ورودی می‌توان  $g_m$  را افزایش داد؛ ولی این کار افزایش نویز را در پی دارد. این ساختار نسبت به ساختارهای دیگر دارای نویز بیشتری است.



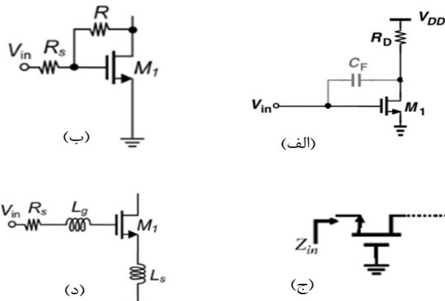
شکل (۱): تقویت‌کننده گیت مشترک  
Fig. (1): Common gate amplifier

۲-۲- **LNA نویز حذف کن:** در سال‌های اخیر از تکنیک‌های حذف نویز برای برطرف کردن مشکل نویز در خروجی مدار استفاده می‌کنند. اگر دو مشکل تقویت‌کننده CG یعنی نویز بالا و  $g_m$  مؤثر پایین را بتوان به گونه‌ای حل کرد، این ساختار کارایی بیشتری در مقایسه با دیگر توپولوژی‌ها دارد. در شکل (۲) این ساختار نشان داده شده است. ساختار نشان داده شده، LNA نویز حذف کن نام دارد که از خانواده‌های تقویت‌کننده CG می‌باشد. کارکرد این مدار بدین صورت است که باید دو گره در مدار تشخیص داده شود که در آن‌ها سیگنال با قطب مخالف ولی نویز ترانزیستور ورودی با قطبیت یکسان در خروجی ظاهر شود. عملکرد مدار این‌چنین است که در گره Y سیگنال با قطبیت منفی و نویز با قطبیت مثبت ظاهر می‌شود؛ همچنین خروجی تقویت‌کننده A- دارای سیگنال و نویز منفی است. حال با جمع کردن گره Y و خروجی A- سیگنال جمع و نویز حذف می‌شود [۳] و [۴]. این تحلیل در فرکانس‌های پایین صادق است. ولی در فرکانس بالا به دلیل اینکه در گره X و Y خازن‌های پارازیتی در گره ورودی کاملاً یکسان نیستند حذف نویز به خوبی صورت نمی‌گیرد [۵].



شکل (۲): (الف) LNA نویز حذف کن (ب) مدار نمونه برای حذف نویز  
Fig. (2): a- Noise cancellation LNA. b- Sampling circuit for noise canceling.

حقیقی می‌تواند  $50\Omega$  باشد. عیب این مدار این است که به صورت واقعی نمی‌توان مقاومت ورودی  $50\Omega$  را به دست آورد و در حد چند صد اهم است. شکل (۴-ب) روش دوم را نشان می‌دهد که از یک فیدبک مقاومتی بین خروجی و ورودی استفاده شده است. این روش دارای امپدانس ورودی  $1/g_m$  است. برای اینکه امپدانس ورودی  $50\Omega$  باشد، باید  $g_m$  را بزرگ انتخاب کنیم [۷]. از آنجا که به دست آوردن  $g_m$  بزرگ در MOS مشکل است، مجبوریم مقدار  $W/L$  را زیاد انتخاب کنیم که این کار افزایش توان مصرفی را در پی دارد. از طرفی مقاومت در ورودی، باعث افزایش NF مدار می‌شود. شکل (۴-ج) ساختار گیت مشترک را نشان می‌دهد؛ امپدانس ورودی آن توسط  $g_m$  مشخص می‌شود و همان‌طور که در بالا گفته شده است وابستگی امپدانس ورودی به  $g_m$  یک ضعف محسوب می‌شود. شکل (۴-د) دارای تطبیق امپدانس ورودی بهتر در مقایسه با دیگر روش‌هاست. همچنین این روش دارای نویز کمتری است.



شکل (۴): تطبیق امپدانس ورودی؛ (الف) فیدبک خازنی (ب) فیدبک مقاومتی (ج) گیت مشترک (د) سلف تبگهن

Fig. (4): Input impedance matching; (a) Capacitive feedback (b) Resistive feedback (c) Common gate (d) Inductive degeneration

در شکل (۴-د) با صرف نظر کردن از اثرات پارازیتی، امپدانس ورودی می‌تواند به صورت زیر نوشته شود [۸] و [۹]:

$$Z_{in} = S(L_s + L_g) + \frac{1}{SC_{gs}} + \frac{g_m}{C_{gst}} - L_s \quad (1)$$

که  $C_{gst}$  خازن گیت-سورس کل،  $g_m$  ترا رسانایی،  $L_g$  و  $L_s$  به ترتیب سلف‌های گیت و سورس هستند. در فرکانس مورد نظر قسمت موهومی رابطه (۱) باید معادل صفر باشد و امپدانس ورودی برابر می‌شود با [۲]:

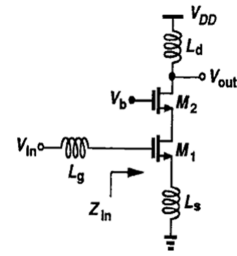
$$\text{imag}(Z_{in}) = 0 \rightarrow Z_{in} = \frac{g_m}{C_{gst}} L_s \quad (2)$$

#### ۴- نویز

نویز را هرگونه تداخل تصادفی که مربوط به سیگنال مطلوب ما نباشد، تعریف می‌کنیم [۱۰]. منابع نویز در مدار شامل نویز حرارتی کانال نویز ضربه و نویز فلیگراست.

در طراحی مدار ما علاقه‌مندیم که نسبت سیگنال به نویز (SNR) محاسبه شود؛ نه خود نویز. به همین دلیل پارامتری به نام عدد نویز (NF) را تعریف می‌کنیم که نسبت سیگنال به نویز در ورودی

۲-۳- تقویت‌کننده سورس مشترک کسکود شده: افزایش امپدانس خروجی با استفاده از ساختار کسکود شده باعث افزایش بهره می‌شود؛ همچنین ترانزیستور کسکود شده به علت حذف اثر خازن میلر باعث جداسازی معکوس بهتری، بین سرهای خروجی و ورودی می‌شود و مدار را پایدار می‌کند. حذف اثر خازن‌های پارازیتی ورودی، عملکرد فرکانس بالای تقویت‌کننده را بهبود می‌بخشد. تطبیق امپدانس در این ساختار، ساده و عملکرد نویز بهتری در مقایسه با دیگر ساختارها دارد و ما در طراحی‌مان از این ساختار استفاده می‌کنیم. شکل (۳) این مدار را نشان می‌دهد.



شکل (۳): LNA: سورس مشترک کسکود شده  
Fig. (3): Cascoded common source LNA

#### ۳- تطبیق امپدانس

امپدانس ورودی LNA یکی از پارامترهای بسیار مهم است که معمولاً  $50\Omega$  می‌باشد. در بین پارامترهای کلیدی که در طراحی LNA مهم است، تطبیق امپدانس ورودی یکی از مقوله‌های مهم است که نیاز به بررسی دقیق برای بهتر کردن عملکرد LNA دارد. کیفیت شبکه تطبیق امپدانس ورودی با پارامتر S11 اندازه‌گیری می‌شود [۶].

حائز اهمیت بودن امپدانس  $50\Omega$  در ورودی به چند دلیل است: ۱- از آنجا که در ورودی و خروجی المان‌های مختلفی وجود دارند، سیگنال دچار اعوجاج می‌شود و چون هر مؤلفه فرکانسی در واقع به طور متفاوتی بازتاب می‌کند، پس مجبور هستیم ورودی LNA را  $50\Omega$  اهم انتخاب کنیم. ۲- فیلتر انتخاب باند که بین آنتن و LNA می‌باشد، اگر امپدانس منبع و بار دیده‌شده (امپدانس ورودی LNA)، به وسیله فیلتر  $50\Omega$  نباشد، ممکن است مشخصات باند عبور و باند حذف فیلتر تغییر کند که باعث ایجاد تلفات و ریپل زیادی می‌شود.

۳- در صورت نبود این فیلتر، طراحی آنتن به گونه‌ای انجام می‌شود که به یک امپدانس بار حقیقی و مشخص متصل می‌شود در غیر این صورت انتقال سیگنال با تلفات همراه است. معمولاً LNA طوری طراحی می‌شود که راکتانس ورودی آن ناچیز و امپدانس ورودی آن  $50\Omega$  باشد. چندین روش برای تطبیق امپدانس ورودی وجود دارد که در شکل (۴) چهار نمونه از این روش‌ها نشان داده شده است. در شکل (۴-الف) خازن  $C_F$  که خروجی را به ورودی وصل کرده، دارای یک قسمت موهومی و یک قسمت حقیقی است؛ اثر قسمت موهومی را می‌توان با گذاشتن یک  $L$  موازی با خازن از بین برد، ولی قسمت

نمی‌کنیم زیرا NF آن بالا است و با خواسته‌های مطرح شده همخوانی ندارد. روش فیدبک سری موازی دارای بهره بالا همراه با عدد نویز بالا می‌باشد و این ساختار برای کاربردهای پهن باند مناسب می‌باشد [۱۵]. مدار ارائه شده در این مقاله باند باریک و دارای ساختار سورس مشترک با القاگر در سورس می‌باشد. در این بخش به شرح مدار پیشنهادی می‌پردازیم: با توجه به تطبیق امپدانس و افزایش ایزولاسیون یک ساختار مناسب برای راضی نگه‌داشتن شرایط مدنظر، استفاده از ساختار کسکود با القاگر در سورس است که در شکل (۵) نمایش داده شده است. بهینه کردن عرض ترانزیستور ورودی برای به دست آوردن بهترین عملکرد نویز از دیگر خواسته‌های ما در این طراحی است که از رابطه زیر به دست می‌آید [۱۶]:

$$W1 = W_{opt} \Big|_{F_{min}} = \frac{1}{3\omega L C_{ox} R_s} \quad (۶)$$

ترانزیستور کسکود  $M_2$  برای کاهش تداخل بین خروجی و ورودی استفاده شده است و اثر  $C_{gd}$  ترانزیستور  $M_1$  را کاهش می‌دهد. پهنای ترانزیستور دوم تأثیر اندکی بر عملکرد مدار دارد چون  $I_{D1} = I_{D2}$  است. اگر پهنای ترانزیستور خیلی کوچک (۱) باشد،  $V_{GS2}$  ممکن است آن قدر بزرگ باشد که  $M_1$  را وارد ناحیه ترایود کند و اگر زیاد باشد ظرفیت  $M_2$  در گره X زیاد می‌شود. پس پهنای  $M_2$  برابر با  $M_1$  انتخاب می‌شود [۱۰]. ترانزیستور  $M_3$  همراه با  $I_{ref}$  شبکه بایاس LNA را تشکیل می‌دهند. و پهنای  $M_3$  باید خیلی کمتر از پهنای  $M_1$  انتخاب شود؛ یعنی مثلاً  $W_3 = 20W_1$  [۸]. سلف سورس برای تطبیق امپدانس و سلف گیت برای تنظیم فرکانس تشدید در ورودی استفاده می‌شود. سلف  $L_h$  با خازن خروجی به منظور تشدید در فرکانس مورد نظر استفاده می‌شود. همچنین برای رسیدن به بهره بالا از این سلف در خروجی استفاده می‌شود. می‌توان به جای  $L_h$  از مقاومت در خروجی استفاده کرد تا باعث افزایش بهره شود. ولی افت ولتاژ را در پی دارد؛ و باعث مصالحه بین ولتاژ تغذیه و بهره مدار می‌شود. از آنجا که با تداوم کوچک‌سازی ولتاژ تغذیه کم می‌شود، استفاده از یک سلف به جای مقاومت، موجب کاهش ولتاژ تغذیه نمی‌شود؛ زیرا افت ولتاژ روی سلف کمتر از افت ولتاژ روی مقاومت است. مقاومت  $R_b$  مسیر سیگنال را از نویز ترانزیستور  $M_3$  و  $I_{ref}$  جدا می‌کند [۱۰]. در طراحی این مدار استفاده از شبکه تطبیق در ورودی و خروجی باعث شد تا با یک درجه آزادی بیشتر سعی در بهبود تطبیق امپدانس ورودی، انجام دهیم. با شبکه تطبیق اضافه شده کیفیت تطبیق امپدانس ورودی بهبود یافته و پارامتر  $S_{11}$  برابر با -29dB شده است.

#### ۷- نتایج شبیه‌سازی

طراحی تقویت‌کننده پیشنهادی توسط نرم‌افزار HSPICE RF در تکنولوژی CMOS 0.18um انجام گرفته است. ولتاژ تغذیه این مدار 1.8v و توان مصرفی آن برابر با 1.9mW می‌باشد. در جدول (۱) مقدار المان‌های که در طراحی مدار استفاده شده‌اند آورده شده‌اند.

(SNRi) به سیگنال به نویز در خروجی (SNRo) است. در واقع ما مایلیم که این دو نسبت باهم برابر باشند؛ یعنی سیگنالی که از ورودی می‌آید تقویت شود و در خروجی همان سیگنال به نویز را داشته باشیم با این تفاوت که دامنه بیشتر شده باشد. ولی از آنجا که خود ترانزیستور نویز دارد، باعث می‌شود نویز مدار زیاد شود. به همین خاطر پارامتری تعریف می‌کنیم که بدانیم یک تقویت‌کننده چقدر SNRi را خراب می‌کند و آن NF است. NF برابر است با:

$$F = \frac{SNR_i}{SNR_o} \rightarrow NF = 10 \log \frac{(S/N)_{in}}{(S/N)_{out}} \quad (۳)$$

محاسبه NF به صورت زیر می‌باشد [۱۱]:

$$F = 1 + \frac{R_g}{R_s} + \frac{\gamma \chi}{a Q_L} \frac{\omega_o}{\omega_T} \quad (۴)$$

$$\chi = 1 - 2|c| \sqrt{\frac{\delta a^2}{5\gamma} + \frac{\delta a^2}{5\gamma} (1 + Q_L^2)} \quad (۵)$$

که  $R_g$  جمع مقاومت داخلی  $L_g$  و مقاومت گیت،  $c$  ضریب همبستگی بین نویز درین و نویز گیت،  $\gamma$  ضریب نویز حرارتی کانال،  $\delta$  ضریب نویز گیت و  $Q_L$  ضریب کیفیت مدار RLC می‌باشد. چون تقویت‌کننده کم نویز اولین طبقه در مسیر دریافت سیگنال می‌باشد، عدد نویز آن به طور مستقیم به عدد نویز سیستم افزوده می‌شود [۱۲]. در طراحی LNA چندین هدف مد نظر طراح است که یکی از مهم‌ترین آن‌ها حداقل کردن عدد نویز می‌باشد. مطابق فرمول فریس اگر بهره حاصل از مرحله اول به اندازه کافی بزرگ باشد بهره مدار وابسته به نویز مرحله اول خواهد بود. عدد نویز طبقات بعد از LNA با بهره LNA حداقل شده و نویز LNA به طور مستقیم به سیگنال گیرنده تزریق می‌شود [۱۳]. از این رو وظیفه اصلی LNA آن است که بهره را افزایش و نویز را کاهش دهد.

#### ۵- پایداری

وجود خازن گیت درین  $C_{gd}$  باعث به وجود آمدن پارامتر  $S_{12}$  می‌شود [۱۴]. وجود این پارامتر باعث می‌شود سیگنال از ورودی به خروجی برگشت داده شود و مدار ناپایدار گردد. از طرفی چون امپدانس آنتن با توجه به شرایط مختلف تغییر می‌کند. (مثلاً اگر دست خود را به آنتن تماس دهیم)؛ پس برای پایداری باید در تمام نقاط، ضریب پایداری (K) را حساب کنیم و این معیار خوبی نیست. لذا برای پایداری، ماکزیمم ایزولاسیون را انتخاب می‌کنیم.

راه‌های انتخاب ماکزیمم ایزولاسیون: ۱- استفاده از LC موازی با خازن  $C_{gs}$ ، ۲- کسکود کردن ترانزیستورها. وقتی از LC استفاده می‌کنیم خازن فیدبک با LC در فرکانس کاری ما تشدید کرده و اثر آن از بین می‌رود. همچنین در روش کسکود چون خروجی از ورودی ایزوله شده است، مدار پایدار می‌شود و از این روش در طراحی استفاده خواهیم کرد.

#### ۶- طراحی LNA با القاگر در سورس

ساختارهای مختلف ذکر شده در بخش ۳ هر کدام معایب خود را دارند. ترمینال مقاومتی اثر مخربی بر روی نویز دارد. روش CG را استفاده

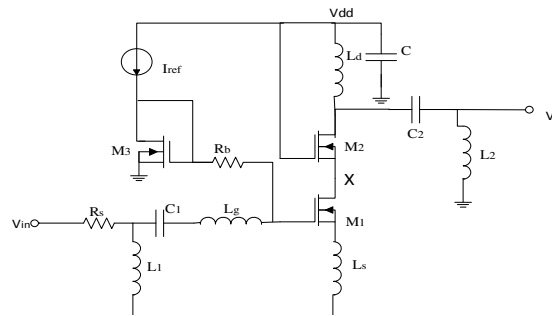
جدول (۲) نتایج حاصل از طراحی این مدار را نشان می‌دهد. شکل (۶) بهره ولتاژ مدار را نشان می‌دهد. حسن استفاده از ساختار کسکود، افزایش بهره به علت افزایش امپدانس خروجی و همچنین جداسازی بهتر بین پورت‌های ورودی و خروجی است. طبق معادله فریس افزایش بهره باعث کاهش عدد نویز طبقات بعد و از طرفی افزایش IP3 شده و مدار غیرخطی می‌شود [۱۷]. پس در طراحی این مدار سعی کرده‌ایم مصالحه بین این دو کمیت برقرار کنیم و موجب شد بهره مدار 28dB به دست آید. ترانزیستور کسکود  $M_2$  اثر خازن میلر  $M_1$  را خنثی و باعث افزایش جداسازی معکوس می‌شود [۱۷]. نمودار جداسازی

معکوس ( $S_{12}$ ) و بهره توان ( $S_{21}$ ) به ترتیب در شکل (۷) و (۸) نشان داده شده‌اند. با تطبیق مناسب، انتقال توان از منبع به پورت ورودی و از پورت خروجی به بار به طور بهینه انجام می‌شود [۵]. از این رو با اضافه کردن یک شبکه تطبیق اضافی در ورودی و خروجی این مدار توانسته‌ایم تطبیق امپدانس مناسبی در ورودی داشته باشیم؛ و پارامتر  $S_{11}$  به مقدار مناسبی کاهش پیدا کرده است. شکل (۹) ضریب انعکاس ورودی ( $S_{11}$ ) را نشان می‌دهد که مقدار آن در فرکانس 2.4GHz برابر -29dB است. در شکل (۱۰) نمودار عدد نویز آمده است که توانستیم مقدار مطلوب (1.2dB) را برای این پارامتر به دست آوریم.

Table (1): Parameters values

جدول (۱): مقدار پارامترها

$L_g$	$L_d$	$L_s$	$(W/L)_r$	$(W/L)_f$	$(W/L)_l$
8nH	2nH	1nH	(14/0.18) $\mu$	(210/0.18) $\mu$	(210/0.18) $\mu$



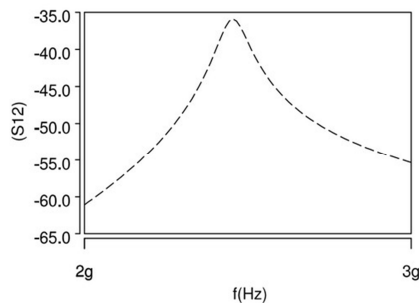
شکل (۵): شماتیک مداری LNA پیشنهادی

Fig. (5): Schematic proposed LNA circuit

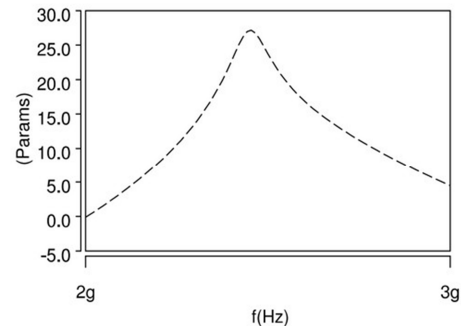
Table (2): Simulation results

جدول (۲): نتایج شبیه‌سازی

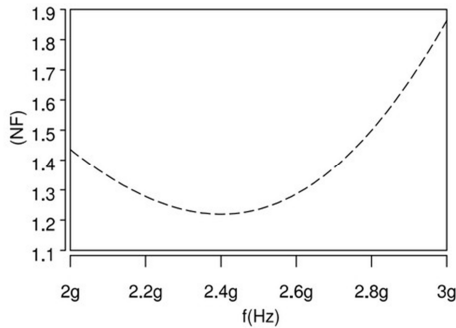
S12 (dB)	S11 (dB)	S21 (dB)	$A_V$ (dB)	P (mW)	NF (dB)	fo (GHz)
-35.49	-29.25	18.46	28	1.9	1.2	2.4



شکل (۷): ایزولاسیون معکوس  $S_{12}$  LNA  
Fig. (7): LNA Revers isolation ( $S_{12}$ )

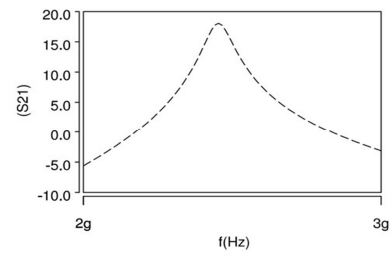


شکل (۶): بهره ولتاژ LNA  
Fig. (6): LNA Voltage gain

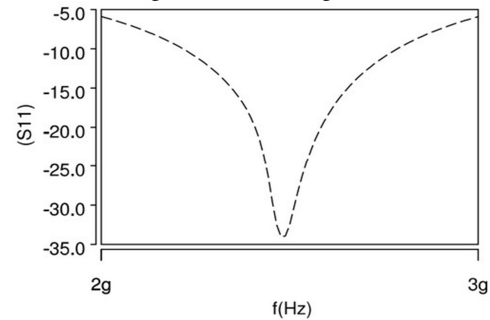


شکل (۱۰): عدد نویز LNA  
Fig.(10): LNA Noise figure

همان طور که در جدول (۳) مشاهده می‌کنید، مقایسه نتایج حاصل از طراحی این مدار با کارهای دیگران آورده شده است. ملاحظه خواهید کرد که در فرکانس 2.4GHz پارامترهای خواسته‌شده از طراحی LNA ارائه‌شده مقادیر قابل قبولی داشته‌اند.



شکل (۸): بهره توان LNA (S21)  
Fig.(8): LNA Power gain



شکل (۹): ضریب انعکاس ورودی LNA (S11)  
Fig.(9): LNA Input reflection coefficient

Table (3): Comparison of the results of this paper with other papers in CMOS technology

جدول (۳): مقایسه نتایج این مقاله با مقالات دیگر در فناوری CMOS

LNA	[۲]	[۱۳]	[۱۴]	[۱۷]	[۱۸]	پژوهش حاضر
fo (GHz)	2.4	2.4	2.4	2.4	1	2.4
NF (dB)	2.7	2.34	5.2	4.4	.6	1.21
P(mW)	2.7	8.5	-	-	4.14	1.90
Av (dB)	37.6	-	21.4	-	-	28
S21(dB)	11.2	31.53	-	15.3	17	18.46
S11(dB)	<-11	-9.14	-19	-30.5	-13.12	-29.25
S12(dB)	<-60	-38.03	-	-	-31.85	-35.49
Vdd(V)	1.8	1.2	1.8	1.8	1.8	1.8
Tech	0.18 μm	90 nm	0.18 μm	0.18 μm	0.18 μm	0.18 μm

باعث شد کیفیت تطبیق در ورودی (S11) به مقدار خوبی بهبود پیدا کند و مقدار آن برابر با -29dB شود.  $S_{12} = -35dB$  نشان از پایداری مطلوب در این مدار می‌باشد. در نهایت با مصالحه بین پارامترهای مدار، توانسته‌ایم بهترین عملکرد را از طراحی مدار به دست آوریم.

پی‌نوشت:

- 1- Radio Frequency
- 2- Global Positioning System
- 3- Home Shopping Network
- 4- Low Noise Amplifier
- 5- Noise Cancelation
- 6- Noise Figure
- 7- Flickr Noise

## ۸- نتیجه‌گیری

در این مقاله طراحی یک تقویت‌کننده کم نویز (LNA) به صورت مجتمع با فناوری 0.18 CMOS در فرکانس 2.4GHz ارائه شده است. تطبیق مناسب، بهره بالا، عدد نویز پایین، ایزولاسیون معکوس و توان مصرفی پایین از مهم‌ترین پارامتر در طراحی LNA هستند. نتایج حاصل از شبیه‌سازی مدار با نرم‌افزار HSPICE RF نشان می‌دهد که در فرکانس کاری ما، پارامترهای مدار مقادیر قابل قبولی داشته‌اند. یکی از مشخصه‌های مهم LNA نویز می‌باشد؛ وجود نویز در مدار باعث محو شدن سیگنال می‌شود که در این مقاله آن را 1.2dB به دست آوردیم. از دیگر خواسته‌های ما در طراحی، بهره بالا و توان مصرفی پایین هست که این امر محقق گردید و به ترتیب برابر با 28dB و 1.9mW می‌باشند. استفاده از شبکه تطبیق طراحی شده در ورودی و خروجی

### References

- [1] N. Rani, S. Sharma, "Design of CMOS LNA for radio receiver using the cadence simulation tool", MIT International Journal of ECE, Vol. 3, pp. 63-68, 2013.
- [2] S. Toofan, A. Rahmati, A. Abrishamifar, G.R. Lahiji, "A low-power and high-gain fully integrated CMOS LNA", Microelectronics Journal, Vol. 38, pp. 1150-1155, 2007.
- [3] F. Bruccoleri, E.A. Klumperink, D.B. Nauta, "Wide-band CMOS low-noise amplifier exploiting thermal noise canceling", IEEE Journal of Solid-State Circuits, Vol. 39, pp. 275-282, 2004.
- [4] S.C. Blaakmeer, E.A. Klumperink, D.M. Leenaerts, D.B. Nauta, "Wideband balun-LNA with simultaneous output balancing, noise-canceling and distortion-canceling", IEEE Journal of Solid-State Circuits, Vol. 43, pp. 1341-1350, 2008.
- [5] F. Kalantari, N. Masoumi, F.S. Saadati, "A low power 90 nm LNA with an optimized spiral inductor model for WiMax front end", Proceeding of the IEEE/MWSCAS, pp. 172-176, 2006.
- [6] B. Jeremy, "Design of a magnetically tunable low noise amplifier in 0.13 um CMOS technology", M.Sc. Dissertation, Dept. Electrical and Computer Engineering, Iowa State University, Graduate College, 2012.
- [7] B. Razavi, "Design of analog CMOS integrated circuits", Boston, McGraw-Hill, 2001.
- [8] M. Benmansour, P. Mukund, "A tuned wideband LNA in 0.25  $\mu\text{m}$  IBM process for RF communication applications", Proceedings of the IEEE/ICVD, pp. 631-634, 2004.
- [9] H.W. Chiu, S.S. Lu, Y.S. Lin, "A 2.17-dB NF 5-GHz-band monolithic CMOS LNA with 10mW DC powerconsumption", IEEE Trans. on Microwave Theory and Techniques, Vol. 53, pp. 813-824, 2005.
- [10] B. Razavi, "RF microelectronics," Vol. 2, New York: Paul Boger, 2011.
- [11] L. Belostotski, J.W. Haslett, "Noise figure optimization of inductively degenerated CMOS LNAs with integrated gate inductors", IEEE Trans. on Circuits and Systems, Vol. 53, pp. 1409-1422, 2006.
- [12] B. Razavi, "RF microelectronics", Bol. 1, Prentice Hall New Jersey, 1998.
- [13] R. Kundu, A. Pandey, S. Chakraborty, V. Nath, "A CMOS low noise amplifier based on common source technique for ISM band application", Microsystem Technologies, pp. 1-8, 2015.
- [14] A.V. Do, C.C. Boon, M.A. Do, K.S. Yeo, A. Cabuk, "A subthreshold low-noise amplifier optimized for ultra-low-power applications in the ISM band," Microwave Theory and Techniques, IEEE Trans. on, Vol. 56, pp. 286-292, 2008.
- [15] A.K. Bhardwaj, S. Singh, R. Sarin, "Low power high gain CMOS LNA for WLAN and ISM band applications," MIT International Journal of Electronics and Communication Engineering, Vol. 1, No. 1, pp. 1-4, Jan 2011.
- [16] T.H. Lee, "The design of CMOS radio-frequency integrated circuits", Cambridge universitypress, 2004.
- [17] C.H. Chang, M. Onabajo, "Input impedance matching optimization for adaptive low-power low-noise amplifiers," Analog Integrated Circuits and Signal Processing, Vol. 77, pp. 583-592, 2013.
- [18] J. Manjula, S. Malarvizhi, "A 1GHz current reuse low noise amplifier with active inductor load", Proceeding of the IEEE/IMAC4S, pp. 211-215, Kottayam 2013.

