

**Designing a New Gate-Diffusion Input in Quantum-Dot Cellular Automata Technology****Hamidreza Sadrarhami<sup>1,4</sup>, Ph.D. Student, Sayed Mohammadali Zanjani<sup>2,3</sup>, Assistant Professor, Mehdi Dolatshahi<sup>2</sup>, Assistant Professor, Behrang Barekatain<sup>1,4</sup>, Assistant Professor**<sup>1</sup>Department of Computer Engineering- Najafabad Branch, Islamic Azad University, Najafabad, Iran<sup>2</sup>Department of Electrical Engineering- Najafabad Branch, Islamic Azad University, Najafabad, Iran<sup>3</sup>Smart Microgrid Research Center- Najafabad Branch, Islamic Azad University, Najafabad, Iran<sup>4</sup>Big data Research Center- Najafabad Branch, Islamic Azad University, Najafabad, Iran

sadr.hamid@sco.iaun.ac.ir, sma\_zanjani@pel.iaun.ac.ir, dolatshahi@iaun.ac.ir, behrang\_barekatain@iaun.ac.ir

**Abstract**

Quantum-dot cellular automata (QCA) is a modern technology, which has higher speed, lower power consumption, higher density, and lower complexity than conventional technologies, such as CMOS. Moreover, the gate diffusion input (GDI) technique has been successful in reducing complexity, area, and energy consumption in low-power circuit designs. In this technique, a wide range of complex logic functions can be implemented using only two transistors as the main block. In this study, a QCA-based GDI block is proposed using only 11 cells as a standard design unit that can be used to implement basic functions such as AND, OR, MUX, BUFFER, NOT and XOR in digital circuits. QCADesigner simulations of the functions in 18 nm technology indicate the superior performance of the proposed block with only one clock cycle delay in performing the operations. Moreover, the power consumption analysis of the designed circuits is performed using QCADesigner. The advantages of the proposed circuit compared to previous designs are 31% reduction in cell count, 50% smaller surface area, and 17% reduction in total energy loss.

**Keywords:** gate diffusion input, low power, nanotechnology, polarization, quantum-dot cellular automata**Received:** 30 June 2022**Revised:** 2 September 2022**Accepted:** 30 October 2022**Corresponding Authors:** Dr. Sayed Mohammadali Zanjani

## طراحی یک سلول جدید ورودی انتشارگیت در فناوری اتوماتای سلولی نقطه کوانتومی

حمیدرضا صدرارحامی<sup>۱،۴</sup>، دانشجوی دکتری، سید محمدعلی زنجان<sup>۲،۳</sup>، استادیار، مهدی دولتشاهی<sup>۲</sup>، استادیار،  
بهرنگ برکتین<sup>۱،۴</sup>، استادیار

۱- دانشکده مهندسی کامپیوتر- واحد نجف‌آباد، دانشگاه آزاد اسلامی، نجف‌آباد، ایران

۲- دانشکده مهندسی برق- واحد نجف‌آباد، دانشگاه آزاد اسلامی، نجف‌آباد، ایران

۳- مرکز تحقیقات ریزشبکه‌های هوشمند- واحد نجف‌آباد، دانشگاه آزاد اسلامی، نجف‌آباد، ایران

۴- مرکز تحقیقات کلان داده- واحد نجف‌آباد، دانشگاه آزاد اسلامی، نجف‌آباد، ایران

sadr.hamid@sco.iaun.ac.ir, sma\_zanjani@pel.iaun.ac.ir, dolatshahi@iaun.ac.ir, behrang\_barekatain@iaun.ac.ir

**چکیده:** اتوماتای سلولی نقطه کوانتومی (QCA) یک فناوری جدید با سرعت بالا، مصرف توان کم، چگالی بالا و پیچیدگی پایین نسبت به فناوری‌های قدیمی مانند نیم‌رسانای اکسید-فلز مکمل (CMOS) است. از طرفی، روش ورودی انتشارگیت (GDI)، یک روش موفق در سامانه‌های کم‌مصرف است. این روش باعث کاهش پیچیدگی، کاهش مساحت و کاهش میزان مصرف انرژی در مدارهای طراحی شده با این روش است. این روش، اجرای طیف گسترده‌ای از توابع منطقی پیچیده را تنها با استفاده از دو ترانزیستور به‌عنوان بلوک اصلی، امکان‌پذیر می‌کند. در این مقاله، بلوک GDI مبتنی بر QCA تنها با ۱۱ سلول پیشنهاد شده که به‌عنوان واحد طراحی استاندارد، قادر به اجرای توابع اساسی مانند AND، OR، NOT، BUFFER، MUX و XOR برای پیاده‌سازی مدارهای دیجیتال است. نتایج شبیه‌سازی توابع، توسط نرم‌افزار QCA Designer در فناوری ۱۸ نانومتر، نشان دهنده عملکرد بهتر سلول هم‌سطح پیشنهادی است؛ به‌نحوی که سلول پیشنهادی، ۱ سیکل ساعت تأخیر برای اجرای عملکردها دارد. همچنین تحلیل میزان مصرف انرژی و توان مصرفی مدارهای طراحی شده توسط نرم‌افزار QCA Designer انجام شده است. ۳۱ درصد کاهش در تعداد سلول‌ها، ۵۰ درصد کاهش در سطح و ۱۷ درصد کاهش در اتلاف انرژی کل از مزایای طرح پیشنهادی نسبت به طرح‌های پیشین است.

**کلمات کلیدی:** اتوماتای سلولی نقطه کوانتومی، توان پایین، فناوری نانو، قطبش، ورودی انتشارگیت

تاریخ ارسال مقاله: ۱۴۰۱/۴/۹

تاریخ بازنگری مقاله: ۱۴۰۱/۶/۱۱

تاریخ پذیرش مقاله: ۱۴۰۱/۸/۸

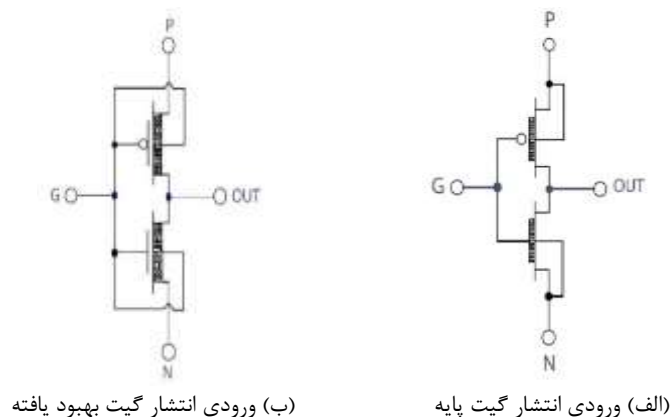
نام نویسندگان مسئول: دکتر سید محمدعلی زنجان

نشانی نویسندگان مسئول: نجف‌آباد- بلوار دانشگاه- دانشگاه آزاد اسلامی واحد نجف‌آباد- دانشکده مهندسی برق

## ۱- مقدمه

آتوماتای سلولی نقطه کوانتومی<sup>۱</sup> (QCA) یک فناوری بدون ترانزیستور است. این فناوری به عنوان یک نامزد جایگزین برای فناوری نیم‌رسانای اکسید-فلز مکمل (CMOS)، در حال ظهور است [۱]. با توجه به شرایط موجود، قابلیت اطمینان مدارهای نانومتری CMOS به دلایل متعددی کاهش یافته که عبارتند از: افزایش دمای ترانزیستور، کاهش عملکرد کنترلی گیت، افزایش جریان‌های مخرب زمان خاموشی یا جریان نشتی که منجر به افزایش توان ایستا می‌شود، تونل‌زنی الکترون‌ها و کاهش نسبت جریان روشن به خاموش ترانزیستور. علاوه بر مشکلات ذکر شده، فرایند ساخت این ترانزیستورها به خصوص هنگام عملیات لیتوگرافی، مراحل پیچیده‌تری دارد که باعث افزایش هزینه می‌شود. از این رو، فناوری‌های جایگزین همچون ترانزیستورهای اثر میدان نانولوله کربنی، ترانزیستورهای تک الکترونی و آتوماتای سلول‌های کوانتومی معرفی شده‌اند [۵-۲].

آتوماتای سلولی نقطه کوانتومی، یک فناوری جدید است. این فناوری نسبت به فناوری‌های قدیمی مانند CMOS، دارای سرعت بالاتر، مصرف توان کمتر، چگالی واحد سطح بالاتر و پیچیدگی پایین‌تری است. علاوه بر این، در فناوری QCA، مشکلات ناشی از ارتباط سیمی بین ترانزیستورها که در فناوری CMOS یک مشکل عمده به شمار می‌آمد، برطرف شده است [۲]. فناوری QCA در مقایسه با فناوری CMOS، معماری پیچیده مجتمع‌سازی در مقیاس بسیار بزرگ<sup>۲</sup> (VLSI) را با مصرف انرژی بسیار کمتر و سرعت بالاتر در مقیاس نانو پیاده‌سازی می‌کند [۶]. انتقال اطلاعات باینری در فناوری QCA به کمک دافعه کلوبی<sup>۳</sup> بین سلول‌های مجاور انجام می‌شود [۷]. در این فناوری با جای‌گیری الکترون‌ها در نقاط کوانتومی سلول‌ها، مقدارهای باینری ۰ یا ۱ کدگذاری می‌شوند [۸]. از طرفی، روش ورودی انتشار گیت<sup>۴</sup> (GDI) یک روش برای بهبود توان و مساحت اشغالی حتی در منطق CMOS است. ساده‌ترین حالت از تکنیک GDI از اتصال ۲ ترانزیستور PMOS و NMOS مطابق با شکل (۱-الف)، ایجاد می‌شود. به طور کلی، مدار هسته GDI به عنوان یک دروازه ساده در نظر گرفته می‌شود که در آن پایانه سورس ترانزیستورهای نوع N و P به جای اتصال به زمین (GND) یا ولتاژ تغذیه (VDD) به ورودی‌های "P" و "N" متصل می‌شوند. بنابراین، توابع باینری مختلفی را با استفاده از تکنیک GDI، می‌توان پیاده‌سازی کرد [۴]. در نگاه اول، این سلول پایه شبیه به یک وارون‌گر CMOS است ولی تفاوت‌هایی وجود دارد: سلول پایه GDI دارای چهار پایانه است، سه پایانه ورودی با نام‌های G (ورودی مشترک گیت‌های PMOS و NMOS)، P (پایه P (ورودی PMOS)، پایه N (ورودی NMOS) و پایانه خروجی D (خروجی مشترک PMOS و NMOS) است [۷]. بدنه هر دو ترانزیستور PMOS و NMOS به ترتیب به پایانه‌های P و N متصل است. پایانه‌های P و N و D ممکن است با توجه به ساختار مدار، هم به عنوان ورودی و هم به عنوان خروجی مدار استفاده شوند [۹]. همچنین در شکل (۱-ب) یک GDI بهبود یافته مشاهده می‌شود. توابع قابل اجرای این تکنیک در جدول (۱) نشان داده شده است. در این ساختار، با تغییر در ارزش ورودی‌ها در یک سلول پایه GDI، که فقط از دو ترانزیستور تشکیل شده است، می‌توان توابع مختلف بولی ایجاد کرد، در حالی که شبیه‌سازی هر کدام از این توابع در سایر تکنیک‌ها نیازمند استفاده از ۶ تا ۱۲ ترانزیستور است [۱۰، ۱۱]. در GDI استفاده از تعداد ترانزیستور کمتر، منجر به سرعت بیشتر، اتلاف توان کمتر و کاهش پیچیدگی در توابع بولی نسبت به تکنیک CMOS شده است [۱۱، ۷]. همچنین برای طراحی گیت‌های چندورودی می‌توان چندین GDI را به یکدیگر متصل نمود.



شکل (۱): ورودی انتشار گیت پایه و بهبود یافته [۱۰، ۹]  
Figure (1): Gate diffusion input, a) Basic GDI, b) Modified GDI [1,9]

جدول (۱): توابع مختلف بولی با تغییر در مقادیر ورودی سلول روش ورودی انتشار گیت [۱،۹]

Table (1): Different Boolean functions with changes in GDI cell input values [1,9]

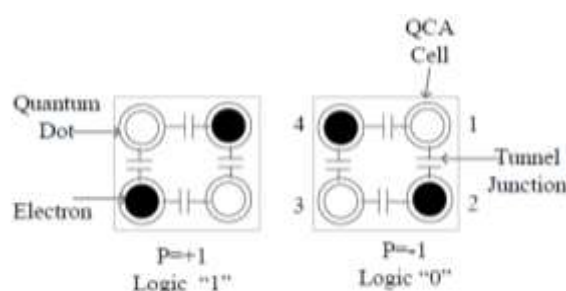
| N | P | G | D        | تابع |
|---|---|---|----------|------|
| 0 | B | A | $A'B$    | F1   |
| B | 1 | A | $A'+B$   | F2   |
| 1 | B | A | $A+B$    | OR   |
| B | 0 | A | $A.B$    | AND  |
| C | B | A | $A'B+AC$ | Mux  |
| 0 | 1 | A | $A'$     | NOT  |

هدف این مقاله، پیشنهاد یک بلوک GDI جدید مبتنی بر QCA به عنوان واحد طراحی استاندارد است که قادر به اجرای توابع اساسی برای پیاده‌سازی مدارهای متنوع دیجیتال باشد، در ادامه ساختار مقاله به این شرح است. در بخش دوم مروری بر فناوری QCA شده است. بلوک QCA-GDI پیشنهادی در بخش سوم ارائه می‌شود. نتایج شبیه‌سازی و ارزیابی مدارهای ارائه شده و مقایسه نتایج با چند مطالعه انجام شده، بخش چهارم را تشکیل می‌دهند. نتیجه‌گیری و پیشنهادات در بخش پنجم بیان شده است.

## ۲- مروری مختصر بر فناوری آتوماتای سلولی نقطه کوانتومی

برای اولین بار فناوری QCA توسط لنت و همکارانش ارائه شد. در این فناوری، راه‌حل‌هایی مناسب برای مشکل اتلاف توان<sup>۵</sup>، ارتباط داخلی و چگالی تراشه ارائه و چالش‌های موجود در فناوری CMOS تا حد زیادی رفع شد [۸]. فناوری QCA از تعدادی سلول پایه کوانتومی و ارتباط بین آن‌ها بر اساس دافعه کلوبی ایجاد می‌شود. هر سلول از چهار نقطه ساخته شده که در گوشه‌های یک مربع قرار گرفته‌اند. در هر سلول، دو الکترون اضافی وجود دارد. وضعیت قرارگیری الکترون‌ها در نقاط کوانتومی، ارزش باینری سلول را بیان می‌کند. بار الکترون توسط نقطه کوانتومی مشخص می‌شود. هر سلول می‌تواند مقدار ۱ یا ۰ داشته باشد [۱۲]. با توجه به فعل و انفعالات الکترواستاتیکی (دافعه) بین بارها، الکترون‌ها در دورترین فاصله نسبت به یکدیگر قرار می‌گیرند که آن، وضعیت پایدار است. در این حالت، سلول در پایین‌ترین سطح انرژی است و بیشترین پایداری را دارد [۱۳]. تنها دو وضعیت پایدار در سلول وجود دارد که مقادیر باینری "۰" و "۱" را رمزگذاری می‌کند [۱۴]. این دو وضعیت در شکل (۲) نشان داده شده است.

صرف‌نظر از اثر محیط، دو وضعیت ممکن (قطبش ۰ یا ۱) دارای انرژی الکترواستاتیک یکسانی هستند. وضعیت قطبش سلول‌های مجاور، تعیین‌کننده وضعیت نهایی سلول است. بنابراین برای تعیین بار هر سلول، شناسایی و تعیین بار سلول‌های مجاور ضروری است [۱۵]. این تأثیرپذیری بر اساس دافعه کلوبی بین چهار سلول مجاور، چهار سلول مورب در چهار طرف و همچنین سلول‌های لایه بالایی و لایه زیرین است [۱۶]. چهار نقطه در سلول به ترتیب گردش عقربه‌های ساعت، شماره‌گذاری می‌شوند. قطبش P میزان توزیع بار الکتریکی بین چهار نقطه از سلول است. P براساس رابطه (۱) محاسبه می‌شود [۱۷].



شکل (۲): دو وضعیت مختلف یک سلول آتوماتای سلولی نقطه کوانتومی [۱۴]

Figure (2): Two different polarization states of a QCA cell [14]

$$p = \frac{(p_1 + p_3) - (p_2 + p_4)}{p_1 + p_2 + p_3 + p_4} \quad (۱)$$

هر  $p_i$  شارژ الکتریکی در یکی از چهار نقطه از سلول QCA است. با توجه به میزان انرژی هر نقطه از سلول، قطبش سلول تعیین می‌شود. دو حالت پلاریزه ممکن برای سلول به صورت  $P$  برابر  $+۱$  و  $P$  برابر  $-۱$  است. برای تعیین قطبش سلول‌ها در مدارهای طراحی شده در نرم افزار QCADesigner از دو روش شبیه‌سازی با موتور شبیه‌سازی دوحالته و موتور شبیه‌سازی بردار هم‌بستگی استفاده می‌شود. در موتور شبیه‌سازی دوحالته فرض می‌شود که هر سلول یک سامانه ساده دوحالته است که در آن انرژی کل سامانه، بر اساس رابطه (۲) تعیین می‌شود [۱۷].

$$H_i = \sum \begin{bmatrix} -\frac{1}{2} p_j E_{ij}^k & -\gamma_i \\ -\gamma_i & \frac{1}{2} p_j E_{ij}^k \end{bmatrix} \quad (۲)$$

در رابطه فوق  $E_{ij}^k$  (انرژی کیک<sup>۲</sup>) بین سلول‌های  $i$  و  $j$  است. این انرژی با مقدار انرژی دو سلول با قطبش مخالف در ارتباط است. پارامتر  $P_j$  پلاریزاسون سلول  $j$  است. همچنین  $\gamma_i$  انرژی تونل‌زنی الکترون در داخل سلول  $i$  است. جمع رابطه بالا روی همه سلول‌هایی که در یک شعاع موثر از سلول  $i$  باشند، اعمال می‌شود که این شعاع معمولاً قبل از شبیه‌سازی تعیین می‌شود. با استفاده از معادله مستقل از زمان شرودینگر می‌توان حالت‌های ثابت سلول در محیط توصیف شده توسط این هامیلتونین را یافت که در رابطه (۳) نشان داده شده است [۱۷].

$$H_i \psi_i = E_i \psi_i \quad (۳)$$

در رابطه فوق،  $H_i$  هامیلتونین،  $\psi_i$  بردار حالت سلول و  $E_i$  انرژی مرتبط با حالت است. براساس رابطه‌های (۲) و (۳) و ساده‌سازی آنها، رابطه (۴) نوشته شده است [۱۷].

$$P_i = \frac{\frac{E_{ij}^k}{2\gamma} \sum_j P_j}{\sqrt{1 + \left( \frac{E_{ij}^k}{2\gamma} \sum_j P_j \right)^2}} \quad (۴)$$

در رابطه (۴)،  $P_i$  حالت پلاریزه سلول  $i$  و  $P_j$  پلاریزاسیون سلول مجاور است. با استفاده از این تابع، موتور شبیه‌سازی، حالت هر سلول را با استفاده از سلول‌های دیگر که در شعاع موثر قرار دارند، محاسبه می‌کند. این محاسبه تا زمانی که کل سیستم همگرا شود، با تلورانسی از پیش تعیین شده تکرار می‌شود.

به منظور بررسی میزان انرژی و تعیین پلاریزاسیون مدارهای پویا، شبیه‌سازی با استفاده از موتور بردار همبستگی انجام می‌شود. انرژی کیک  $E_{ij}^k$ ، نشان‌دهنده مقدار انرژی سلول‌های  $i$  و  $j$  با قطبش مخالف است. این انرژی از برهم‌کنش الکترواستاتیک بین تمامی بارها به سادگی قابل محاسبه است. برای این منظور، برای هر نقطه در سلول  $i$  یک برهم‌کنش الکترواستاتیک بین این نقطه و نقطه دیگر در سلول از طریق رابطه (۵) محاسبه می‌شود [۱۸].

$$E_{ij} = \frac{1}{4\pi\epsilon_0\epsilon_r} - \frac{q_i q_j}{[\gamma_i - \gamma_j]} \quad (۵)$$

که در آن  $\epsilon_0$  گذردهی فضای آزاد و  $\epsilon_r$  گذردهی نسبی سامانه است. برای محاسبه انرژی کیک، ابتدا این انرژی برای سلول‌های دارای قطبش مخالف و سپس برای سلول‌هایی با قطبش موافق محاسبه می‌شود و در نهایت این دو مقدار از یکدیگر کم می‌شود. از آنجا که بار سلول خنثی است، برهم‌کنش بین سلول‌ها از طریق برهم‌کنش چهارقطبی-چهارقطبی با نسبت معکوس توان پنجم فاصله بین آنها کاهش می‌یابد. بنابراین انرژی کیک با افزایش فاصله و افزایش شعاع همسایگی موثر، به سرعت کوچک می‌شود. در ساختار QCA، اطلاعات بین سلول‌های مجاور به صورت متقابل منتقل می‌شود. با تغییر در قطبش سلول محرک، نزدیک‌ترین سلول و سپس همسایه بعدی، قطبش خود را تغییر می‌دهند [۱۸]. شکل (۳)، انتقال قطبش بین سلول‌های QCA مجاور را نشان می‌دهد [۱۹].



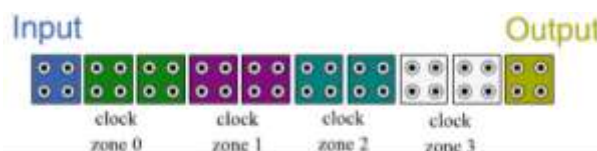
شکل (۳): انتقال قطبش بین سلول‌های آتوماتای سلولی نقطه کوانتومی [۱۹]

Figure (3): Polarization transfer between QCA cells [19]

## ۱-۲- زمان‌بندی در آتوماتای سلولی نقطه کوانتومی

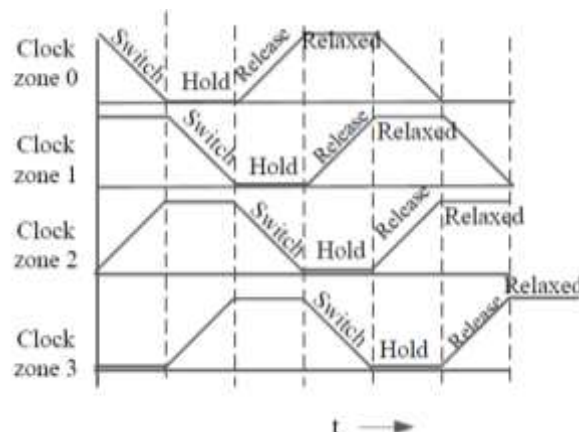
در فناوری سنتی VLSI فقط مدارهای ترتیبی<sup>۷</sup> از زمان‌بندی با استفاده از سیگنال مرجع، بهره می‌برند [۲۰]، اما در QCA زمان‌بندی در طراحی کلیه مدارهای ترتیبی و ترکیبی کاربرد دارد. این ساز و کار علاوه بر کنترل جریان داده، انرژی سلول‌ها را نیز تامین می‌کند. همان‌طور که در شکل (۴) نمایش داده شده، زمان‌بندی در QCA شامل چهار ناحیه ۰، ۱، ۲ و ۳ است [۲۱]. هر منطقه ساعت<sup>۸</sup> در QCA از چهار فاز ساعت متمایز تشکیل شده است: سوئیچ، نگهداری، رهاسازی و استراحت [۲]. ابتدا در حالت سوئیچ، سلول‌ها شروع به قطبش می‌کنند و سلول QCA بر اساس وضعیت سلول محرک در یکی از حالت‌های قطبش "صفر" یا "یک" قرار می‌گیرد. در مرحله نگهداری، سلول در قطبش تعیین شده به پایداری رسیده و وضعیت آن تغییر نمی‌کند. در مرحله رهاسازی، به مرور از قطبش سلول کاسته می‌شود. در مرحله استراحت، قطبش سلول به کلی از بین می‌رود. چهار فاز مختلف از هر ساعت در شکل (۵) نمایش داده شده است [۲۲].

با کنارهم قراردادن چندین سلول QCA، سیم ایجاد می‌شود. انواع سیم‌ها در فناوری QCA عبارتند از: سیم  $90^\circ$  و  $45^\circ$  که اولی مجموعه‌ای از سلول‌های ساده و دومی مجموعه‌ای از سلول‌های چرخیده است. در شکل (۶)، انواع سیم در فناوری QCA نشان داده شده است [۲۳]. در سیم  $90^\circ$  پلاریزه ورودی سیم، بدون تغییر، به سلول مجاور انتقال می‌یابد و این زنجیره تا انتهای سیم ادامه دارد. در سیم  $45^\circ$  مکمل قطبش ورودی، به سلول مجاور منتقل می‌شود و تا انتهای سیم این روند ادامه دارد. به سیم  $45^\circ$ ، زنجیره وارونگر نیز گفته می‌شود [۲۴]. مطابق شکل (۷) دو روش طراحی هم‌سطح<sup>۹</sup> و چندلایه<sup>۱۰</sup> برای سیم‌های متقاطع<sup>۱۱</sup> وجود دارد. در روش هم‌سطح، برای تقاطع سیم‌ها از دو سیم عمود بر هم استفاده می‌شود که یکی  $45^\circ$  درجه و سیم دیگر  $90^\circ$  درجه است. در این حالت، سلول‌های مجاور بر یکدیگر تاثیر نخواهد داشت [۶]، اما در روش چندلایه از چندین سطح سلول استفاده می‌شود [۲۵]. در روش هم‌سطح، هر ناهماهنگی و جابجایی در قرارگیری سلول‌ها باعث ایجاد اثر متقابل<sup>۱۲</sup> در دو سیم متقاطع می‌شود.



شکل (۴): زمان‌بندی در آتوماتای سلولی نقطه کوانتومی [۲۱]

Figure (4): Scheduling in QCA [21]



شکل (۵): چهار فاز مختلف در هر منطقه ساعت [۲۲]

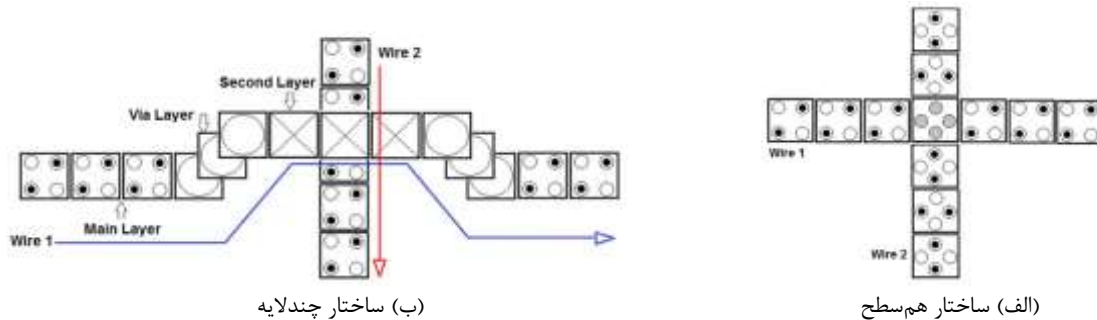
Figure (5): Four different phases in each clock zone [22]



(الف) سیم ۹۰ درجه یا ساده (ب) سیم ۴۵ درجه یا چرخانده شده

شکل (۶): سیم در ساختار آتوماتای سلولی نقطه کوانتومی

Figure (6): Wire in QCA structure, a) 90° or simple wire, b) 45° or twisted wire



(ب) ساختار چندلایه

(الف) ساختار هم سطح

شکل (۷): سیم متقاطع در آتوماتای سلولی نقطه کوانتومی [۶،۲۵]

Figure (7): Crossover wire in QCA, a) Coplanar structure, b) Multilayer structure [6,25]

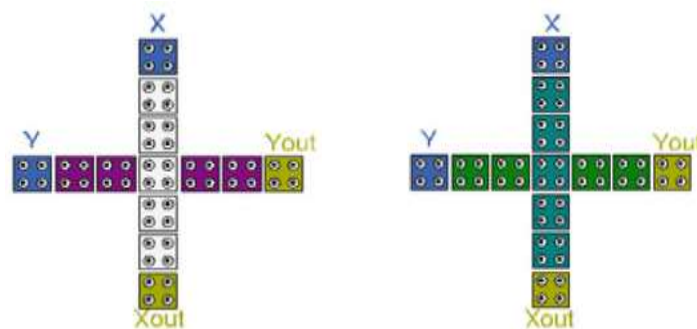
برای رفع این چالش و افزایش استحکام مدار، روش‌هایی پیشنهاد شده ولی این تدابیر باعث افزایش مساحت و افزایش تاخیر برای مدار شده است [۲۶]. یکی از این روش‌ها که نسبت به سایر روش‌ها هزینه کمتری دارد، سیم‌های متقاطع براساس فاز ساعت متفاوت است [۲۱]. در این روش، سلول‌های فاز سوئیچ می‌توانند از روی سلول‌های فاز رهاسازی عبورکنند که در شکل (۸-الف) نشان داده شده است. همچنین مطابق شکل (۸-ب) سلول‌های فاز نگهداری می‌توانند از روی سلول‌های فاز استراحت عبور کنند. در این دو حالت عبور، سیم‌های متقاطع بدون اثر قطبش مخرب از روی هم عبور خواهند کرد [۲۷].

## ۲-۲- گیت‌های منطقی در آتوماتای سلولی نقطه کوانتومی

طراحی مدارهای محاسباتی در فناوری QCA با استفاده از ترکیب گیت‌های پایه اکثریت و وارونگر انجام می‌شود. در این روش، تعداد زیادی از گیت‌های پایه به یکدیگر متصل می‌شوند که منجر به ایجاد مدارهای پیچیده با تعداد سلول زیاد و مساحت بالا می‌شود. همچنین به علت وجود گیت‌های مختلف و نیاز به ایجاد ارتباط داخلی بین آن‌ها، تاخیر این مدارها به شدت بالا می‌رود. روش دیگر طراحی مدارها در فناوری QCA استفاده از گیت‌های جامع‌تر است. این گیت‌ها توان اجرای توابع پیچیده‌تری را دارند و علاوه بر کاهش مساحت و توان مصرفی، تاخیر مدار را تا حد زیادی کاهش می‌دهند [۲۸]. به‌عنوان نمونه، در رابطه (۶) گیت اکثریت سه ورودی بیان شده است [۲۹].

$$MV3(A,B,C)=F=AM+BC+AC$$

(۶)

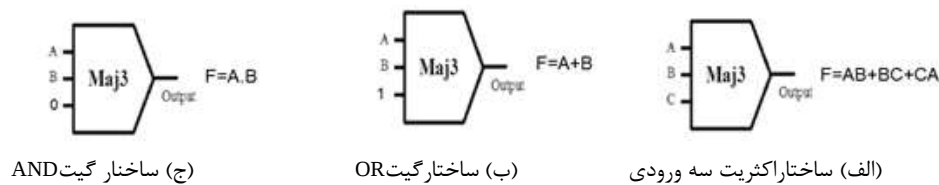


(ب) فاز نگهداری-استراحت

(الف) فاز سوئیچ-رهاسازی

شکل (۸): اختار سیم متقاطع بر اساس فاز ساعت

Figure (8): Crossover wire structure based on clock phase, a) Switch-release phase, b) Hold-relaxed phase



شکل (۹): ساختار بلوک اکثریت سه ورودی پایه [۲۹]

Figure (9): Three inputs majority basic, a) Three inputs majority structure, b) OR gate structure, c) AND gate structure [29]

اگر مقدار یکی از ورودی‌های گیت اکثریت سه ورودی، ۱ باشد، گیت OR ایجاد می‌شود و اگر مقدار یکی از ورودی‌ها ۰ باشد، گیت AND ایجاد می‌شود. این خاصیت گیت اکثریت در رابطه‌های (۷) و (۸) بیان شده و در شکل (۹) نشان داده شده است.

$$\text{Output} = A + B \triangleright \text{if } (C = 1) \quad (۷)$$

$$\text{Output} = A * B \triangleright \text{if } (C = 0) \quad (۸)$$

## ۲-۳- ساختار آتوماتای سلولی نقطه کوانتومی- روش ورودی انتشارگیت

همان‌طور که در مقدمه بیان شد، ساختار هسته GDI که از دو ترانزیستور تشکیل شده است، به عنوان یک دروازه ساده در نظر گرفته می‌شود که در آن پایه‌های ترانزیستورهای نوع N و P به جای اتصال به زمین یا ولتاژ تغذیه، به ورودی‌های "P" و "N" متصل می‌شوند. بنابراین، توابع باینری مختلفی را تنها با استفاده از دو ترانزیستور، می‌توان پیاده‌سازی کرد، در حالی که شبیه‌سازی هر کدام از این توابع در سایر روش‌ها نیازمند استفاده از ۶ تا ۱۲ ترانزیستور است. در نتیجه، استفاده از روش GDI باعث کاهش ۶۵ تا ۸۵ درصدی در پیچیدگی مدارهای طراحی شده با این روش می‌شود [۹]. در مرجع [۱] نمونه بهبود یافته این سلول با نام M-GDI نام‌گذاری شده به نحوی که در سلول پیشنهادی، مساحت تراشه برای شبکه‌های بالا کش<sup>۱۳</sup> و پایین کش<sup>۱۴</sup> به ترتیب حدود ۸۰ درصد و ۵۰ درصد در مقایسه با سلول پایه GDI کاهش می‌یابد. همچنین حاصل ضرب توان در تاخیر<sup>۱۵</sup> (PDP) در این سلول بهبود یافته است. در مرجع [۵] ترکیب GDI و منطق پویا با نام D-GDI برای طراحی سلول XOR پویا و در نهایت ساختار تمام جمع‌کننده پیشنهاد شده به نحوی که سطح و توان مصرفی مدار و حاصل ضرب توان در تاخیر کاهش چشم‌گیری خواهد داشت و ظرفیت‌های انگلی<sup>۱۶</sup> متصل به گره خروجی و سایر گره‌های میانی کاهش می‌یابد.

در مرجع [۳۰] با مطالعه ساختار GDI در منطق CMOS، اقدام به طراحی گیت XOR دو ورودی براساس روش MGDI مبتنی بر QCA شده است. بلوک مذکور دارای ۱۱ سلول و مساحت ۰/۰۱ میکرومتر مربع است و در ۳ فاز ساعت کار می‌کند. سپس به کمک XOR پیشنهادی، چندین گیت منطقی و چند مدار محاسباتی طراحی و شبیه‌سازی شده است. تعداد سلول کم و مساحت پایین از مزیت‌های روش پیشنهادی در مرجع [۳۰] است. همچنین تعداد کلاک بالا و عدم دسترسی به سلول‌های ورودی و خروجی از معایب این روش است.

در مرجع [۳۱] یک گیت همه‌منظوره (ULG) سه ورودی طراحی شده است. این گیت قادر به اجرای گیت‌های AND، OR و XOR است. این بلوک دارای ۱۱ سلول است و مساحت آن ۰/۰۱ میکرومتر مربع است و در ۱ فاز ساعت کار می‌کند. روش طراحی این بلوک "هم سطح" است. همچنین بلوک مذکور نسبت به بلوک پیشنهادی، قابلیت اجرای تعداد عملیات بسیار کمتری دارد. تعداد سلول کم، مساحت پایین و تاخیر بسیار کم از مزیت‌های روش پیشنهادی در [۳۱] است. همچنین استحکام کم و تعداد کم عملیات قابل اجرا از معایب آن است.

در مرجع [۳۲] نیز یک گیت همه‌منظوره با ۳۰ سلول که دارای ۶ سلول ورودی است طراحی شده است. این بلوک که در ۳ لایه طراحی شده است، ۱۳ تابع استاندارد گیت همه‌منظوره را پیاده‌سازی می‌کند. مساحت ۰/۱۱ میکرومتر مربعی از معایب آن است که نشانگر تعداد سلول بالا و مساحت زیاد است. همچنین تاخیر ۱ فاز ساعتی و قابل در دسترس بودن سلول‌های ورودی و خروجی از مزایای این روش است.

در مرجع [۷]، بر اساس روش MGDI مطرح شده در مرجع [۱]، اقدام به طراحی بلوک GDI در فناوری QCA کرده است. این بلوک تنها طرح چاپ‌شده است که در آن یک بلوک GDI مبتنی بر QCA در یک لایه بررسی شده است. این بلوک شامل ۱۶

سلول و مساحت ۰/۰۲ میکرومتر مربع است. تاخیر آن ۲ پالس ساعت است. این بلوک نیز دارای تعداد سلول بالا و مساحت زیاد است؛ اما تاخیر کم و قابل دسترس بودن سلول‌های ورودی و خروجی از مزایای این روش است. طراحی شماتیک و شبیه‌سازی مدار پیشنهادی [۷] در شکل (۱۰) مشاهده می‌شود.

در مقاله حاضر، بلوک GDI مبتنی بر QCA تنها با ۱۱ سلول پیشنهاد شده که به‌عنوان واحد طراحی استاندارد قادر به اجرای توابع اساسی مانند AND, OR, MUX, BUFFER, NOT و است. بلوک پیشنهادی برای اجرای کلیه توابع تنها ۱ سیکل ساعت تاخیر دارد. در بخش ۳ به بیان این بلوک پرداخته شده است.

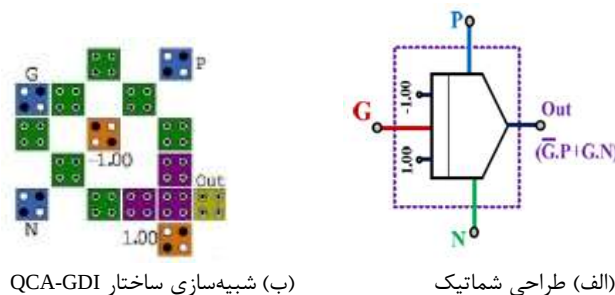
### ۳- بلوک آتوماتای سلولی نقطه کوانتومی- ورودی انتشارگیت پیشنهادی

به عنوان یک قاعده کلی، برای پیاده‌سازی یک مدار منطقی بهینه از نظر سرعت و مساحت، معادلات منطقی مدار باید تا حد امکان، ساده‌سازی شوند. در نتیجه علاوه بر سرعت و مساحت مدار، به‌دلیل استفاده از گیت‌های پایه کمتر در مدار و عدم نیاز به اتصال بین آنها، مدار در فازهای ساعت کمتری طراحی می‌شود و از نظرتوان مصرفی نیز بهینه خواهد شد. پس در فناوری QCA با ساده‌سازی معادلات منطقی، علاوه بر سرعت و مساحت، توان مصرفی مدار نیز تا حد قابل توجهی کاهش می‌یابد.

بنابراین بلوک QCA-GDI پیشنهادی بر اساس معادلات ساده شده رابطه (۹) ارائه شده است که بر اساس تابع اکثریت نوشته شده است. علاوه بر این، تکنیک GDI نیز در ساختار پیشنهادی اعمال می‌شود. این تکنیک، تنها با تغییر در مقادیر ورودی و بدون تغییر در طراحی مدار، قادر به اجرای چندین تابع منطقی مختلف است. این امر تعداد سلول مورد نیاز طراحی را کاهش می‌دهد. شکل (۱۱) بلوک پیشنهادی GDI مبتنی بر QCA را نشان می‌دهد.

$$\text{Output} = \text{Maj}(\text{Maj}(G', P, 0), \text{Maj}(G, N, 0), 1) = \text{Maj}(G'P, GN, 1) = G'P + GN \quad (9)$$

همان‌طور که در جدول (۲) نشان داده شده است، با استفاده از بلوک پیشنهادی و تنها با تغییر در مقادیر ورودی این بلوک، توابع اساسی مختلفی مانند AND, OR, MUX, BUFFER, NOT و XOR قابل پیاده‌سازی است. همچنین در طراحی سایر مدارهای منطقی و دیجیتال می‌توان از این بلوک استفاده کرد.



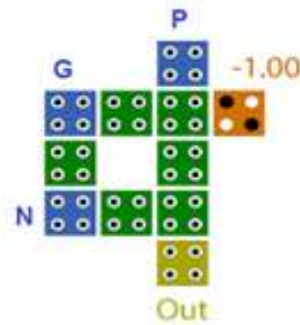
شکل (۱۰): آتوماتای سلولی نقطه کوانتومی- روش ورودی انتشارگیت پیشنهادی در مرجع [۷]

Figure (10): QCA-GDI in [7], Schematic design b) Simulation of QCA-GDI structure

جدول (۲): توابع منطقی مختلف قابل اجرا توسط سلول آتوماتای سلولی نقطه کوانتومی- ورودی انتشارگیت پیشنهادی

Table (2): Different logic functions implemented by the proposed QCA-GDI cell

| تابع   | Out       | G | P    | N    |
|--------|-----------|---|------|------|
| F1     | $A'B$     | A | B    | 0    |
| F2     | $A'+B$    | A | 1    | B    |
| OR     | $A+B$     | A | B    | 1    |
| AND    | $A.B$     | A | 0    | B    |
| NOT    | $A'$      | A | 1    | 0    |
| Buffer | A         | A | 0    | 1    |
| Mux    | $C'A+CB$  | C | A    | B    |
| XOR    | $A'B+AB'$ | A | B    | $B'$ |
| XNOR   | $A'B'+AB$ | A | $B'$ | B    |



شکل (۱۱): ساختار آتوماتای سلولی نقطه کوانتومی - ورودی انتشارگیت پیشنهادی

Figure (11): Proposed QCA-GDI structure

سلول QCA-GDI پیشنهادی شامل ۳ ورودی (پایانه‌های P، G و N)، یک خروجی و یک سلول با قطبش ثابت است که مقادیر منطقی ۰ یا ۱ را شامل می‌شود. مساحت ساختار بلوک QCA-GDI پیشنهادی طبق خروجی نرم‌افزار QCA-Designer برابر با ۰/۱۱۶۶۴ میکرومترمربع است. پیچیدگی این بلوک برابر با ۱۱ سلول QCA است و تنها در یک فاز ساعت طراحی شده است. مدار پیشنهادی از نظر تاخیر و مساحت نیز دارای بهبود عملکرد است. از ویژگی‌های معماری پیشنهادی، طراحی در یک لایه و عدم استفاده از روش‌های متقاطع در طراحی است. این ویژگی موجب استحکام و قابلیت تحمل خطا<sup>۱۷</sup> در طرح پیشنهادی نسبت به تنها طرح موجود قبلی است. نتایج مقایسه بین بلوک پیشنهادی و کار پیشین، بیانگر کاهش تعداد سلول، بهبود در تاخیر و توان مصرفی است.

#### ۴- نتایج شبیه‌سازی

در ادامه، شبیه‌سازی توابع مدار پیشنهادی و مدار مرجع [۷]، توسط QCADesigner در ۱۸ نانومتر و بررسی میزان انرژی مصرفی طرح پیشنهادی توسط QCADesigner-E نسخه ۲۰۰۳ با پارامترهای شبیه‌سازی پیش‌فرض مطابق با جدول (۳) و با استفاده از موتورهای شبیه‌سازی دوبرداره<sup>۱۸</sup> و همدوس<sup>۱۹</sup> انجام شده است. نتایج مشابهی با استفاده از هر دو موتور شبیه‌سازی به‌دست آمده که نشان‌دهنده دقت طرح پیشنهادی است. در جدول (۴) به منظور مقایسه میزان انرژی بلوک پیشنهادی و بلوک GDI-QCA مرجع [۷]، دو پارامتر حاصل جمع انرژی تلف شده (sum\_Ebath) و متوسط انرژی تلف شده (Avg\_Ebath) بیان شده است. با توجه به نتایج مقایسه و ارزیابی آن، طرح پیشنهادی از نظر هزینه، ۵۴ درصد بهبود نسبت به طرح مرجع [۷] داشته است و همچنین از نظر تعداد سلول، بلوک پیشنهادی نسبت به مرجع‌های [۷]، [۳۰] و [۳۲] به‌ترتیب دارای ۳۱، ۶۳ و ۴۲ درصد بهبود است. شکل (۱۳-الف)، تعداد سلول و شکل (۱۳-ب) هزینه مدار پیشنهادی را با طرح‌های قبلی مقایسه می‌کند. در این بخش، ابتدا بلوک GDI-QCA پیشنهادی و سپس گیت‌های AND، OR، MUX و XOR به‌کمک بلوک پیشنهادی و با استفاده از موتورهای تقریب دو وضعیتی و همدوس در نرم‌افزار QCA Designer-E نسخه ۲/۰/۳ و به‌کمک پارامترهای پیش‌فرض جدول (۴) بررسی می‌شوند. نتیجه شبیه‌سازی بلوک GDI-QCA پیشنهادی در شکل (۱۴-الف) نشان‌داده شده است.

جدول (۳): پارامترهای پیش‌فرض نرم‌افزار شبیه‌سازی QCA Designer-E

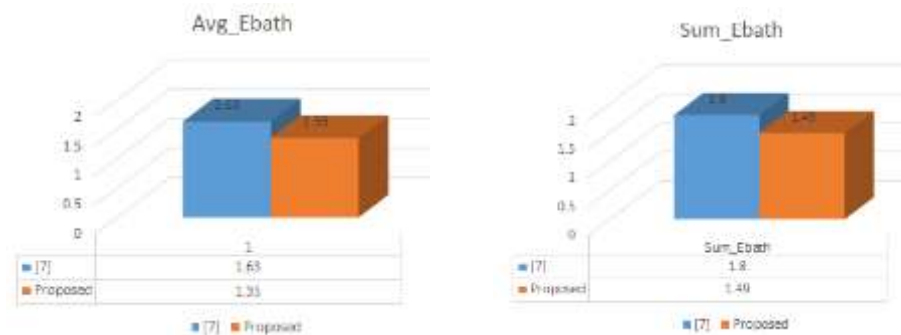
Table (4): Default parameters of QCA Designer-E simulation software

| پارامتر                                | مقدار                   | پارامتر                        | مقدار                       |
|----------------------------------------|-------------------------|--------------------------------|-----------------------------|
| اندازه سلول <sup>۲۱</sup>              | ۱۸ نانومتر × ۱۸ نانومتر | گذردهی نسبی <sup>۲۰</sup>      | ۱۲/۹                        |
| قطر نقطه کوانتومی <sup>۲۳</sup>        | ۵ نانومتر               | انرژی کلاک بالا <sup>۲۲</sup>  | ۹/۸ × ۱۰ <sup>-۲۲</sup> ژول |
| فاصله سلول به سلول <sup>۲۵</sup>       | ۲/۹ نانومتر             | انرژی کلاک پایین <sup>۲۴</sup> | ۳/۸ × ۱۰ <sup>-۲۳</sup> ژول |
| تعداد نمونه‌ها <sup>۲۷</sup>           | ۱۲۸۰۰                   | جابجایی کلاک <sup>۲۶</sup>     | ۰/۰+۰۰۰                     |
| خطای همگرایی <sup>۲۹</sup>             | ۰/۰۰۱                   | ضریب تقویت کلاک <sup>۲۸</sup>  | ۲                           |
| شعاع اثربخشی <sup>۳۱</sup>             | ۴۱ نانومتر              | فاصله لایه‌ها <sup>۳۰</sup>    | ۱۱/۵ نانومتر                |
| حداکثر تکرار در هر نمونه <sup>۳۲</sup> | ۱۰۰                     |                                |                             |

Table (4): Results of evaluation of energy lost in the proposed QCA-GDI cell and previous work

جدول (۴): نتایج ارزیابی انرژی تلف شده در سلول آتوماتای سلولی نقطه کوانتومی - ورودی انتشارگیت پیشنهادی و مرجع [۷]

| مرجع         | اتلاف انرژی کل بر حسب نوع طرح |                   | میانگین اتلاف انرژی در هر چرخه بر حسب نوع طرح |                     |
|--------------|-------------------------------|-------------------|-----------------------------------------------|---------------------|
|              | خطا                           | جمع انرژی تلف شده | خطا                                           | متوسط انرژی تلف شده |
| طرح مرجع [۷] | -۱/۹۴                         | ۱/۸۰              | -۱/۷۷                                         | ۱/۶۳                |
| طرح پیشنهادی | -۱/۶۱                         | ۱/۱۹              | -۱/۴۶                                         | ۱/۳۵                |

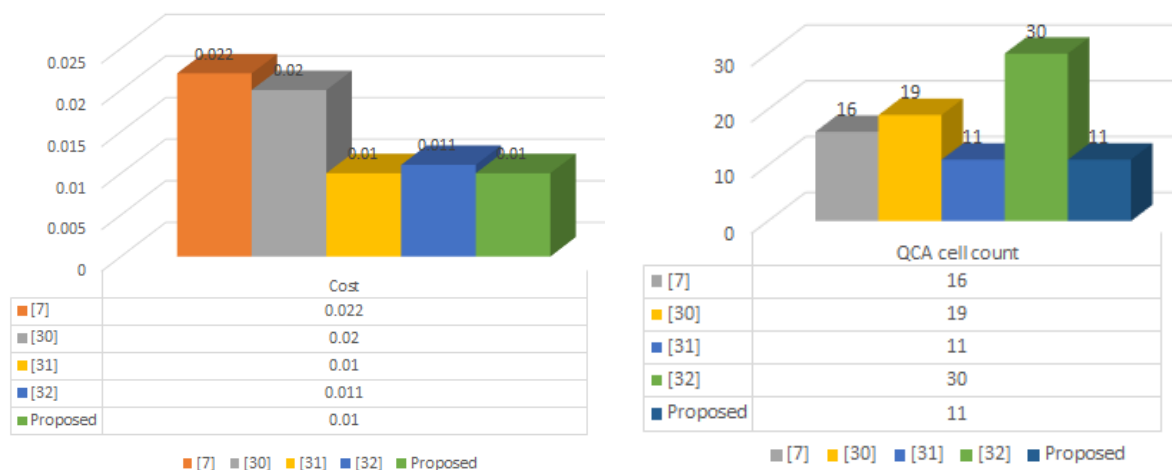


(ب) متوسط انرژی تلف شده

(الف) مجموع انرژی تلف شده

شکل (۱۲): مقایسه بلوک آتوماتای سلولی نقطه کوانتومی - ورودی انتشارگیت پیشنهادی و بلوک مرجع [۷]

Figure (12): Comparison of the proposed QCA-GDI block and the block in [7], a) Total wasted energy, b) Average wasted energy



(ب) هزینه

(الف) تعداد سلول

شکل (۱۳): مقایسه بلوک آتوماتای سلولی نقطه کوانتومی - ورودی انتشارگیت پیشنهادی و کارهای قبلی

Figure (13): Comparison of the proposed QCA-GDI block and previous works, a) Number of cells, b) Cost

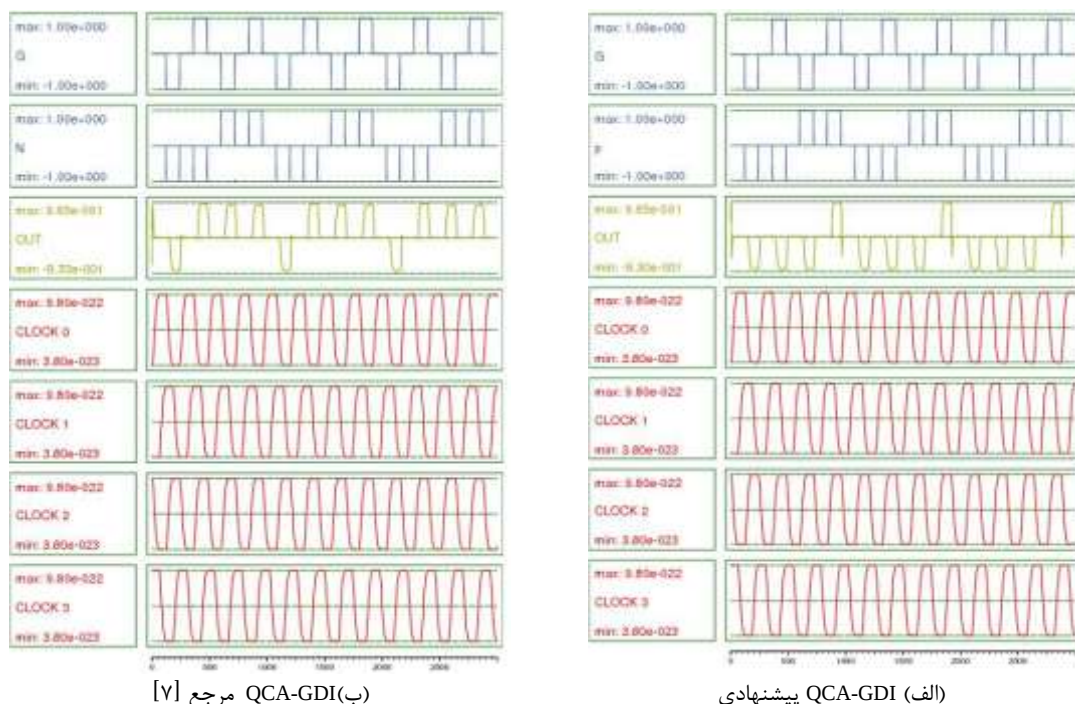
بر اساس رابطه (۱۰) با مقادری B و ۰ و A به ترتیب به پایه‌های N و P و G، گیت AND ایجاد می‌شود. شکل (۱۵-الف) نتیجه شبیه‌سازی گیت AND پیشنهادی را نشان می‌دهد.

$$\text{Output} = G'P + GN = (A.0) + (A.B) = A.B = \text{AND}(A, B) \quad (10)$$

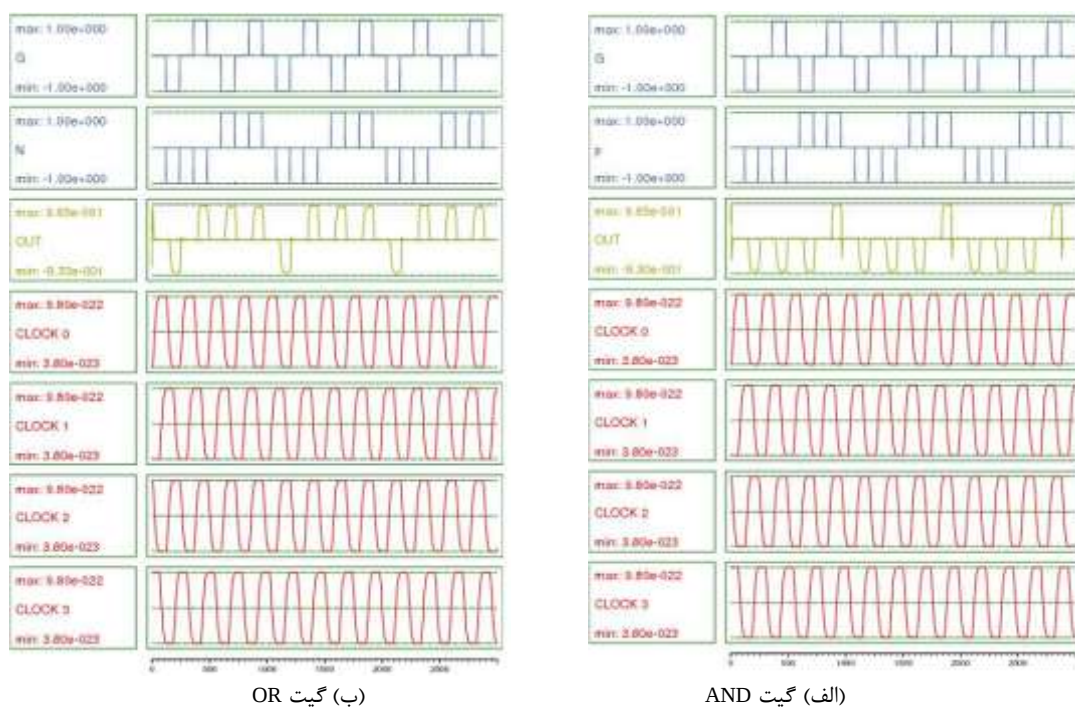
در شکل (۱۵-ب)، نتیجه شبیه‌سازی گیت OR پیشنهادی مشاهده می‌شود. این گیت بر اساس رابطه (۱۱) با مقادری ۱ و B و A به ترتیب به پایه‌های N و P و G حاصل می‌شود.

$$\text{Output} = G'P + GN = (A'.B) + (A.1) = A + B = \text{OR}(A, B) \quad (11)$$

همچنین، بر اساس رابطه (۱۲)، Error! Reference source not found. و با مقادری B و A و C به ترتیب به پایه‌های N و P و G خروجی گیت MUX پی‌شنهادی ایجاد می‌شود. با توجه به مقادیر خروجی گیت با مقادیر ورودی ذکر شده در شکل (۱۶-الف)، شبیه‌سازی گیت مالتی پلکسر دو ورودی با پایه کنترلی C و پایه‌های ورودی A و B قابل مشاهده است.



شکل (۱۴): نتیجه شبیه‌سازی سلول آتوماتای سلولی نقطه کوانتومی - ورودی انتشارگیت  
Figure (14): The result of QCA-GD simulation, a) Proposed QCA-GDI, b) QCA-GDI cell in [7]



شکل (۱۵): نتیجه شبیه‌سازی گیت‌های پایه به کمک آتوماتای سلولی نقطه کوانتومی - ورودی انتشارگیت پیشنهادی  
Figure (15): The result of the simulation of basic gates using the proposed QCA-GDI, a) AND gate, b) OR gate

شبیه‌سازی عملیات XOR طراحی شده به کمک بلوک پیشنهادی، در شکل (۱۶-ب) نشان داده شده است که صحت عملکرد بلوک پیشنهادی را طبق قوانین جبر بول نشان می‌دهد.

$$\text{Output} = G'P + GN = (C'.A) + (C.B) = \text{MUX}(A, B) \quad (۱۲)$$



شکل (۱۶): نتیجه شبیه سازی گیت های پایه به کمک آتوماتای سلولی نقطه کوانتومی- ورودی انتشارگیت پیشنهادی  
Figure (16): The result of the simulation of basic gates using the proposed QCA-GDI, a) MUX gate, b) XOR gate

جدول (۵): مقایسه سلول آتوماتای سلولی نقطه کوانتومی- ورودی انتشارگیت پیشنهادی با مطالعه های پیشین

Table (5): Comparison of the proposed QCA-GDI cell with other works

| مرجع     | روش | تعداد سلول های<br>آتوماتای سلولی نقطه کوانتومی | مساحت<br>(میکرومتر مربع) | تاخیر (مناطق کلاک) | نوع<br>کراس اور | هزینه<br>(مساحت × تاخیر) |
|----------|-----|------------------------------------------------|--------------------------|--------------------|-----------------|--------------------------|
| [۷]      | GDI | ۱۶                                             | ۰/۰۲                     | ۲                  | ندارد           | ۰/۰۲۲                    |
| [۳۰]     | GDI | ۱۹                                             | ۰/۰۲                     | ۱                  | ندارد           | ۰/۰۲                     |
| [۳۱]     | ULG | ۱۱                                             | ۰/۰۱                     | ۱                  | هم سطح          | ۰/۰۱                     |
| [۳۲]     | ULG | ۳۰                                             | ۰/۰۱۱                    | ۱                  | ندارد           | ۰/۰۱۱                    |
| پیشنهادی | GDI | ۱۱                                             | ۰/۰۱                     | ۱                  | ندارد           | ۰/۰۱                     |

جدول (۶): نتایج مقایسه مالی پلکسر ۲ به ۱ در طرح پیشنهادی با مطالعه های پیشین

Table (6): Comparison results of MUX 2\*1 in the proposed design with previous works

| مرجع         | تعداد سلول | مساحت (میکرومتر مربع) | تعداد منطقه ساعت | نوع تقاطع  |
|--------------|------------|-----------------------|------------------|------------|
| [۳۳]         | ۱۹         | ۰/۰۲                  | ۳                | هم سطح     |
| [۳۴]         | ۱۵         | ۰/۰۱                  | ۲                | هم سطح     |
| [۳۵]         | ۱۲         | ۰/۰۱                  | ۱                | غیر هم سطح |
| [۳۶]         | ۱۶         | ۰/۰۲                  | ۲                | هم سطح     |
| [۳۰]         | ۱۹         | ۰/۰۲                  | ۱                | غیر هم سطح |
| [۷]          | ۳۹         | ۰/۱۲۶                 | ۲                | غیر هم سطح |
| طرح پیشنهادی | ۱۱         | ۰/۰۱                  | ۱                | غیر هم سطح |

## ۵- ارزیابی

به منظور بررسی و مقایسه بلوک پیشنهادی GDI-QCA با مطالعه های پیشین، پارامترهایی مانند تعداد سلول استفاده شده در طراحی، تاخیر، مساحت و هزینه کوانتومی در نظر گرفته شده اند که در جدول (۵) نتایج مقایسه آمده است.

جدول (۷): نتایج مقایسه‌ی XOR در طرح پیشنهادی با کارهای پیشین

Table 7: Comparison results of XOR in the proposed design with previous works

| نوع تقاطع | تعداد منطقه ساعت | مساحت (میکرومترمربع) | تعداد سلول | مرجع         |
|-----------|------------------|----------------------|------------|--------------|
| غیرهم‌سطح | ۱                | ۰/۰۱                 | ۱۳         | [۳۷]         |
| غیرهم‌سطح | ۳                | ۰/۰۲۱                | ۳۰         | [۳۸]         |
| غیرهم‌سطح | ۳                | ۰/۰۲۱                | ۲۷         | [۳۹]         |
| هم‌سطح    | ۳                | ۰/۰۱۹۶               | ۲۷         | [۴۰]         |
| غیرهم‌سطح | ۱                | ۰/۰۱                 | ۱۱         | طرح پیشنهادی |

در جدول‌های (۶) و (۷)، به ترتیب نتایج مقایسه و ارزیابی چندین MUX و XOR در مطالعه‌های پیشین و طرح پیشنهادی با استفاده از بلوک GDI-QCA پیشنهاد شده، نشان داده شده است. نتایج حاصل از این جدول نیز مزیت روش پیشنهادی را نسبت به سایر روش‌ها نشان می‌دهد. شایان ذکر است، طرح پیشنهادی و مطالعه‌های پیشین [۷،۳۰،۳۲]، تحت شرایط مشابه، شبیه‌سازی شده‌اند. براساس جدول (۵) واضح است که طرح GDI-QCA پیشنهادی دارای حداقل تعداد سلول و کمترین تاخیر است و از نظر مساحت و هزینه، نسبت به سایر طرح‌ها مانند دروازه منطقی جهانی<sup>۳۳</sup> (ULG) بهینه است.

## ۶- نتیجه‌گیری

در این مقاله، یک بلوک GDI مبتنی بر QCA پیشنهاد شد. این بلوک تنها شامل ۱۱ سلول است. بلوک پیشنهادی به عنوان یک واحد طراحی استاندارد قادر به اجرای توابع اساسی مانند AND, OR, MUX, XOR, BUFFER, NOT برای پیاده‌سازی مدارهای دیجیتال است. برتری طرح پیشنهادی به دلیل استفاده از ترکیب مناسب از دو روش کم‌مصرف منطق GDI و فناوری QCA است. در بلوک QCA-GDI پیشنهادی از سیم‌کشی متقاطع استفاده نشده است. این موضوع باعث افزایش استحکام مدار می‌شود. تمامی شبیه‌سازی‌ها با استفاده از شبیه‌ساز QCADesigner-E تحت پارامترهای پیش فرض با روش بردار همدوس و تقریب دو وضعیتی انجام شده است. با توجه به نتایج به دست آمده از مقایسه روش پیشنهادی و تعدادی از مطالعه‌های پیشین، بلوک پیشنهادی نسبت به سایر مطالعه‌ها پیشرفت چشم‌گیری داشته است. کاهش ۳۱ درصدی تعداد سلول‌ها، کاهش ۵۰ درصدی مساحت و کاهش ۱۷ درصدی اتلاف انرژی کل از مزایای طرح پیشنهادی نسبت به طرح‌های پیشین است. از آنجایی که بلوک QCA-GDI پیشنهادی، یک سلول همه‌منظوره است، با استفاده از آن می‌توان انواع گیت‌های منطقی را پیاده‌سازی نمود. همان‌طور که در جدول (۲) نشان داده شد، برای این منظور، بدون تغییر در طراحی ساختار، کافی است مقادیر ورودی تغییر داده شود. به عنوان مثال، برای تشکیل گیت AND و OR بر اساس بلوک QCA-GDI کافی است یکی از ورودی‌ها روی مقدار "۰" یا "۱" تنظیم شود. بنابراین در طراحی مدارهای مختلف دیجیتال در فناوری QCA به جای استفاده از گیت‌های پایه AND و OR یا طراحی بر اساس گیت اکثریت که منجر به افزایش هزینه و مساحت و بالا رفتن توان مصرفی مدار می‌شود، می‌توان از بلوک همه‌منظوره QCA-GDI پیشنهادی این مقاله استفاده کرد. همچنین، با توجه به اینکه ساختار QCA-GDI پیشنهادی، قادر به اجرای طیف وسیعی از توابع منطقی پایه است، در آینده می‌توان آن را به عنوان یک خانواده منطقی<sup>۳۴</sup> جدید معرفی نمود.

## سپاسگزاری

این مقاله مستخرج از رساله دکتری در دانشگاه آزاد اسلامی واحد نجف‌آباد است. نویسندگان بر خود لازم می‌دانند مراتب تشکر صمیمانه خود را از همکاران حوزه پژوهشی دانشگاه آزاد اسلامی و داوران محترم که ما را در انجام و ارتقای کیفی این مقاله یاری نموده‌اند، اعلام نمایند.

## مراجع

- [1] E. Abiri, M.R. Salehi, A. Darabi, "Design and evaluation of low power and high speed logic circuit based on the modified gate diffusion input (m-GDI) technique in 32nm CNTFET technology", Proceeding of the IEEE/ICEE, pp. 67-72, Tehran, Iran, May 2014 (doi: 10.1109/IranianCEE.2014.6999505).

- [2] M. Sadeghi, K. Navi, M. Dolatshahi, "Novel efficient full adder and full subtractor designs in quantum cellular automata", *Journal of Supercomputing*, vol. 76, no. 3, pp. 2191–2205, March 2020 (doi: 10.1007/s11227-019-03073-4).
- [3] K. Thenmozhi, J.B.B. Rayappan, R. Amirtharajan, P. Praveenkumar, "MUX induced ring oscillators for encrypted nano communication via quantum dot cellular automata", *Nano Communication Networks*, vol. 27, Article Number: 100338, March 2021 (doi: 10.1016/j.nancom.2020.100338).
- [4] A. Ghorbani, M. Dolatshahi, S.M. Zanjani, B. Barekatin, "A new low power, area efficient 4-bit carry look ahead adder in CNFET technology", *Majlesi Journal of Electrical Engineering*, vol. 16, no. 1, pp. 65–73, March 2022 (doi: 10.52547/mjee.16.1.65).
- [5] A. Ghorbani, M. Dolatshahi, S.M. Zanjani, B. Barekatin, "A new low-power dynamic-GDI full adder in CNFET technology", *Integration*, vol. 83, pp. 46–59, March 2022 (doi: 10.1016/j.vlsi.2021.12.001).
- [6] A. Fish, A. Morgenshtein, I.A. Wagner, "Gate-diffusion input (GDI): A power-efficient method for digital combinatorial circuits", *IEEE Trans. on Very Large Scale Integration (VLSI)*, vol. 10, no. 5, pp. 566–581, Oct. 2002 (doi: 10.1109/TVLSI.2002.801578).
- [7] E. Abiri, A. Darabi, A. Sadeghi, "Gate-diffusion input (GDI) method for designing energy-efficient circuits in analogue voltage-mode fuzzy and QCA systems", *Microelectronics Journal*, vol. 87, pp. 81–100, May 2019 (doi: 10.1016/j.mejo.2019.04.001).
- [8] C. Lent, S. Craig, P.D. Tougaw, W. Porod, G.H. Bernstein, "Quantum cellular automata", *Nanotechnology*, vol. 4, no. 1, pp. 49–67, 1993 (doi: 10.1088/0957-4484/4/1/004).
- [9] P. Metku, K.K. Kim, M. Choi, "Novel area-efficient null convention logic based on cmos and gate diffusion input (Gdi) hybrid", *Journal of Semiconductor Technology and Science*, vol. 20, no. 1, pp. 127–134, Feb. 2020 (doi: 10.5573/JSTS.2020.20.1.127).
- [10] T.N. Sasamal, K. Ashutosh, M. Anand, "Quantum-dot cellular automata based digital logic circuits : A design perspective", Singapore, Springer, Dec. 2019 (ISBN: 978-9811518249).
- [11] A. Morgenshtein, A. Fish, I.A. Wagner, "An efficient implementation of D-flip-flop using the GDI technique", *Proceeding of the IEEE/ISCAS*, vol. 2, pp. 673–676, Vancouver, BC, Canada, May 2004 (doi: 10.1109/ISCAS.2004.1329361).
- [12] Hashemi, Sara, M.R. Azghadi, K. Navi, "Design and analysis of efficient QCA reversible adders.", *The Journal of Supercomputing*, vol. 75, pp. 2106–2125, April 2019 (doi: 10.1007/s11227-018-2683-0).
- [13] I. Hook, R. Loyd, S.C. Lee, "Design and simulation of 2-D 2-dot quantum-dot cellular automata logic", *IEEE Trans. on Nanotechnology*, vol. 10, no. 5, pp. 996–1003, Sept. 2011 (doi: 10.1109/TNANO.2010.2092789).
- [14] B. Sen, M. Goswami, S. Mazumdar, B.K. Sikdar, "Towards modular design of reliable quantum-dot cellular automata logic circuit using multiplexers", *Computers and Electrical Engineering*, vol. 45, pp. 42–54, July 2015 (doi: 10.1016/j.compeleceng.2015.05.001).
- [15] M. Noorallahzadeh, M. Mosleh, "Parity-preserving reversible flip-flops with low quantum cost in nanoscale", *The Journal of Supercomputing*, vol. 76, no. 3, pp. 2206–2238, March 2020 (doi: 10.1007/s11227-019-03074-3).
- [16] S. Hashemi, R. Farazkish, K. Navi, "New quantum dot cellular automata cell arrangements", *Journal of Computational and Theoretical Nanoscience*, vol. 10, no. 4, pp. 798–809, April 2013 (doi: 10.1166/jctn.2-013.2773).
- [17] W. Lei, G. Xie, "Novel designs of full adder in quantum-dot cellular automata technology", *The Journal of Supercomputing*, vol. 74, no. 9, pp. 4798–4816, Sept. 2018 (doi: 10.1007/s11227-018-2481-8).
- [18] R. Tiwari, D. Bastawade, P. Sharan, A. Kumar, "Performance Analysis of Reversible ALU in QCA", *Indian Journal of Science and Technology*, vol. 10, no. 29, pp. 1–5, Aug. 2017 (doi: 10.17485/ijst/2017/v10i29/117-324).
- [19] J.C. Jeon, "Low-complexity QCA universal shift register design using multiplexer and D flip-flop based on electronic correlations", *The Journal of Supercomputing*, vol. 76, no. 8, pp. 6438–6452, Aug. 2020 (doi: 10.1007/s11227-019-02962-y).
- [20] J. Maharaj, S. Muthurathinam, "Effective RCA design using quantum dot cellular automata", *Microprocessors and Microsystems*, vol. 73, Article Number: 102964, March 2020 (doi: 10.1016/j.micpro.2019.102964).
- [21] S.H. Shin, J.C. Jeon, K.Y. Yoo, "Design of wire-crossing technique based on difference of cell state in quantum-dot cellular automata", *International Journal of Control and Automation*, vol. 7, no. 3, pp. 153–164, April 2014 (doi: 10.14257/ijca.2014.7.4.14).
- [22] M. Abdullah-Al-Shafi, A.N. Bahar, "An architecture of 2-dimensional 4-dot 2-electron QCA full adder and subtractor with energy dissipation study", *Active and Passive Electronic Components*, vol. 2018, no. 5, pp. 1–10, Sept. 2018 (doi: 10.1155/2018/5062960).
- [23] N. Safoev, J.C. Jeon, "Design of high-performance QCA incrementor/decrementor circuit based on adder/subtractor methodology", *Microprocessors and Microsystems*, vol. 72, Article Number: 102927, Feb. 2020 (doi: 10.1016/j.micpro.2019.102927).

- [24] M. Mosleh, "A novel design of multiplexer based on nano-scale quantum-dot cellular automata", *Concurrency and Computation: Practice and Experience*, vol. 31, no. 13, Article Number: e5070, July 2019 (doi: 10.1002/cpe.5070).
- [25] M. Crocker, M. Niemier, X.S. Hu, M. Lieberman, "Molecular QCA design with chemically reasonable constraints", *ACM Journal on Emerging Technologies in Computing Systems*, vol. 4, no. 2, pp. 1–21, April 2008 (doi: 10.1145/1350763.1350769).
- [26] S. Bhanja, M. Ottavi, F. Lombardi, S. Pontarelli, "Novel designs for thermally robust coplanar crossing in QCA", *Proceeding of the IEEE/DATE*, vol. 1, pp. 1-6, Munich, Germany, March 2006 (doi: 10.1109/DAT-E.2006.244120).
- [27] A. Navidi, A. Sabbaghi-Nadooshan, M. Dousti, "Introducing an innovative D flip-flop for designing quaternary QCA register", *Journal of Intelligent Procedures in Electrical Technology*, vol. 13, no. 49, pp. 83- 92, June 2022 (in Persian) (dor: 20.1001.1.23223871.1401.13.49.6.5).
- [28] F. Jahanshahi-Javaran, S. Jafarali-Jassbi, H. Khademolhosseini, R. Farazkish, "Computational circuit design using a new seven-input majority gate in quantum-dot cellular automata", *Journal of Intelligent Procedures in Electrical Technology*, vol. 15, no. 59, pp. 21-34, Dec. 2022 (in Persian) (doi: 20.1001.1.23223871.1403.1-5.59.2.5).
- [29] M.B. Khosroshahy, M.H. Moaiyeri, S. Angizi, N. Bagherzadeh, K. Navi, "Quantum-dot cellular automata circuits with reduced external fixed inputs", *Microprocessors and Microsystems*, vol. 50, pp. 154–163, May 2017 (doi: 10.1016/j.micpro.2017.03.009).
- [30] D. Tripathi, S. Sana, S. Wairya, "Cell Optimization and Realization of MGDI and QCA based combinational logic circuits for nanotechnology applications", *Proceeding of the IEEE/INDICON*, pp. 1–8, New Delhi, India, Dec. 2020 (doi: 10.1109/INDICON49873.2020.9342097).
- [31] N. K. Mandai, R. Chakrabarty, "Complementary dual-output universal gate in quantum dot cellular automata", *Proceeding of the IEEE/IEMECN*, pp. 321–323, Bangkok, Thailand, Aug. 2017 (doi: 10.1109/IEMECN.2017.8079615).
- [32] M. Hayati, A. Rezaei, "Design of a new optimized universal logic gate for quantum-dot cellular automata", *IETE Journal of Research*, vol. 68, no. 2, pp. 1141-1147, 2022 (doi: 10.1080/03772063.2019.1643262).
- [33] S.S. Ahmadpour, M. Mosleh, "A novel fault-tolerant multiplexer in quantum-dot cellular automata technology", *The Journal of Supercomputing*, vol. 74, no. 9, pp. 4696–4716, Sept. 2018 (doi: 10.1007/s11227-018-2464-9).
- [34] H. Rashidi, A. Rezai, S. Soltany, "High-performance multiplexer architecture for quantum-dot cellular automata", *Journal of Computational Electronics*, vol. 15, no. 3, pp. 968–981, Sept. 2016 (doi: 10.1007/s10825-016-0832-3).
- [35] H. Rashidi, A. Rezai, S. Soltany, "A unique structure for the multiplexer in quantum-dot cellular automata to create a revolution in design of nanostructures", *Journal of Computational Electronics*, vol. 512, pp. 91–99, Sept. 2017 (doi: 10.1016/j.physb.2017.02.028).
- [36] A. Firdous, "An optimal design of QCA based  $2n:1/1:2n$  multiplexer/demultiplexer and its efficient digital logic realization", *Microprocessors and Microsystems*, vol. 56, pp. 64–75, Feb. 2018 (doi: 10.1016/j.micpro.-2017.10.010).
- [37] L. Wang, G. Xie, "A novel XOR/XNOR structure for modular design of QCA circuits", *IEEE Trans. on Circuits and Systems*, vol. 67, no. 12, pp. 3327–3331, April 2020 (doi: 10.1109/TCSII.2020.2989496).
- [38] T.N. Sasamal, A.K. Singh, U. Ghanekar, "Design and analysis of ultra-low power QCA parity generator circuit", *Advances in Power Systems and Energy Management*, vol. 436, pp. 347–354, 2018 (doi: 10.1007/9-78-981-10-4394-9\_35).
- [39] H. Mohammadi, K. Navi, "Energy-efficient single-layer QCA logical circuits based on a novel XOR gate", *Journal of Circuits, Systems and Computers*, vol. 27, no. 14, Article Number: 1850216, Dec. 2018 (doi: 10.11-42/S021812661850216X).
- [40] Y. Zhang, F. Deng, X. Cheng, G. Xie, "A coplanar XOR using NAND-NOR-inverter and five-input majority voter in quantum-dot cellular automata technology", *International Journal of Theoretical Physics*, vol. 59, pp. 484-501, 2020 (doi: 10.1007/s10773-019-04343-w).

1. Quantum-dot cellular automata
2. Very large scale integration
3. Coulombic repulsion
4. Gate diffusion input
5. Power dissipation
6. Kick energy

7. Sequential circuits
8. Clock zone
9. Coplanar
10. Multilayer
11. Crossover
12. Cross-coupling
13. Pull-up
14. Pull-down
15. Power delay production
16. Parasitic capacitances
17. Fault tolerance
18. Dual vector
19. Coherence
20. Relative permittivity
21. Cell size
22. Clock high
23. Dot diameter
24. Clock low
25. Cell-to-cell spacing
26. Clock shift
27. Number of samples
28. Clock amplitude factor
29. Convergence tolerance
30. Layer separation
31. Radius of effect
32. Maximum iteration per sample
33. Universal logical gateway
34. Logic family