

Analysis and Design a Step-Up DC-DC Converter with Fast Dynamic Response without the Right Half Plan Zero**Mohamad Javad Kargaran^{1,3}, M.Sc., Mahdi Shaneh^{1,3}, Assistant Professor, Tohid Nouri², Assistant Professor**¹Department of Electrical Engineering- Najafabad Branch, Islamic Azad University, Najafabad, Iran²Department of Electrical Engineering- Sari Branch, Islamic Azad University, Sari, Iran³Smart Microgrid Research Center- Najafabad Branch, Islamic Azad University, Najafabad, Iran
mohammad.javad.kargaran@gmail.com, m.shaneh@pel.iaun.ac.ir, thdnouri@iausari.ac.ir**Abstract**

By increasing use of new energy to reduce the negative effects of burning fossil fuels to supply electricity, the need for power electronic converters have become very important. Due to sudden changes in load or input voltage level, the converter used as a voltage regulator in a certain range of output voltage changes should quickly return to its reference value, which should analyze the dynamic behavior of these converters and the speed of its dynamic response to any interference is discussed. Because the initial boost converter has a delay in its transfer function due to the right half plane zero, it is possible to use structures to eliminate this delay. The use of coupled inductor in non-insulated structures is one of the structures that can be repaired in this field, which in addition to removing right half plan zero of the transfer function, increases voltage gain, reduces voltage stress on circuit semiconductors. In this paper, a new coupled inductor structure is proposed to remove the right half plan zero. The new structure will be accompanied by an increase in gain, but the voltage stress on the switch is limited, and on the other hand, due to the position of the coupled inductor, the input current for this structure will be minimized.

Keywords: dc-dc converter, dynamic response, high step up converter, right half plane zero**Received:** 16 August 2021**Revised:** 15 October 2021**Accepted:** 29 October 2021**Corresponding Author:** Dr. Mahdi Shaneh

تحلیل و طراحی یک مبدل افزایشی DC-DC بدون صفر نیم صفحه سمت راست با پاسخ دینامیکی سریع

محمدجواد کارگران^{۱،۳}، دانشجوی کارشناسی ارشد، مهدی شانه^{۱،۳}، استادیار، توحید نوری^۲، استادیار

۱- دانشکده مهندسی برق- واحد نجف‌آباد، دانشگاه آزاد اسلامی، نجف‌آباد، ایران

۲- گروه مهندسی برق- واحد ساری، دانشگاه آزاد اسلامی، ساری، ایران

۳- مرکز تحقیقات ریز شبکه‌های هوشمند- واحد نجف‌آباد، دانشگاه آزاد اسلامی، نجف‌آباد، ایران
mohammad.javad.kargaran@gmail.com, m.shaneh@pel.iaun.ac.ir, thdnouri@iausari.ac.ir

چکیده: با افزایش اهمیت استفاده از انرژی‌های نو در جهت کاهش اثرات منفی حاصل از سوختن مواد فسیلی برای تامین انرژی الکتریکی مورد نیاز، استفاده از مبدل‌های الکترونیک قدرت اهمیت زیادی پیدا کرده است. با توجه تغییرات ناگهانی بار یا سطح ولتاژ ورودی، مبدل مورد استفاده باید به‌عنوان یک تنظیم‌کننده ولتاژ، در محدوده خاصی از تغییرات ولتاژ خروجی به سرعت به مقدار مرجع خود بازگردد. در این مبدل‌ها باید رفتار دینامیک آنها مورد تحلیل قرار بگیرد و سرعت پاسخ آن نسبت به هر تداخلی مورد بحث قرار گرفته شود. از آنجا که مبدل‌های افزایشی پایه در تابع تبدیل خود دارای یک تاخیر ناشی از صفر نیم-صفحه سمت راست هستند، به‌کارگیری ساختارهایی با رویکرد حذف این تاخیر قابل ملاحظه است. استفاده از سلف تزویج در مدارهای غیر ایزوله از ساختارهای قابل تعمیم در این زمینه است که علاوه بر حذف صفر نیم-صفحه سمت راست از تابع تبدیل باعث افزایش بهره ولتاژ، کاهش تنش ولتاژ روی نیمه هادی‌های مدار می‌گردد. در این مقاله یک ساختار جدید مبتنی بر سلف کوپل شده در جهت حذف صفر نیم-صفحه سمت راست ارائه شده است. ساختار جدید با یک افزایش بهره همراه خواهد بود. اما تنش ولتاژ روی کلید محدود شده است و از طرفی با توجه به موقعیت سلف کوپل شده ریبیل جریان ورودی برای این ساختار به حداقل خواهد رسید.

کلمات کلیدی: پاسخ دینامیکی، صفر نیم صفحه سمت راست، مبدل dc-dc، مبدل بسیار افزایشی

تاریخ ارسال مقاله: ۱۴۰۰/۰۵/۲۵

تاریخ بازنگری مقاله: ۱۴۰۰/۷/۲۳

تاریخ پذیرش مقاله: ۱۴۰۰/۸/۷

نام نویسنده‌ی مسئول: دکتر مهدی شانه

نشانی نویسنده‌ی مسئول: نجف‌آباد- بلوار دانشگاه- دانشگاه آزاد اسلامی واحد نجف‌آباد- دانشکده مهندسی برق

۱- مقدمه

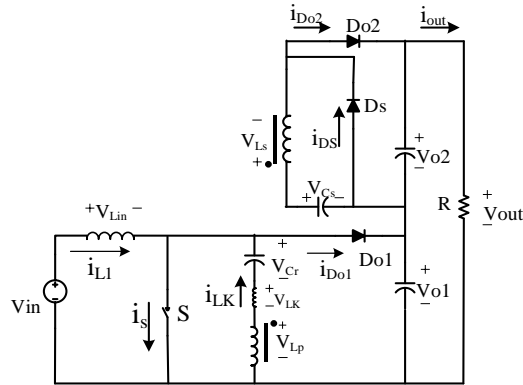
در سال‌های اخیر با توجه به اهمیت انرژی‌های نو و گرایش روزافزون به سمت آنها نیاز است تا مشکلات موجود در این زمینه بهبود بخشیده شود. از اصلی‌ترین مشکلات این نوع انرژی‌ها، تولید سطح ولتاژ پایین DC است، که سال‌ها انرژی الکتریکی تولیدی از آنها را بدون استفاده کرده بود. اما با پیشرفت الکترونیک قدرت و طراحی مبدل‌های افزایشدهنده DC-DC به این مسئله بهبود بخشیده شده است. مبدل‌های افزایشدهنده (بوست^۱) پایه می‌توانستند سطح ولتاژ DC را تا سطح محدودی افزایش دهند. اما با نیاز به سطح ولتاژهای بالا (سطح ولتاژ شبکه خانگی) و همچنین توان‌های بالاتر، ساختارهای گوناگونی ارائه شده است. از میان این ساختارها و روش‌ها می‌توان به مدارهای ایزوله/غیر ایزوله^۲ با روش سلف‌های کوپل شده [۱،۲]، مبدل‌های دو جهته^۳ [۳،۴]، مبدل‌های با ساختار منابع ولتاژ/منابع جریان^۴ [۴،۵]، مبدل‌های با قابلیت کلیدزنی نرم^۵ [۶،۷] و سیستم‌هایی با عملکرد مینیمم فاز/ غیر مینیمم فاز^۶ [۸-۱۲] اشاره نمود. در تمام روش‌های ذکر شده پیشرفت‌های خوبی حاصل گردیده است که هر کدام ویژگی‌های خاص خود را دارد. می‌توان با ترکیب هر کدام از روش‌های فوق به ساختار جدیدی دست یافت تا از محاسن هر چند روش در یک ساختار بهره‌مند شد [۱۳]. از آنجا که بیشتر مصرف‌توان پایین نیاز به سطح ولتاژ با کیفیت بالا دارند، باید ساختار مبدل به گونه‌ای باشد که رفتار دینامیکی^۷ مناسبی داشته باشد و با ایجاد تنش در ورودی یا خروجی سطح ولتاژ خروجی آن در محدوده قابل قبولی ثابت مانده و تغییرات زیادی نداشته باشد و در سریع‌ترین زمان ممکن به مقدار مرجع خود بازگردد. برای ایجاد یک پاسخ دینامیک مناسب نیاز است سیستم را از لحاظ کنترلی مورد بحث قرار داده شود که در کل، سیستم علاوه بر پایداری باید سرعت پاسخ دینامیک مناسبی داشته باشد. یکی از نقاط ضعف مبدل‌های بوست پایه تاخیر در پاسخ دینامیک نسبت به افزایش ضریب وظیفه است [۱۴]، هرگاه برای جبران کاهش سطح ولتاژ خروجی ناشی از اغتشاشات درونی و یا خارجی نیاز به افزایش ضریب وظیفه سیستم است، در عمل باعث کاهش زمان انتقال انرژی از ورودی به خازن خروجی می‌شود، با این کار ابتدا سطح ولتاژ کمی افت می‌کند و سپس به مقدار مرجع باز می‌گردد، این تاخیر خود را در تحلیل پایداری به صورت صفر نیم صفحه سمت راست^۸ نشان می‌دهد. برای کاهش اثر صفر نیم صفحه سمت راست می‌توان از روش‌های کنترلی استفاده کرد. طراحی کنترل‌کننده برای سیستم با صفر نیم صفحه سمت راست دشوار خواهد بود، به این دلیل که با افزایش بهره در یک کنترل‌کننده ساده، قطب‌های حلقه بسته جابجا می‌شود، در نتیجه استفاده از کنترل‌کننده‌ها برای دستیابی به بهره بالا به تنهایی باعث بی‌ثباتی می‌شود [۱۵]. به دلیل ذکر شده اجرای کنترل‌کننده با پهنای باند^۹ خوب دشوار خواهد بود و همچنین پاسخ‌گذاری سیستم نیز مطلوب نخواهد شد. برای حل این مشکل می‌توان از ساختارهایی استفاده کرد که در آنها زمان انتقال انرژی به خازن خروجی با افزایش ضریب وظیفه ثابت باقی بماند. در صورتی که در مبدل‌های ذکر شده سلف مدار در حالت جریان ناپیوسته^{۱۰} کار کند، به دلیل سرعت بالای تخلیه انرژی آن در خروجی، زمانی که نیاز به افزایش ضریب وظیفه برای جبران سطح ولتاژ خروجی است، تداخلی در زمان انتقال انرژی از ورودی به خروجی رخ نمی‌دهد. اگرچه عملکرد در ناحیه ناپیوسته می‌تواند صفر نیم صفحه سمت راست را به فرکانس‌های بالاتر از فرکانس کاری برده و تأثیر آن را کاهش دهد، اما باعث افزایش موج‌دار شدن جریان و راندمان پایین می‌شود [۱۴]. استفاده از ساختارهای با سلف تزویج به نحوی که باعث حذف صفر نیم صفحه سمت راست شوند باعث افزایش بهره مبدل نسبت به مبدل بوست پایه نیز می‌گردند. اما یکی از معایب مبدل‌های مرجع‌های [۱۶] و [۱۷] استفاده از سلف ورودی برای کوپل مغناطیسی است. در این گونه مدارها جریان ورودی به شدت موج‌دار خواهد بود. در این صورت باید به ورودی یک فیلتر اضافه شود که به دلیل افزودن المان اضافه و افزایش حجم مدار آنچنان مطلوب نخواهد بود. در مقاله‌های [۱۸] الی [۲۱] ساختارهایی افزایشدهنده، مبتنی بر سلف کوپل شده با جریان ورودی بدون ریپل ارائه شده، که از مدار کمکی افزایشدهنده استفاده می‌کنند، با اینکه بهره بالایی دارد اما مشکل اصلی این نوع مبدل‌ها تاخیر پاسخ دینامیک ناشی از وجود صفر نیم صفحه سمت راست در تابع تبدیل سیستم از خروجی ولتاژ به ورودی کنترل آنها است، که علاوه بر کیفیت پایین رفتار دینامیک باعث پیچیدگی بیشتر مدار کنترل می‌گردد.

در این مقاله یک ساختار مبتنی بر سلف کوپل ارائه شده است، که با حذف صفر نیم صفحه سمت راست از تابع تبدیل سیستم باعث افزایش سرعت پاسخ دینامیک سیستم می‌گردد، علاوه بر آن ساختار پیشنهادی بر خلاف بسیاری از ساختارها مینیمم فاز ارائه شده از بهره ولتاژ بالاتر و کیفیت جریان ورودی مطلوبی برخوردار است. ساختار مقاله در ادامه به این شرح است. در قسمت

دوم ساختار مینیمم فاز پیشنهادی بررسی گردیده است. در قسمت سوم تجزیه و تحلیل رفتار دینامیک مبدل ارائه شده است و در قسمت چهارم نتیجه‌گیری انجام شده است.

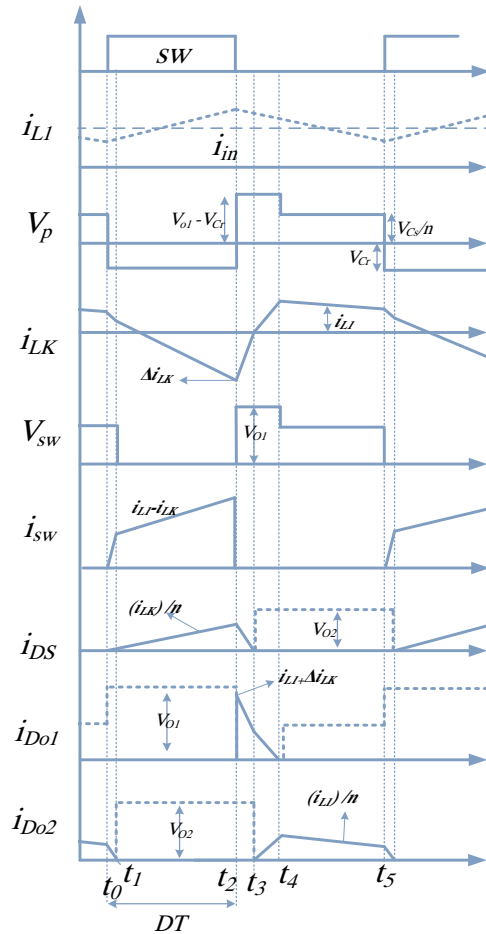
۲- ساختار مینیمم فاز پیشنهادی

در شکل (۱): یک ساختار ارائه شده است که با استفاده از یک مدار کمکی شامل یک خازن C_S و یک ترانسفورمر L_P باعث انتقال انرژی به خروجی می‌شود. همچنین استفاده از یک سولول چند برابرکننده ولتاژ باعث افزایش بیشتر ولتاژ خروجی خواهد شد.



شکل (۱): ساختار مینیمم‌فاز پیشنهادی

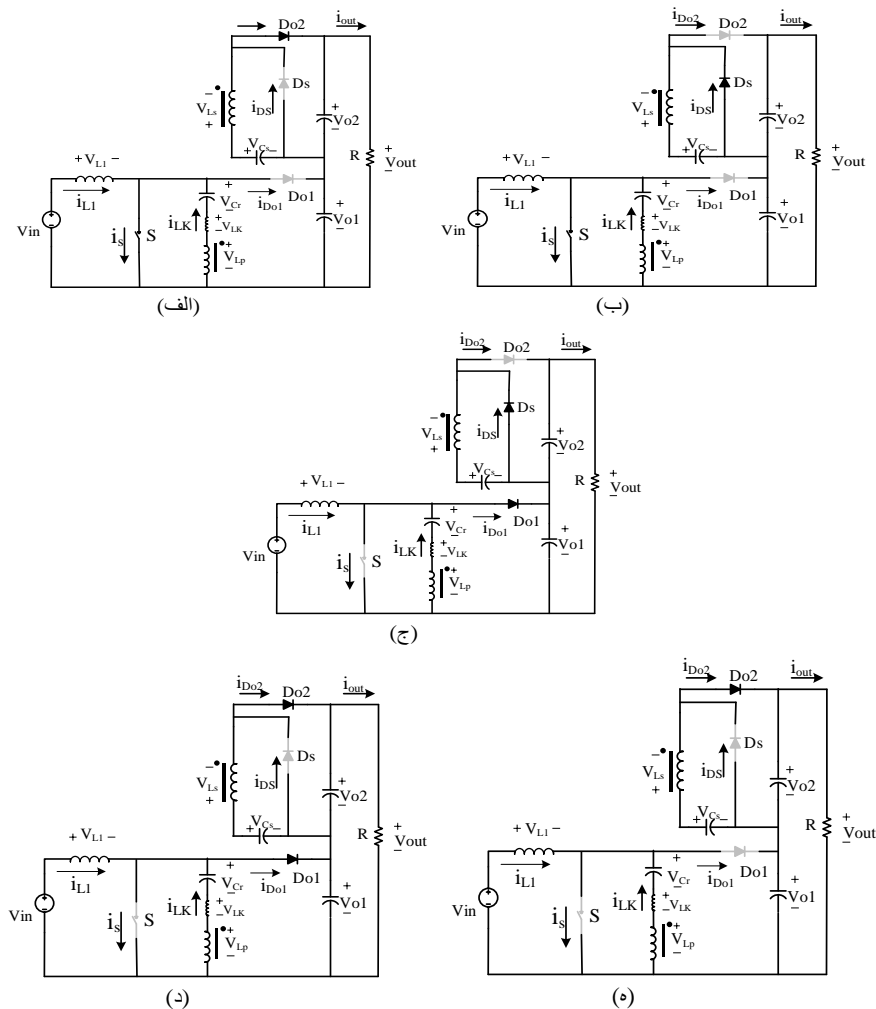
Figure (1): Proposed converter



شکل (۲): شکل موج‌های اصلی مدار

Figure (2): Converter key waveforms

ساختار پیشنهادی ارائه شده در شکل (۱): دارای ۵ وضعیت کاری مطابق شکل (۳): است:
 وضعیت اول $[t_0-t_1]$: در زمان t_0 کلید S شروع به هدایت می‌کند و دیود D_{o1} در بایاس معکوس قرار دارد، در این زمان جریان کلید با توجه به وجود دو سلف در مسیر خود به صورت خطی افزایش می‌یابد که در نتیجه کلید قدرت در جریان صفر وصل می‌شود یا اصطلاحاً تحت شرایط جریان کلیدزنی صفر 11 (ZCS) روشن می‌شود [شکل (۳-الف)].
 وضعیت دوم $[t_1-t_2]$: در زمان t_1 کلید S وصل است و دیود D_{o1} در بایاس معکوس است، در نتیجه سلف ورودی در حال شارژ و همچنین خازن C_r در حال تخلیه از طریق سلف تزویج است که در نتیجه باعث شارژ خازن C_s خواهد شد [شکل (۳-ب)].
 وضعیت سوم $[t_2-t_3]$: در زمان t_2 کلید S خاموش می‌شود، در نتیجه پیک جریان سلف تزویج و سلف ورودی از طریق دیود D_{o1} به خازن خروجی C_{o1} منتقل می‌شود، همچنین انرژی باقی مانده در سلف نشستی نیز به سمت ثانویه منتقل می‌شود، این جریان به صورت خطی کاهش می‌یابد تا به صفر برسد و دیود D_s تحت شرایط ZCS خاموش شود [شکل (۳-ج)].
 وضعیت چهارم $[t_3-t_4]$: همزمان با خاموش شدن کلید اصلی در زمان t_3 دیود D_{o2} در بایاس مستقیم قرار گرفته و روشن خواهد شد، در نتیجه خازن C_s و ولتاژ انتقالی از سمت اولیه، خازن خروجی را شارژ می‌کند. جریان عبوری از D_{o2} به صورت خطی افزایش می‌یابد تا به مقدار (i_{L1}/n) برسد [شکل (۳-د)].



شکل (۳): مدار معادل ساختار پیشنهادی، (الف) وضعیت اول $[t_0-t_1]$ ، (ب) وضعیت دوم $[t_1-t_2]$ ، (ج) وضعیت سوم $[t_2-t_3]$ ، (د) وضعیت چهارم $[t_3-t_4]$ ، (ه) وضعیت پنجم $[t_4-t_5]$

Figure (3): Equivalent circuit of converter states, (a) state 1 $[t_0-t_1]$, (b) state 2 $[t_1-t_2]$, (c) state 3 $[t_2-t_3]$, (d) state 4 $[t_3-t_4]$, (e) Status 5 $[t_4-t_5]$

وضعیت پنجم $[t_4 \text{ } t_5]$: در زمان t_4 جریان عبوری از D_{o1} به صفر می‌رسد، که باعث خاموش شدن آن تحت شرایط ZCS می‌شود. در این زمان تمام جریان ورودی از سمت اولیه ترانس تزویج عبور خواهد کرد. این وضعیت با روشن شدن کلید در زمان t_5 پایان می‌یابد [شکل (۳-۵)].

۲-۱- تحلیل بهره ولتاژ

در صورتی که از وضعیت‌های کوچک صرف نظر کنیم خواهیم داشت:

$$\langle V_{L1} \rangle_T = 0 \rightarrow V_{in}d + V_{in}(1-d) - V_{Co1}(1-d) = 0 \Rightarrow V_{Co1} = \frac{V_{in}}{(1-d)} \quad (1)$$

$$\langle V_{Lp} \rangle_T = 0 \rightarrow V_{Cr}d + V_{Cr}(1-d) - V_{Co1}(1-d) = 0 \Rightarrow V_{Cr} = V_{Co1}(1-d) = \frac{V_{in}}{(1-d)} \times (1-d) = V_{in} \quad (2)$$

$$V_{Cs} = n(V_{Co1} - V_{Cr}) = n \left(\frac{V_{in}}{(1-d)} - V_{in} \right) \quad (3)$$

$$V_{Cs} = \frac{n * d * V_{in}}{(1-d)} \quad (4)$$

$$V_{Co2} = \frac{n * V_{in}}{(1-d)} \quad (5)$$

$$M = \frac{V_o}{V_{in}} = \left(\frac{n+1}{1-d} \right) \quad (6)$$

۲-۲- تنش ولتاژ نیمه هادی‌ها

تنش ولتاژ روی کلید S و دیود D_{o1} برابر با ولتاژ خازن C_{o1} است. همچنین در زمان قطع کلید تنش ولتاژ دیود D_{o2} برابر با ولتاژ خازن C_{o2} خواهد بود.

$$V_S = V_{Do1} = \frac{V_{in}}{(1-d)} \quad (7)$$

$$V_{Do2} = V_{Ds} = \frac{nV_{in}}{(1-d)} \quad (8)$$

۲-۳- تنش جریان نیمه هادی‌ها

پیک منفی جریان سلف نشستی در زمان t_1 از رابطه (۹) قابل محاسبه است. با توجه به آن که پیک جریان کلید در همین زمان است و مقدار آن برابر با جمع پیک دو جریان خواهد شد.

$$\Delta i_{LK} = (V_{Co1} - V_{Cr}) \frac{DTs}{LK} \quad (9)$$

$$i_{S_peak} = i_{Do1_peak} = I_{in} + \Delta i_{LK} \quad (10)$$

$$i_{Do2_peak} = \frac{I_{in}}{n} \quad (11)$$

$$i_{Ds_peak} = \frac{\Delta i_{LK}}{n} \quad (12)$$

۲-۴- طراحی خازن

جریان خازن C_s در زمان وصل کلید برابر با جریان عبوری از دیود D_{o2} است. همچنین جریان C_r در زمان خاموش بودن کلید، n برابر جریان دیود D_s خواهد بود.

$$C_r = \frac{n \times I_o \times D}{\%X \times V_{Cr} f_s} \quad (13)$$

$$C_s = \frac{I_o \times (1-D)}{\%X \times V_{Cs} f_s} \quad (14)$$

$$C_{o1} = \frac{I_o}{\%X \times V_{Co1} f_s} \quad (15)$$

$$C_{o2} = \frac{I_o}{\%X \times V_{Co2} f_s} \quad (16)$$

در کل بازه کلید وصل ولتاژ ورودی دو سر سلف ورودی L_1 قرار می‌گیرد، در نتیجه ریپل جریان ورودی برابر خواهد بود با:

$$\Delta i_{L_1} = V_{in} \frac{D}{L_1 f_s} \quad (17)$$

برای انتخاب نیمه‌هادی‌های مدار می‌توان از تنش ولتاژ و جریان آنها مطابق رابطه‌های (۷) الی (۱۲) استفاده نمود و برای دیگر المان‌های مدار از رابطه‌های (۱۳) الی (۱۷) کمک گرفت. همچنین باید در نظر داشت که این سیستم به‌ازای ضریب وظیفه‌های کوچک‌تر از ۰/۵ مینیمم‌فاز خواهد بود، اما همچنان افزایش بهره با نسبت دور مختلف و ضریب وظیفه کوچک‌تر از ۰/۵ قابل دستیابی خواهد بود. این امر علاوه بر افزایش بهره باعث کاهش تنش ولتاژ روی کلید مبدل می‌گردد.

۳- تجزیه و تحلیل رفتار دینامیک مبدل پیشنهادی

برای تحلیل رفتار دینامیک سیستم می‌توان از مدل‌های ریاضی استفاده نمود. یکی از این روش‌ها مدل میانگین فضای حالت نام دارد. در این روش پس از نوشتن روابط برای المان‌های ذخیره‌کننده انرژی در تمام وضعیت‌های مدار، از آنها در یک دوره کلیدزنی متوسط گرفته می‌شود. با توجه به کوچک بودن یک دوره کلیدزنی نسبت به کل دینامیک مدار می‌توان این مدل را در کل حالت پایدار مدار در نظر داشت. از طرفی وضعیت اول دارای زمان بسیار کمتری نسبت به دیگر وضعیت‌ها است، که می‌توان از آن صرف‌نظر نمود. به دلیل وابستگی شدید رفتار دینامیک مدار به سلف نشتی مبدل، معادلات محاسبه شده بر حسب مقدار شارژ و تخلیه جریان سلف نشتی است، همچنین برای میانگین‌گیری از متوسط جریان هر دیود در زمان فعالیت خود و مقدار جریان سلف نشتی در همان زمان استفاده شده است. مدل میانگین فضای حالت برابر متوسط ولتاژ خازن‌ها و جریان سلف‌ها در یک دوره کلیدزنی خواهد بود. در این صورت خواهیم داشت:

$$\begin{cases} \frac{dx}{dt} = Ax + Bu \\ y = Cx \end{cases} \quad (18)$$

x بردار حالت، u بردار ورودی و y بردار خروجی برابرند با:

Table (1): Specifications of the proposed high step-up converter

جدول (۱): مشخصات مبدل پیشنهادی

پارامتر	مقدار	واحد
V_{in}	۳۰	ولت
V_{out}	۲۰۰	ولت
P_{out}	۱۵۰	وات
F_s	۵۰	کیلوهرتز
L_1	۲۸۰	میکروهنری
L_p	۱۲۰	میکروهنری
LK	۱۰	میکروهنری
C_s, C_r	۱۰	میکروفاراد
C_{o2}, C_{o1}	۱۵	میکروفاراد

$$\mathbf{x}^T = [\dot{i}_{L_1} \quad \dot{i}_{L_p} \quad v_{C_r} \quad v_{C_s} \quad v_{Co1} \quad v_{Co2}] \quad (19)$$

$$\mathbf{u} = [v_{in}] \quad (20)$$

$$\mathbf{y} = [v_{out}] \quad (21)$$

ماتریس A ضرایب بردار حالت، ماتریس B ضرایب ماتریس ورودی و C ضرایب بردار خروجی هستند و برابرند با:

$$A = \begin{bmatrix} 0 & 0 & 0 & 0 & \frac{-(1-d)}{L_1} & 0 \\ 0 & 0 & \frac{-1}{L_p} & 0 & \frac{(1-d)}{L_p} & 0 \\ 0 & \frac{1}{C_r} & 0 & 0 & 0 & 0 \\ 0 & 0 & \frac{-nT}{LK \times C_s} & \frac{-T}{LK \times C_s} & \frac{-(1-d)T}{LK \times C_s} & \frac{dT}{LK \times C_s} \\ \frac{(1-d)}{Co1} & \frac{(1-d)}{Co1} & 0 & 0 & \frac{-1}{R \times Co1} & \frac{-1}{R \times Co1} \\ 0 & 0 & \frac{n \times (d^2 T)}{2 \times LK \times Co2} & \frac{(d^2 T)}{2 \times LK \times Co2} & \frac{-1}{R \times Co2} & \frac{-(d^2 T \times R) - (2 \times LK)}{2 \times LK \times Co2} \end{bmatrix} \quad (22)$$

$$B^T = B^T = \begin{bmatrix} \frac{1}{L_1} & \frac{1}{L_p} & 0 & 0 & 0 & 0 \end{bmatrix} \quad (23)$$

$$C = [0 \quad 0 \quad 0 \quad 0 \quad 1 \quad 1] \quad (24)$$

۱-۳- مدل سیگنال کوچک

برای محاسبه تابع تبدیل، سیستم باید رفتاری خطی داشته باشد. در این صورت با استفاده از مدل سیگنال کوچک می‌توان معادلات سیستم را حول نقطه کار خطی کرد. تمام بردارهای معادلات را حول نقطه کار با تغییراتی کوچک در نظر گرفته می‌شود و با جای‌گذاری، معادلات بازنویسی می‌شوند. در این صورت مدل سیگنال کوچک برابر خواهد بود با:

$$\mathbf{x} = \tilde{\mathbf{x}} + \mathbf{X} \quad (25)$$

$$\mathbf{u} = \tilde{\mathbf{u}} + \mathbf{U} \quad (26)$$

$$\mathbf{c} = \tilde{\mathbf{c}} + \mathbf{C} \quad (27)$$

$$\begin{cases} \frac{d\tilde{\mathbf{x}}}{dt} = A\tilde{\mathbf{x}} + B\tilde{\mathbf{u}} + F\tilde{\mathbf{d}} \\ \tilde{\mathbf{y}} = C\tilde{\mathbf{x}} \end{cases} \quad (28)$$

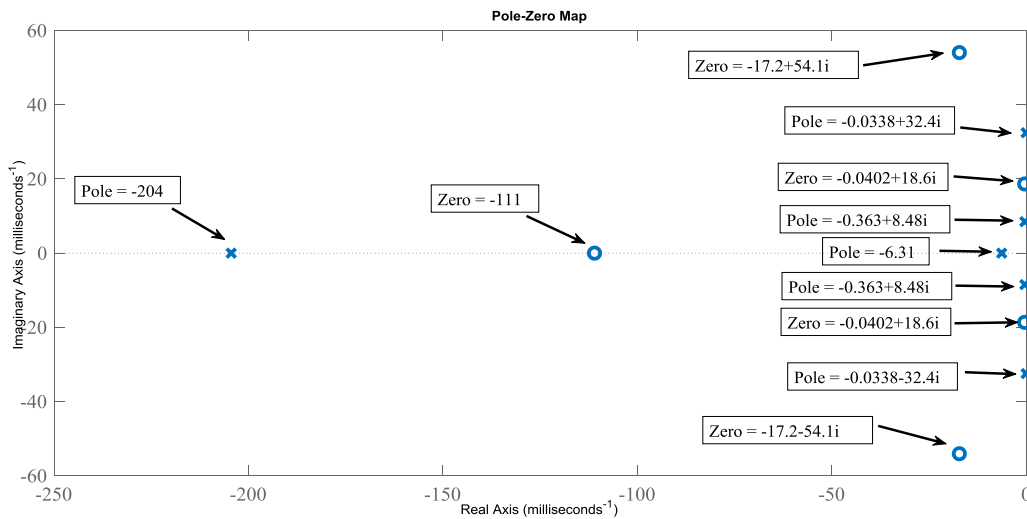
که ماتریس F از رابطه (۲۹) تعیین می‌شود. پس از محاسبه مدل سیگنال کوچک می‌توان تابع تبدیل از ولتاژ خروجی به ورودی کنترل سیستم را بر اساس مقادیر المان‌های مدار از به‌دست آورد.

با توجه به تابع تبدیل (۳۰) سیستم دارای پنج صفر و شش قطب است. می‌توان برای نمایش ریشه‌های تابع تبدیل از مکان صفر و قطب تابع تبدیل شکل (۴) استفاده نمود. شکل (۴) نشان می‌دهد که سیستم دارای ۶ قطب منفی بوده که مشخصه سیستمی پایدار است و همچنین ۵ صفر تابع تبدیل نیز در نیم صفحه سمت چپ قرار دارد، که گویای سیستم مینیمم فاز است. عدم وجود صفر نیم صفحه سمت راست باعث حذف تاخیر در زمان صعود سیستم است. از طرفی با تحلیل نمودار بود تابع تبدیل حلقه باز شکل (۶)؛، شیب بهره سیستم در فرکانس‌های نهایی برابر ۲۰- دسیبل بر دهه خواهد بود و همچنین فاز پایانی سیستم برابر ۹۰- درجه است. در این صورت نمودار بود نیز مینیمم فاز بودن سیستم را تایید می‌کند و علاوه بر آن حاشیه فاز ۹۸/۲ درجه در فرکانس قطع باعث ایجاد سیستم حلقه بسته پایدار می‌شود.

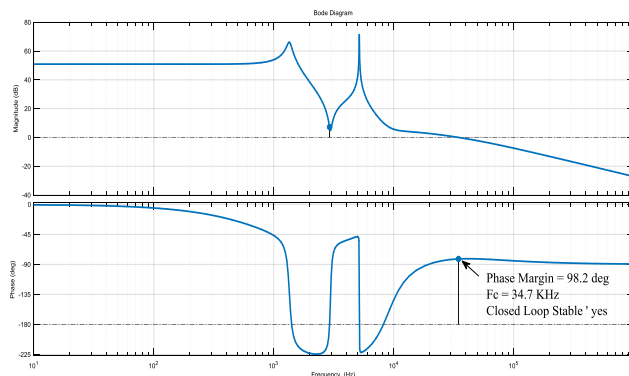
$$F = \begin{bmatrix} 0 & 0 & 0 & 0 & \frac{V_{co1}}{L_1} & 0 \\ 0 & 0 & 0 & 0 & \frac{-V_{co1}}{L_p} & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & -\frac{n \times T \times V_{co1}}{LK * Cs} & \frac{T \times V_{co2}}{LK * Cs} \\ \frac{-I_{L1}}{Co1} & \frac{I_{Lp}}{Co1} & 0 & 0 & 0 & 0 \\ 0 & 0 & \frac{n \times (d^2 T) \times V_{Cr}}{2 \times LK \times Co2} & \frac{(d^2 T) \times V_{Cs}}{2 \times LK \times Co2} & 0 & \frac{-(d^2 T) \times V_{co2}}{2 \times LK \times Co2} \end{bmatrix} \quad (39)$$

$$G_{vd} = \frac{\tilde{v}_o}{\tilde{d}} = \frac{(2.77 \times 10^5)S^5 + (4.05 \times 10^{10})S^4 + (2.07 \times 10^{15})S^3 + (1.14 \times 10^{20})S^2 + (7.57 \times 10^{23})S + (3.44 \times 10^{28})}{S^6 + (2.11 \times 10^5)S^5 + (2.58 \times 10^9)S^4 + (2.38 \times 10^{14})S^3 + (1.68 \times 10^{18})S^2 + (1.69 \times 10^{22})S + (9.77 \times 10^{25})} \quad (30)$$

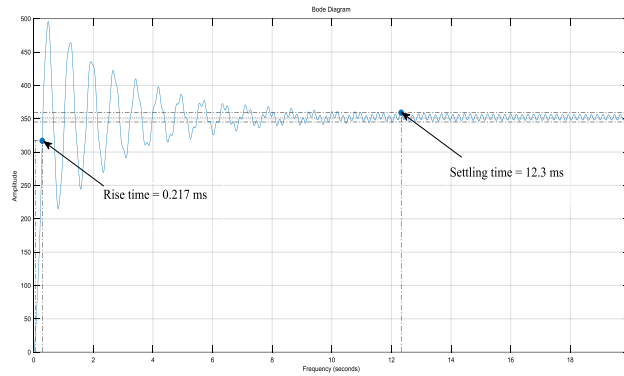
شکل (۴): پاسخ پله سیستم را نشان می‌دهد که در زمان صعود آن تاخیری ناشی از صفر نیم صفحه سمت راست مشاهده نمی‌شود و زمان صعود سیستم برابر ۰/۲۱۷ میلی-ثانیه است.



شکل (۴): مکان صفر و قطب‌های تابع تبدیل
Figure (4): Pole-zero map of the conversion function



شکل (۵): نمودار بود تابع تبدیل حلقه باز
Figure (5): Bode diagram of open loop conversion function



شکل (۶): پاسخ پله سیستم

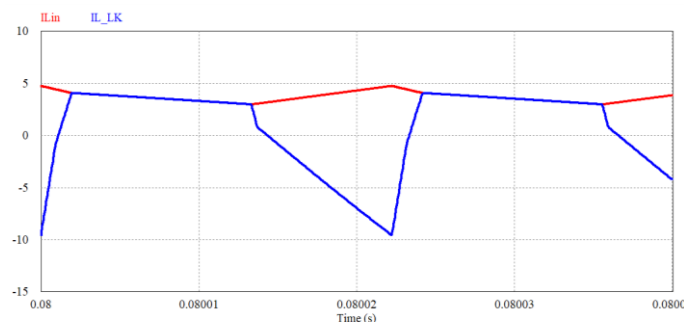
Figure (6): System step response

۳-۲- نتایج شبیه‌سازی

نتایج شبیه‌سازی برای ساختار پیشنهادی در نشان داده شده است. شکل (۸) ریپل جریان ورودی را نشان می‌دهد. همان‌گونه که ذکر شد در صورت حذف سلف تزویج از ورودی می‌توان از موج‌دار شدن جریان ورودی جلوگیری نمود. با توجه به شکل (۹) تنش ولتاژ کلید اصلی مدار برابر ۸۵ ولت است که نسبت به ولتاژ خروجی کمتر است و همچنین کلید قدرت در زمان روشن شدن تحت شرایط ZCS عمل می‌کند. شکل (۱۰-الف) تنش ولتاژ و جریان عبوری از دیود D_{o1} را نشان می‌دهد که به صورت ZCS خاموش می‌شود. جریان دیودهای D_s و D_{o2} نیز در آمده که نشان دهنده عملکرد آنها تحت شرایط ZCS است، علاوه بر آن تنش ولتاژ روی هر دو نیمه هادی کمتر از ولتاژ خروجی است. شکل (۱۱) نیز تاثیر افزایش ضریب وظیفه سیستم را در زمان ۵۰ میلی-ثانیه بر روی ولتاژ خازن‌های خروجی و ولتاژ خروجی نشان می‌دهد. همان‌گونه که مشاهده می‌شود با افزایش بهره سیستم ولتاژ خروجی بدون تاخیر شروع به افزایش می‌کند، که نشان دهنده پاسخ دینامیک سریع سیستم به دلیل عدم وجود صفر نیم صفحه سمت راست است. در جدول (۳): توان مبدل در ولتاژ خروجی ۲۰۰ ولت آمده است که با توجه به مقدار توان ورودی و در نظر گرفتن تلفات نیمه هادی‌های مدار، خازن‌ها و سیم پیچ‌ها که در جدول (۲): شده است، راندمان مبدل محاسبه گردیده است. شکل (۱۱): نشان می‌دهد که در نقطه کار مبدل، راندمان سیستم برابر با ۹۶ درصد است.

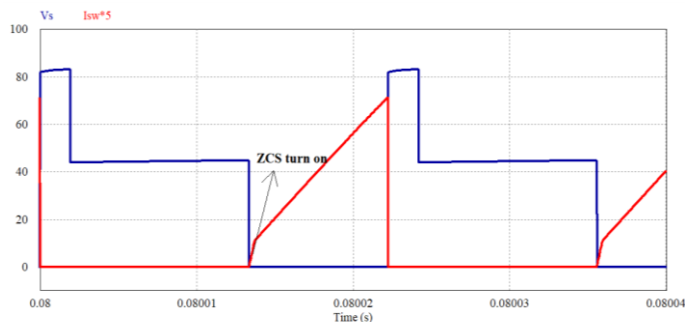
۳-۳- مقایسه نتایج

استفاده از ساختارهای با سلف کوپل شده مشابه مرجع‌های [۱۶] و [۱۷] در مبدل‌های افزایشنده باعث حذف صفر نیم صفحه سمت راست می‌شود. اما به دلیل استفاده از سلف ورودی به‌عنوان سلف کوپل شده، جریان ورودی مدار به شدت موج‌دار خواهد شد که این نوع جریان برای منبع تغذیه ورودی مطلوب نخواهد بود. ساختار پیشنهادی برخلاف بسیاری از مبدل‌های مینیمم فاز ارائه شده با سلف کوپل، از لحاظ کیفیت جریان ورودی دارای عملکرد مناسبی است.

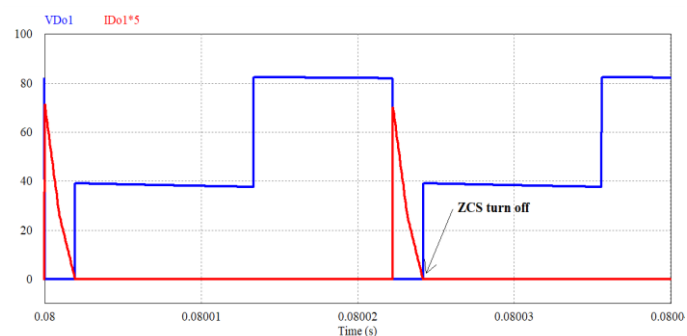


شکل (۸): جریان ورودی و جریان سلف تزویج

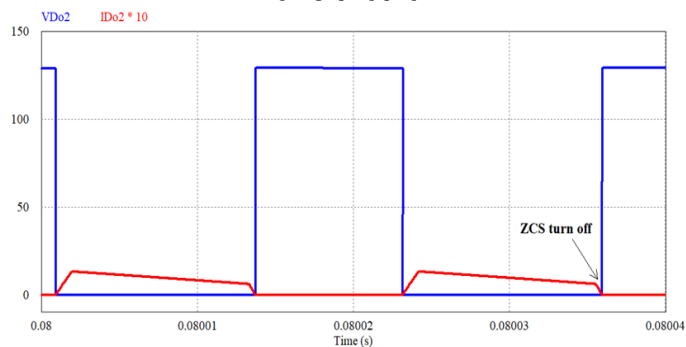
Figure (8): Input current and inductor current



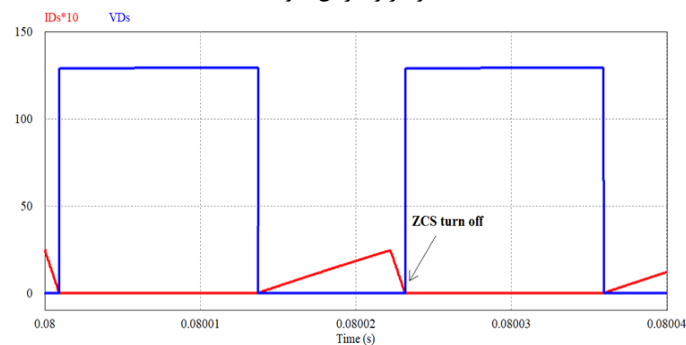
شکل (۹): ولتاژ و جریان کلید مدار
Figure (9): Voltage and current of switch



(الف) ولتاژ و جریان دیود D_{o1}



(ب) ولتاژ و جریان دیود D_{o2}



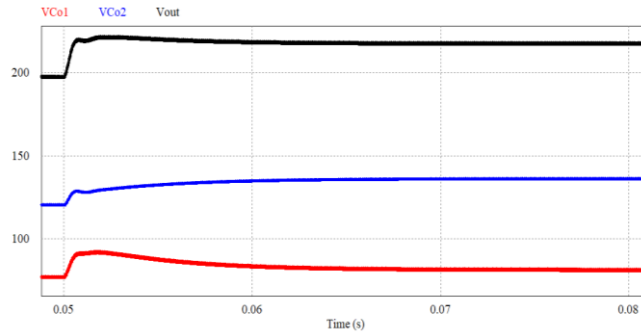
(ج) ولتاژ و جریان دیود D_S

شکل (۱۰): ولتاژ و جریان دیودها

Figure (10): Voltage and current of diodes, (a) diodes D_{o1} , (b) diode D_{o2} , (c) diode D_S

همچنین با توجه به شکل (۱۲) اگر چه بهره ولتاژ این مبدل در مقایسه با ساختارهای مشابه غیر مینیمم فاز کمتر است. اما این مبدل دارای بهره ولتاژ بالاتری نسبت به دیگر مبدل‌های ارائه شده در زمینه حذف صفر نیم صفحه سمت راست است، که استفاده

از المان‌های بیشتر را توجیه می‌کند. در شکل (۱۳) تنش ولتاژ در دو سر کلید در ساختارهای معرفی شده نشان داده شده است. ساختار پیشنهادی به دلیل استفاده از ساختار استک خازنی باعث محدود شدن تنش ولتاژ کلید خواهد شد. در سرعت دینامیک مبدل پیشنهادی با ساختارهای غیر مینیمم فاز مرجع‌های [۱۹]، [۲۰] و [۲۱] مقایسه شده است که گویای رفتار دینامیک پویاتر نسبت به ساختارهای غیر مینیمم فاز است. به عبارت دیگر ساختارهای غیر مینیمم فاز در زمان صعود پاسخ پله دارای یک تاخیر ناشی از صفر نیم صفحه سمت راست هستند.

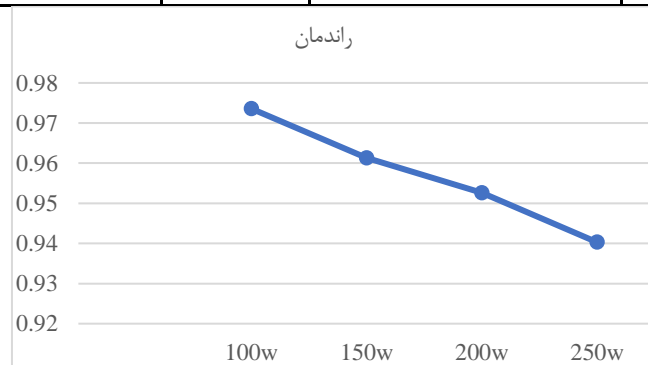


شکل (۱۱): ولتاژ خازن‌های مدار
Figure (11): Voltage of circuit capacitors

جدول (۲): تلفات مبدل پیشنهادی

Table (2): Losses of the proposed converter

توان نامی (وات)	تلفات دیود (وات)			تلفات کلید (وات)	تلفات خازن (وات)			تلفات سیم‌پیچ (وات)		
	D_{o1}	D_{o2}	D_s		C_{o1}	C_{o2}	C_s	L_{in}	L_p	L_s
۱۰۰	۰/۶۸	۰/۶۲	۰/۶۳	۱/۲۳	۰/۰۱۴	۰/۰۰۴۵	۰/۰۲۹	۰/۱	۰/۲۵	۰/۱۹
۱۵۰	۰/۹۸	۰/۸۹	۰/۹۱	۳/۴۳	۰/۲	۰/۰۹۲	۰/۰۵۶	۰/۳۳	۰/۴۷	۰/۰۰۷
۲۰۰	۱/۳	۱/۴	۱/۵	۵/۴	۰/۳۴	۰/۲	۰/۱	۰/۶۱	۰/۸	۰/۱۲
۲۵۰	۱/۹۳	۱/۸	۲	۸/۶	۵۰	۰/۳	۰/۲	۱	۱/۳	۰/۲

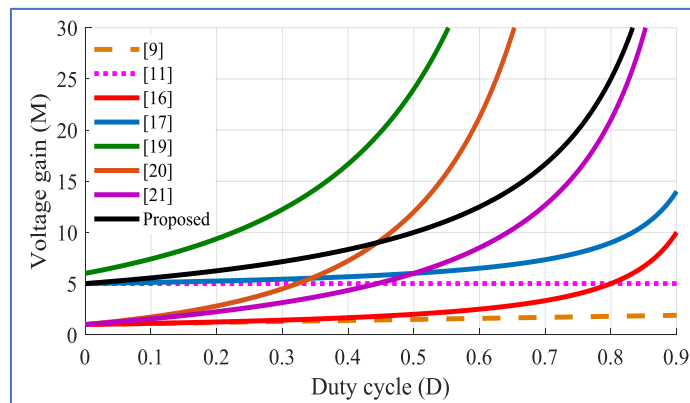


شکل (۱۱): نمودار راندمان مبدل پیشنهادی در توان‌های مختلف
Figure (11): Efficiency diagram of the proposed converter in different power

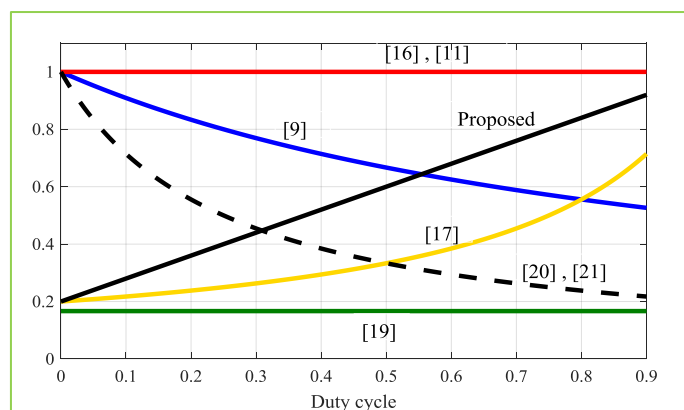
جدول (۳): تلفات و راندمان مبدل پیشنهادی

Table (3): Losses and efficiency of the proposed converter

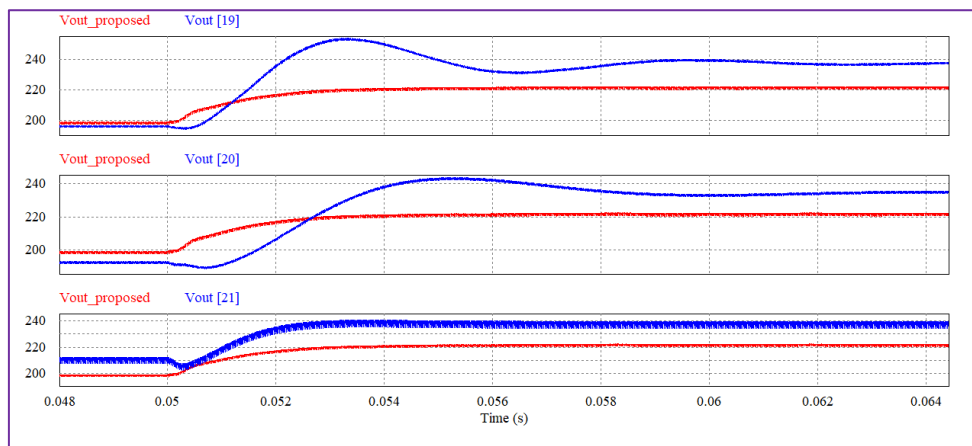
توان نامی	توان ورودی (وات)	توان خروجی (وات)	راندمان
۱۰۰	۱۰۹/۸	۱۰۶/۹	۰/۹۷۳
۱۵۰	۱۵۵	۱۴۹	۰/۹۶۱
۲۰۰	۲۱۱	۲۰۱	۰/۹۵۲
۲۵۰	۲۶۸	۲۵۲	۰/۹۴۰



شکل (۱۲): بهره ولتاژ مبدل‌های مینیمم‌فاز ارائه شده
Figure (12): Minimum-phase converter voltage gain



شکل (۱۳): تنش ولتاژ کلید برای مبدل‌های جدول (۴)
Figure (13): Switch voltage stress for exchangers Table 4



شکل (۱۴): مقایسه پاسخ پله مبدل پیشنهادی با چند مبدل دیگر
Figure (14): Comparison of the proposed converter step response

ساختار پیشنهادی دارای پاسخ دینامیک سریع نسبت به ساختارهای مشابه غیر مینیمم فاز است. در مبدل پیشنهادی و سایر ساختارهای مشابه از نظر بهره ولتاژ، تنش ولتاژ روی کلید، خاصیت مینیمم فازی، تعداد کلید قدرت و همچنین وجود و عدم وجود ریپل جریان ورودی مورد مقایسه قرار گرفته شده است. واضح خواهد بود که بهره ولتاژ مبدل پیشنهادی نسبت به سایر ساختارهای مینیمم فاز مبتنی بر سلف کوپل شده بالاتر است و همچنین استفاده از تنها یک کلید قدرت که دارای زمین مشترک با منبع ورودی است، که باعث جلوگیری از پیچیده شدن مدار کنترل می‌گردد.

Table (4): Comparison of the proposed converter with similar converters
جدول (۴): مقایسه مبدل پیشنهادی با ساختارهای مشابه

نوع مبدل	بهره ولتاژ	تنش ولتاژ کلید	مینیمم فاز	تعداد کلید	ریپل جریان ورودی
[۹] KY	1+d	$\frac{V_o}{M}$	✓	۲	جریان پالسی
بوست سه حالتی [۱۱]	$\frac{d_b + d_o}{d_o}$	V_o	✓	۲	زیاد
با کوپل مغناطیسی [۱۶]	$\frac{1}{1-d}$	V_o	✓	۱	زیاد
بوست فروروارد [۱۷]	$n + \frac{1}{1-d}$	$\frac{M-n}{M} v_o$	✓	۱	زیاد
مبدل بسیار افزاینده ارائه شده در [۱۹]	$\frac{2+n}{(1-d)^2}$	$\frac{V_o}{2+n}$	-	۱	بسیار کم
مبدل بسیار افزاینده ارائه شده در [۲۰]	$\frac{1+nd}{(1-d)^2}$	$\frac{V_o}{1+nd}$	-	۱	بسیار کم
مبدل بسیار افزاینده ارائه شده در [۲۱]	$\frac{1+nd}{1-d}$	$\frac{V_o}{M(1-d)}$	-	۱	بسیار کم
پیشنهادی	$\frac{n+1}{1-d}$	$\frac{M-n}{M} v_o$	✓	۱	بسیار کم

۴- نتیجه‌گیری

ساختارهای مینیمم‌فاز در تابع تبدیل حلقه بسته خود صفر نیم‌صفحه سمت راست ندارد، که این به معنای عدم وجود و یا کاهش تاخیر در پاسخ سیستم دینامیک آنها است. استفاده از ساختارهای با سلف تزویج برای ایجاد مبدل مینیمم‌فاز می‌تواند تاخیر ذاتی در مبدل بوست ابتدایی را حذف کرده و نیاز به کنترل‌کننده‌های پیچیده را از بین ببرد. مبدل ارائه شده با استفاده از یک مدار کمکی شامل یک سلف تزویج و یک خازن از تاخیر سیستم جلوگیری کرده و همچنین استفاده از این ساختار تنش ولتاژ روی کلید را کاهش می‌دهد که باعث انتخاب المان ساده‌تر و ارزان‌تر خواهد شد.

سپاسگزاری

این مقاله از پایان‌نامه کارشناسی‌ارشد در دانشگاه آزاد اسلامی واحد نجف‌آباد استخراج شده است. نویسندگان بر خود لازم می‌دانند مراتب تشکر صمیمانه خود را از همکاران حوزه پژوهشی دانشگاه آزاد اسلامی و داوران محترم که ما را در انجام و ارتقای کیفی این مقاله یاری نموده‌اند، اعلام نمایند.

References

مراجع

- [1] T. Nouri, M. Shaneh, "New interleaved high step-up converter based on a voltage multiplier cell mixed with magnetic devices", IET Power Electronics, vol. 13, no. 17, p. 4089-4097, Dec. 2020 (doi: 10.1049/iet-pel.2020.0591).
- [2] R. Middlebrook, "Transformerless dc-to-dc converters with large conversion ratios", IEEE Trans. on Power Electronics, vol. 3, no. 4, pp. 484-488, Oct. 1988 (doi: 10.1109/63.17970).
- [3] H. Matsuo, K. Harada, "The cascade connection of switching regulators", IEEE Trans. on Industry Applications, vol. IA-12, no. 2, pp. 192-198, March 1976 (doi: 10.1109/TIA.1976.349401).
- [4] W. Li, W. Li, Y. Deng, X. He, "Single-stage single-phase high-step-Up ZVT boost converter for fuel-cell microgrid system", IEEE Trans. on Power Electronics, vol. 25, no. 12, pp. 3057-3065, Dec. 2010 (doi: 10.1109/TPEL.2010.2079955).

- [5] W. Qian, H. Cha, F.Z. Peng, L.M. Tolbert, "55-kW variable 3X dc-dc converter for plug-in hybrid electric vehicles", *IEEE Trans. on Power Electronics*, vol. 27, no. 4, pp. 1668-1678, April 2012 (doi: 10.1109/TP-EL.2011.2165559).
- [6] T. Nouri, M. Shaneh, A. Ghorbani, "Interleaved high step-up ZVS dc-dc converter with coupled inductor and built-in transformer for renewable energy systems applications", *IET Power Electronics*, vol. 13, no. 16, pp. 3537-3548, Dec. 2020 (doi: 10.1049/iet-pel.2020.0162).
- [7] H. Chung, S. Hui, K. Tse, "Reduction of power converter EMI emission using soft-switching technique", *IEEE Trans. on Electromagnetic Compatibility*, vol. 40, no. 3, pp. 282-287, Aug. 1998 (doi: 10.1109/15.709428).
- [8] T.T. Song, H.S. Chung, "Boundary control of boost converters using state-energy plane", *IEEE Trans. on Power Electronics*, vol. 23, no. 2, pp. 551-563, 2008 (DOI: 10.1109/TPEL.2007.915765).
- [9] K.I. Hwu, Y.T. Yau, "KY converter and its derivatives", *IEEE Trans. on Power Electronics*, vol. 24, no. 1, pp. 128-137, Jan. 2009 (doi: 10.1109/TPEL.2008.2009178).
- [10] A. Mostaan, E. Alizadeh, M. Soltani, "Novel step-up DC/DC converter with no right half plane zero and reduced switched voltage stress characteristics", *Proceeding of the IEEE/INTELEC*, pp. 1-7, Vancouver, BC, Canada, Sept./Oct. 2014 (doi: 10.1109/INTLEC.2014.6972175).
- [11] K. Viswanathan, R. Oruganti, D. Srinivasan, "A novel tri-state boost converter with fast dynamics", *IEEE Trans. on Power Electronics*, vol. 17, no. 5, pp. 677 - 683, Sept. 2002 (doi: 10.1109/TPEL.2002.802197).
- [12] N. Rana, M. Kumar, A. Ghosh, S. Banerjee, "A novel interleaved tri-state boost converter with lower ripple and improved dynamic response", *IEEE Trans. on Industrial Electronics*, vol. 65, no. 7, pp. 5456-5465, July 2018 (doi: 10.1109/TIE.2017.2774775).
- [13] M. Forouzesh, Y.P. Siwakoti, S.A. Gorji, F. Blaabjerg, B. Lehman, "Step-up dc-dc converters: A comprehensive review of voltage-boosting techniques, topologies, and applications", *IEEE on Power Electronics*, vol. 32, no. 12, pp. 9143-9178, Dec. 2017 (doi: 10.1109/TPEL.2017.2652318).
- [14] R.W.M.D. Erickson, "Fundamentals of power electronics", New York: Norwell, Massachusetts: Kluwer Academic, ©2001, 2001.
- [15] J. Doyle, B. Francis, A. Tannenbaum, "Feedback control theory", New York: Macmillan, 1990.
- [16] J. Calvente, L. Martinez-Salamero, H. Valderrama, E. Vidal-Idiarte, "Using magnetic coupling to eliminate right half-plane zeros in boost converters", *IEEE Power Electronics Letters*, vol. 2, no. 2, pp. 58-62, June 2004 (doi: 10.1109/LPEL.2004.834615).
- [17] B. Poorali, E. Adib, "Right-half-plane zero elimination of boost converter using magnetic coupling with forward energy transfer", *IEEE Trans. on Industrial Electronics*, vol. 66, no. 11, pp. 8454-8462, Nov. 2019 (doi: 10.1109/TIE.2019.2891408).
- [18] K.B. Park, G.W. Moon, M.J. Youn, "High step-up boost converter integrated with a transformer-assisted auxiliary circuit employing quasi-resonant operation", *IEEE Trans. on Power Electronics*, vol. 27, no. 4, pp. 1974-1984, April 2012 (doi: 10.1109/TPEL.2011.2170223).
- [19] X. Hu, C. Gong, "A high voltage gain dc-dc converter integrating coupled-inductor and diode-capacitor techniques", *IEEE Trans. on Power Electronics*, vol. 29, no. 2, pp. 789-800, Feb. 2014 (doi: 10.1109/TPEL.2013.2257870).
- [20] S. Chen, T. Liang, L. Yang, J. Chen, "A cascaded high step-up dc-dc converter with single switch for microsource applications", *IEEE Trans. on Power Electronics*, vol. 26, no. 4, pp. 1146-1153, April 2011 (doi: 10.1109/TPEL.2010.2090362).
- [21] K. Park, G. Moon, M. Youn, "Nonisolated high step-up boost converter integrated with sepic converter", *IEEE Trans. on Power Electronics*, vol. 25, no. 9, pp. 2266-2275, Sept. 2010 (doi: 10.1109/TPEL.2010.204-6650).

1. Boost converter
2. Non-isolated/Isolated
3. Bidirectional
4. Voltage-fed/Current-fed
5. Soft switched
6. Non-minimum phase/Minimum phase
7. Dynamic response
8. Right half plane zero
9. Bandwidth
10. Discontinuous inductor current
11. Zero current switching