

یک مبدل باک سه‌گانه با گذر ولتاژ صفر مبتنی بر سلف‌های میانی

یاسین باستان^(۱) - علی نجاتی^(۲) - پرویز امیری^(۳)

(۱) دانشجوی دکتری - دانشکده مهندسی برق، دانشگاه تربیت دبیر شهید رجایی، تهران، ایران

(۲) کارشناس ارشد - دانشکده مهندسی برق، دانشگاه تربیت دبیر شهید رجایی، تهران، ایران

(۳) استادیار - دانشکده مهندسی برق، دانشگاه تربیت دبیر شهید رجایی، تهران، ایران

تاریخ دریافت: ۹۷/۱۱/۱۸ تاریخ پذیرش: ۹۸/۳/۷

خلاصه: در این مقاله یک مبدل باک سه‌گانه با گذر ولتاژ صفر ارائه شده است. ساختار ارائه شده، از سه مبدل باک با آرایش موازی برای افزایش قابلیت اطمینان تشکیل شده است که از سه سلف میانی برای اتصال بین طبقات استفاده می‌کند تا تلفات ناشی از سوئیچینگ سخت را کاهش دهد. همچنین گذر ولتاژ صفر توسط رزونانس بین خازن پارازیتی کلیدهای قدرت و سلف معادل از دید هر خازن انجام می‌شود. تحلیل مدار پیشنهادی در حالت‌های عملکردی مختلف انجام شده است. مبدل باک پیشنهادی در محیط سیمولینک متلب شبیه‌سازی شده است. نتایج به دست آمده ثابت می‌کند که تلفات سوئیچینگ و همچنین تلفات دیودهای هرزگرد می‌تواند توسط روش گذر ولتاژ صفر سوئیچ‌های قدرت بسیار کاهش یابد و یک مبدل با عملکرد بالا را ارائه دهد. نتایج شبیه‌سازی نشان می‌دهد که خروجی بعد از 0.6 ms به مقدار نهایی 40 V می‌رسد و تغییرات ولتاژ خروجی 0.5 V است و در نتیجه رپل خروجی برابر 1.25% است.

کلمات کلیدی: مبدل باک، گذر ولتاژ صفر، سلف میانی، رزونانس، سوئیچینگ.

A Triple-Buck Converter with Zero-Voltage Transition Base on the Interleaved Inductors

Yasin Bastan⁽¹⁾ – Ali Nejati⁽²⁾ – Parviz Amiri⁽³⁾

(1) PhD Student – Department of Electrical Engineering, Shahid Rajaee Teacher Training University, Tehran, Iran

ybastan.ee@gmail.com

(2) MSc - Department of Electrical Engineering, Shahid Rajaee Teacher Training University, Tehran, Iran

ali.nejati.srtt@gmail.com

(3) Assistant Professor - Department of Electrical Engineering, Shahid Rajaee Teacher Training University, Tehran, Iran

pamiri@srttu.edu

Abstract: A triple-buck converter with zero voltage transient is presented in this paper. The proposed structure is formed by three parallel buck converter to increase the reliability which is utilized three interleaved inductors for connecting the stages to reduce the losses caused by hard switching. The zero voltage transistor is also performed by resonance between the parasitic capacitance of the power switches and the equivalent inductor seen from each capacitor. The proposed circuit analysis has been performed in different operating modes. The proposed Buck converter is simulated in the Matlab/Simulink environment. The simulation results prove that the switching losses as well as the loss of diodes can be reduced by zero voltage switching of the power switches and the designed high-performance converter. The simulation results show that the output reaches its final value of 40 V after 0.6 ms and the output voltage variations is 0.5 V and so the output ripple of 1.25% is achieved.

Index Terms: Buck converter, zero-voltage transition, interleaved inductor, resonance, switching.

۱- مقدمه

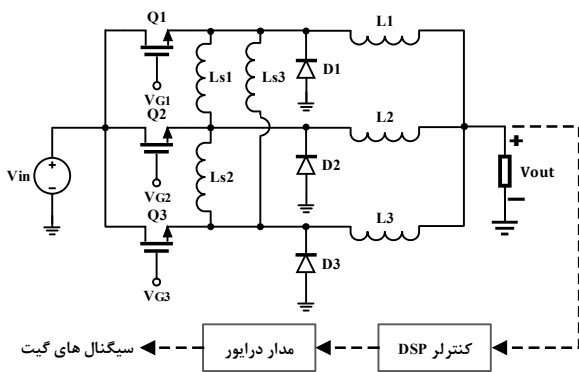
بین طبقات، ارائه شده است. در مدار پیشنهادی، عملکرد گذر ولتاژ صفر در هر یک از مبدل‌های باک توسط رزونانس جریان‌های بین سلف‌های میانی و خازن‌های داخلی ماسفت‌های قدرت انجام می‌شود. این کار، تلفات کلیدزنی روی سوئیچ‌های قدرت را کاهش می‌دهد. علاوه بر این، اشتراک جریان خواسته شده روی سه مبدل باک موازی، باعث توزیع توان بزرگ روی ترانزیستورهای قدرت و در نتیجه کاهش استرس آن‌ها می‌شود.

مقاله ارائه شده بصورت زیر تنظیم شده است. در بخش دوم به توصیف مدار پیشنهادی پرداخته شده است و مدار معادل حالت‌های عملکردی مدار پیشنهادی به همراه شکل موج‌های تئوری آن‌ها نشان داده شده است. در بخش سوم شبیه‌سازی مدار پیشنهادی در محیط سیمولینک ارائه شده است و در آخر، نتیجه‌گیری مقاله بیان شده است.

۲- مدار پیشنهادی

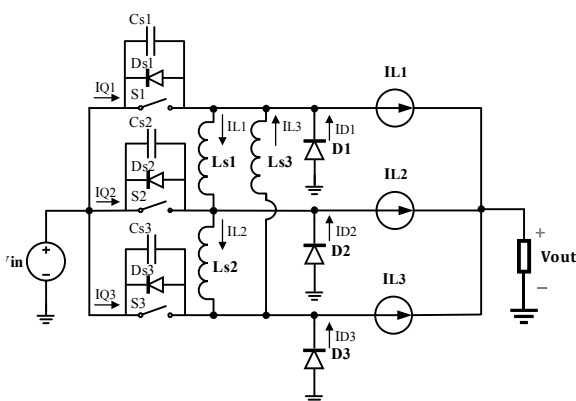
۲-۱- پیکربندی مدار پیشنهادی

در شکل ۱ مدار مبدل باک سه‌گانه با گذر ولتاژ صفر پیشنهادی نشان داده شده است. این مدار شامل سه مبدل باک مجزا با اتصال موازی است که با سه سلف میانی دو به دو به یکدیگر متصل شده‌اند. عملکرد گذر ولتاژ صفر در هر یک از مبدل‌های باک توسط رزونانس جریان‌های بین سلف‌های میانی و خازن‌های داخلی ماسفت‌های قدرت انجام شده است.



شکل (۱): مدار مبدل باک سه‌گانه پیشنهادی

Fig. (1): The proposed triple-buck converter circuit



شکل (۲): مدار معادل مبدل باک سه‌گانه پیشنهادی

Fig. (2): The equivalent circuit of the proposed triple-buck converter

امروزه تبدیل یک منبع DC با ولتاژ ثابت به منبع DC با ولتاژ قابل تنظیم یکی از نیازهای ضروری در کاربردهای صنعتی است [۱]. ساده‌ترین راه کاهش ولتاژ DC استفاده از مدار تقسیم‌کننده ولتاژ است. اما این مدار دارای اتلاف انرژی بسیار زیاد به صورت گرما است و همچنین ولتاژ خروجی قابل تنظیم نبوده و همواره وابسته به میزان ورودی است. از این رو، استفاده از یک مدار مبدل دارای اتلاف انرژی کم برای کاهش ولتاژ DC بسیار حیاتی است. مبدل‌های سوئیچینگ از پرکاربردترین مدارهای کاهش ولتاژ DC با اتلاف انرژی کم محسوب می‌شوند. این مبدل‌ها معمولاً دارای قابلیت کنترل هستند و به دلیل طراحی مناسب خود در زمینه‌های مختلف بسیار پرکاربرد می‌باشند [۲].

یکی از مدارهای سوئیچینگ پرکاربرد، مبدل باک است که دارای بازدهی بسیار بالا است. قابلیت تنظیم خودکار یکی از ویژگی‌های بسیار مهم این مبدل است که استفاده از این مدار را برای کاربردهای صنعتی مورد توجه قرار داده است [۳]. مبدل‌های باک عموماً در سیستم‌های مخابراتی [۴]، باتری شارژرها [۵] و کنترل دور موتورهای DC [۶] کاربرد دارند. اندازه و وزن کم مدارات، یکی از مهمترین مزایای آنها شناخته می‌شود. کاهش اندازه و وزن مبدل‌های سوئیچینگ، نیازمند افزایش فرکانس کاری است که این موجب افزایش تلفات کلیدزنی و در نتیجه کاهش راندمان برای این مبدل‌ها است [۷].

از این رو، استفاده از روش‌هایی برای کاهش تلفات کلیدزنی و دستیابی به یک راندمان بالا ضروری است. روش اصلاح همزمان برای جایگزینی دیودهای هزرگرد با سوئیچ‌های قدرت فعال استفاده شده است [۸] و [۹]. با این حال، پیچیدگی مدار از معایب این روش است. سایر تکنیک‌ها شامل اسنایپرهای پسیو [۱۰] یا مدارهای کلمپ-فعال [۱۱] است. برای بهبود بیشتر راندمان تبدیل، رویکردهای کلیدزنی در ولتاژ صفر (ZVS) و کلیدزنی در جریان صفر (ZCS) از راه‌حل‌های عملی برای کاهش تلفات کلیدزنی است [۱۲]-[۱۴]. مدارهای رزونانس تکنیک‌های پیشگام برای رسیدن به این هدف هستند. با این حال، این مدارها به احتمال زیاد با تنش‌های ولتاژ بالا یا جریان بالا روی سوئیچ‌های فعال و اجزای مرتبط با آن مواجه هستند [۱۵] و [۱۶].

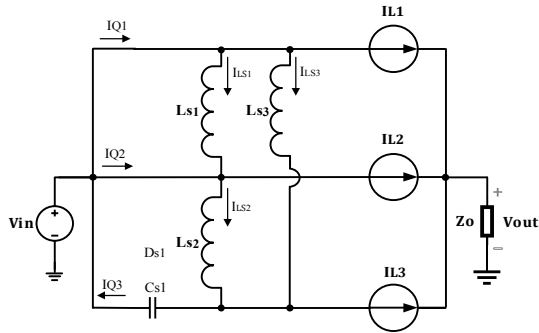
مبدل‌هایی با اتصال موازی می‌توانند جریان تعیین شده را به اشتراک بگذارند و توان بزرگ را بین مبدل‌ها توزیع کنند [۱۷] و [۱۸]. علاوه بر این، برای کاهش تلفات ناشی از سوئیچینگ سخت، چندین تکنیک سوئیچینگ نرم برای بهبود راندمان مبدل‌های میانبر توسعه داده شده است [۱۹]-[۲۱]. در مبدل باک با جریان گذرای صفر (ZCT)، المان‌های رزونانس بصورت موازی با مدار قدرت قرار می‌گیرند که موجب ایجاد شرایط خاموشی نرم در لحظه صفر برای کلید قدرت و کاهش تلفات کلیدزنی مبدل می‌شود. در مبدل باک با ولتاژ گذرای صفر (ZVT)، با ایجاد یک فاصله زمانی بین زمان هدایت کلید اصلی و دیود بدنه، می‌تواند تلفات مربوط به زمان بازیابی معکوس دیود بدنه را بطور چشمگیری کاهش دهند.

در این مقاله یک ساختار مبدل باک سه‌گانه متشکل از سه مبدل باک با گذر ولتاژ صفر در آرایش موازی به همراه سه سلف میانی در نقش اتصال

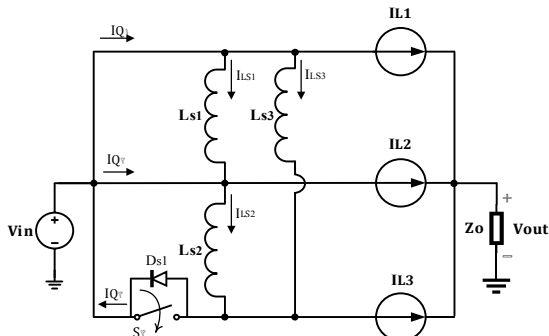
توسط i_{LS1} ، i_{LS2} و i_{LS1} به سرعت شارژ می‌شود. زمانی که ولتاژ C_{S1} برابر V_{in} می‌شود، دیود هرزگرد D_2 روشن می‌شود تا جریان بار را آزاد کند.

حالت ۴ ($t_3 < t < t_4$): در طول این حالت، ولتاژ خازن پارازیتی C_{S1} در V_{in} کلمپ شده است که روی سلفهای L_{S1} و L_{S3} اعمال شده است. در نتیجه، با توجه به پلاریته این سلفها، جریان سلف L_{S1} کاهش و جریان سلف L_{S3} افزایش می‌یابد. جریان سلف L_{S1} در حالت ۴-الف از یک مقدار مثبت به صفر کاهش می‌یابد و سپس در حالت‌های ۴-ب و ۴-پ منفی می‌شود. در نتیجه، جریان Q_2 به آرامی افزایش می‌یابد. همچنین، جریان سلف L_{S3} در حالت‌های ۴-الف و ۴-ب از یک مقدار منفی به صفر افزایش می‌یابد و سپس در حالت ۴-پ مثبت می‌شود. در نتیجه، جریان Q_3 نیز به آرامی افزایش می‌یابد. در همین حین، جریان هرزگردی دیود D_1 به صفر کاهش می‌یابد و عملکرد مدار وارد حالت ۵ می‌شود.

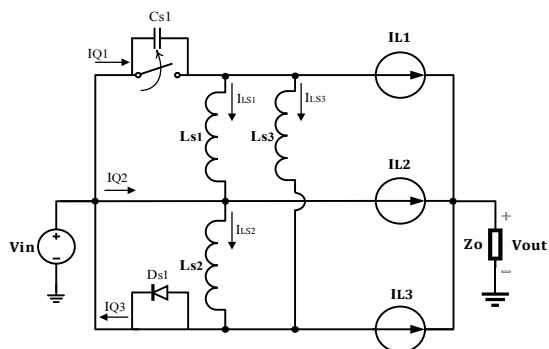
از آنجایی که سه مدار مبدل متقارن هستند، عملکرد حالت‌های ۵ تا ۸ و حالت‌های ۹ تا ۱۲ مشابه عملکرد مدار در حالت ۱ تا ۴ هستند که شکل موج‌های عملکرد مبدل باک پیشنهادی به صورت تئوری در شکل ۴ نشان داده شده‌اند.



(الف)



(ب)



(پ)

برای آنالیز عملکرد مدار، هر یک از ماسفت‌های قدرت مبدل‌های باک به صورت یک کلید ایده‌آل S ، یک دیود D و یک خازن پارازیتی C_S معادل شده‌اند که در شکل ۲ نشان داده شده است. هر یک از ماسفت‌ها توسط یک موج مربعی در فرکانس سوئیچینگ یکسان با 70% زمان روشنی درایو شده‌اند. سیگنال‌های مربعی اعمالی به ماسفت‌های قدرت به گونه‌ای تنظیم شده‌اند که به اندازه $33/3\%$ دوره تناوب نسبت به همدیگر اختلاف زمانی داشته باشند. در نتیجه، در هر لحظه دو ماسفت قدرت روشن هستند؛ بجز در بازه‌های زمانی محدودی که هر سه ماسفت همزمان روشن می‌شوند.

۲-۲- تحلیل عملکرد مدار پیشنهادی

برای تحلیل عملکرد مدار پیشنهادی، فرضیاتی در نظر گرفته شده است که در زیر آورده شده‌اند:

- افت ولتاژ روشن دیودهای هرزگرد صرف‌نظر شده است.
- به دلیل مقدار بزرگ سلف‌های L_1 ، L_2 و L_3 ، جریان آنها ثابت فرض شده است.
- به دلیل یکسان بودن ترانزیستورهای قدرت، المان‌های مدار معادل آنها کارایی یکسانی دارند.

- افت ولتاژ بایاس مستقیم جزئی روی ترانزیستورها صرف‌نظر شده است.

- برای حذف ریپل ولتاژ خروجی، از یک خازن موازی با مقاومت بار استفاده شده است.

- بر اساس وضعیت کلیدها، کارکرد مدار پیشنهادی می‌تواند به ۱۲ حالت تقسیم شود که در ادامه بررسی شده است. مدار معادل این حالت‌ها نیز در شکل (۳) نشان داده شده است.

حالت ۱ ($t_0 < t < t_1$): حالت ۱ زمانی شروع می‌شود که جریان هرزگرد دیود D_3 به صفر می‌رسد. در این لحظه، S_3 خاموش بوده است، در حالی که S_1 و S_2 روشن هستند. خازن پارازیتی C_{S3} با سلف میانی معادل متشکل از سلفهای میانی L_{S1} ، L_{S2} و L_{S3} ، تشکیل یک مدار تانک رزونانس می‌دهد. ولتاژ خازن C_{S3} که قبل از شروع این مرحله در ولتاژ ورودی V_{in} کلمپ شده است، توسط جریان رزونانس شروع به دشارژ شدن می‌کند. هر دو جریان رزونانس و جریان سلف L_1 از طریق سلف‌های میانی L_{S2} و L_{S3} جاری می‌شوند.

در انتهای این حالت، ولتاژ خازن C_{S3} صفر می‌شود و سپس دیود D_{S3} در بایاس مستقیم قرار می‌دهد، تا یک جریان منفی MOSFET قدرت Q_3 را هدایت کند.

حالت ۲ ($t_1 < t < t_2$): در این حالت، کلید S_1 مجموع جریان‌های سلف‌های i_{LS1} ، i_{LS2} و i_{LS3} را حمل می‌کنند. در همین حال، دیود D_{S1} روشن می‌شود تا اختلاف جریان بین i_{LS2} ، i_{LS3} و i_{LS1} را آزاد کند. ولتاژ خازن C_{S3} در صفر باقی می‌ماند. سیگنال ورودی V_{GS3} می‌تواند در این فاصله به Q_3 اعمال شود.

حالت ۳ ($t_2 < t < t_3$): در ابتدای این حالت، S_1 قطع می‌شود. زمانی که S_1 قطع شده است، خازن پارازیتی C_{S1} و سلف‌های میانی L_{S1} ، L_{S2} و L_{S3} یک مدار رزونانس را تشکیل می‌دهند. در این حالت، خازن C_{S1}

که در آن t_s کل بازه زمانی درایو ترانزیستور و t_c زمان غیرفعال بودن واقعی مبدل باک اول است. زمان خاموشی ترانزیستور اول شامل بازه زمانی حالت‌های ۳، ۴ و ۵ است، در حالی که t_c تنها شامل بازه زمانی حالت ۴ است. از این رو، $t_c < 0.3t_s$ است. همچنین داریم:

$$V_{in} > V_{out} > 0.7 V_{in} \quad (2)$$

از آنجایی که در حالت ۴ دیود D_1 روشن است، ولتاژ دو سر سلف L_1 تقریباً برابر ولتاژ خروجی است. در نتیجه، داریم:

$$V_{out} = L_1 \left(\frac{\Delta I_{L1}}{t_c} \right) \quad (3)$$

$$I_{Lmax} = -I_{Lmin} = \frac{1}{3} I_{out} + \alpha I_{out} \quad (4)$$

که در آن α میزان بالازدگی (یا پایین‌زدگی) جریان سلف L_1 از یک سوم جریان خروجی است (ریپل جریان سلف L_1 برابر با αI_{out} است).

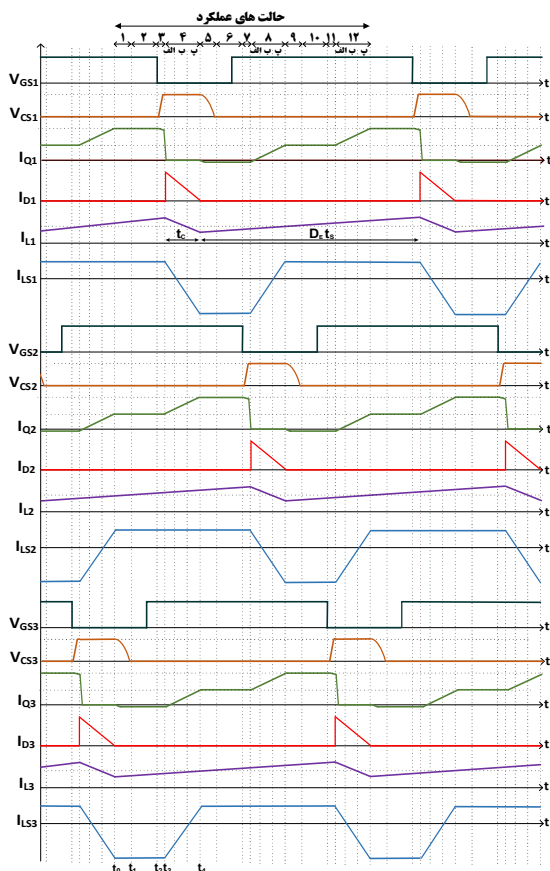
همچنین، به دلیل روشن بودن دیود D_1 و اتصال سوئیچ دوم، ولتاژ دو سر سلف میانی L_{S1} برابر V_{in} است. از این رو، داریم:

$$V_{in} = L_{S1} \left(\frac{\Delta I_{L_{S1}}}{t_c} \right) \quad (5)$$

با نسبت‌گیری بین (۳) و (۵) و بر اساس (۲) داریم:

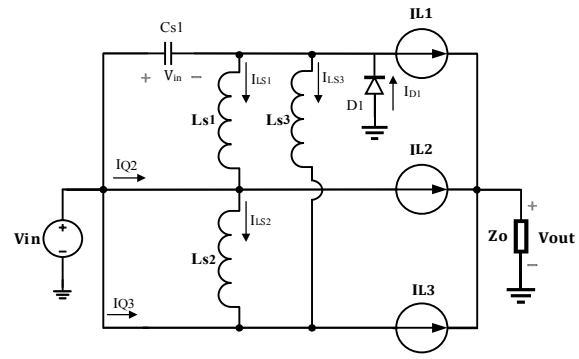
$$\frac{L_1}{L_{S1}} > 0.7 \frac{\Delta I_{L_{S1}}}{\Delta I_{L1}} \quad (6)$$

بر اساس (۶) و به دلیل کوچک بودن تغییرات ΔI_{L1} ، سلف میانی L_{S1} برخلاف L_1 ، در مقادیر کوچک انتخاب می‌شود و دارای تغییرات جریانی زیاد است.

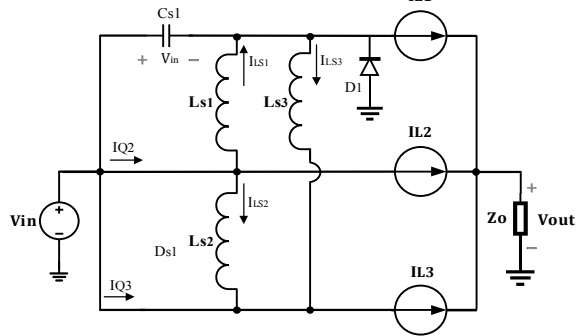


شکل (۴): شکل موج‌های تئوری مبدل باک سه‌گانه پیشنهادی

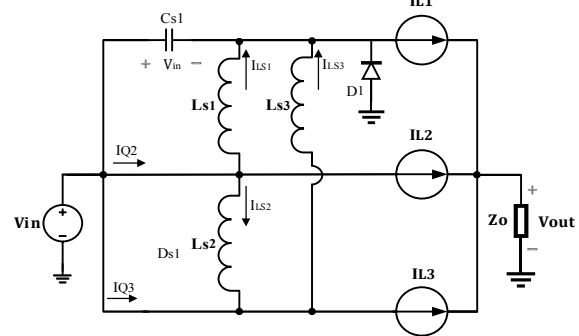
Fig (4). Theoretical waveforms of the proposed triple-buck converter



(ت)



(ث)



(ج)

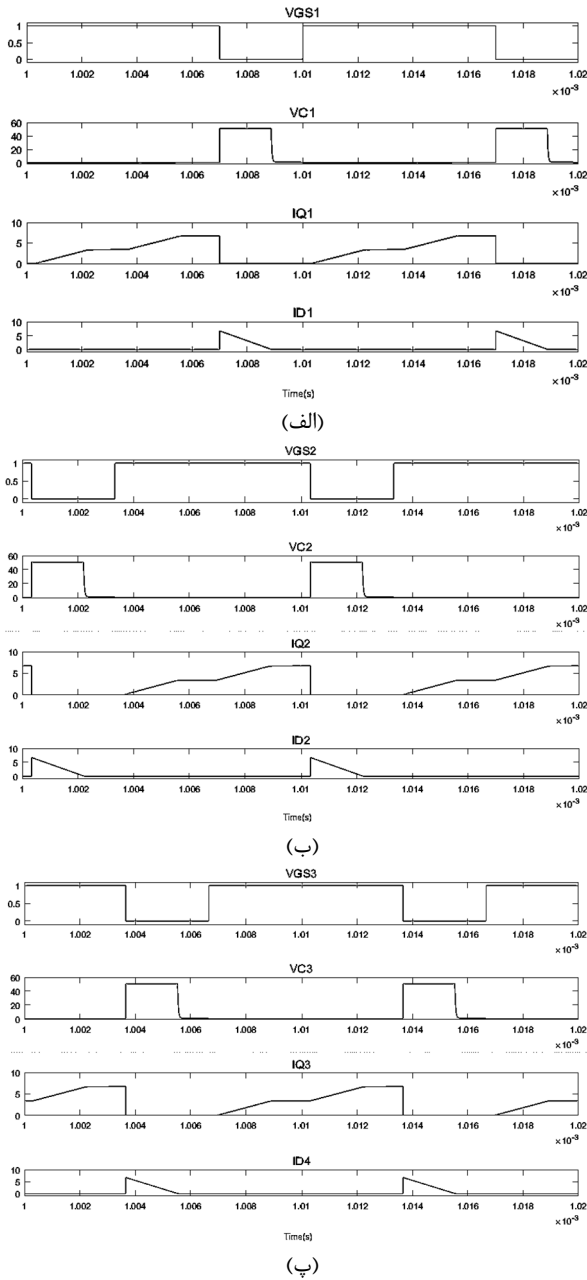
شکل (۳): مدار معادل حالت‌های عملکردی مدار پیشنهادی. (الف) حالت ۱، (ب) حالت ۲، (پ) حالت ۳، (ت) حالت ۴-الف، (ث) حالت ۴-ب، (ج) حالت ۴-پ

Fig. (3): Equivalent circuits of the operation modes of the proposed circuit, (a) mode 1, (b) mode 2, (c) mode 3, (d) mode 4-a, (e) mode 4-b, (f) mode 4-c

با اینکه ترانزیستور Q_1 در ۳۰٪ از کل بازه زمانی درایو خاموش است، اما ولتاژ ورودی همواره به L_1 ارسال شده است. این بیان می‌کند که در هنگام خاموش بودن ترانزیستور Q_1 ، مبدل باک اول در یک بازه زمانی فعال است و یک فعال‌سازی دروغین در این مبدل انجام شده است. از این رو، سیکل وظیفه موثر بیشتر از سیکل وظیفه سوئیچ قدرت فعال است (۷۰٪). با توجه به شکل ۴، در حقیقت جریان‌های L_1 و L_2 و L_3 ثابت نیستند و با مقداری ریپل حول یک سوم جریان خروجی تغییر می‌کنند. با توجه به اینکه جریان سلف L_1 در حالت ۴ کاهش می‌یابد، فقط در این حالت مبدل باک اول به صورت واقعی غیرفعال است. از این رو، سیکل وظیفه موثر به صورت زیر است:

$$D_E = \frac{t_s - t_c}{t_s} \quad (1)$$

داده شده است. همانطور که مشاهده می‌شود، زمان شارژ و دشارژ ولتاژ خازن‌های داخلی ترانزیستورهای قدرت، که همان V_{DS} ترانزیستورها است، کمتر از زمان خاموشی مسافت‌های قدرت است و در نتیجه، شرایط سوئیچینگ نرم برای آنها فراهم شده است.



شکل (۵): شکل موجهای ولتاژ و جریان ترانزیستورهای مبدل باک پیشنهادی به همراه جریان دیودهای هرزگرد. (الف) ترانزیستور Q1. (ب) ترانزیستور Q2. (پ) ترانزیستور Q3

Fig. (5): The voltage and the current waveforms of the transistors and freewheel diodes of the proposed triple-buck converter, (a) transistor Q1, (b) transistor Q2, (c) transistor Q3

شکل موجهای جریان سلف‌های اصلی مدار پیشنهادی در شکل (۶) نشان داده شده است. همانطور که در بخش قبل بیان شد، جریان‌های این سلف‌ها با تغییرات جزئی در محدوده یک‌سوم جریان بار هستند. شکل-موجهای جریان سلف‌های میانی بین طبقات مبدل‌های باک نیز در شکل

سیکل وظیفه مؤثر می‌تواند به صورت زیر بیان شود:

$$D_E = 1 - \frac{f_s L_S I_o}{V_{in}} \quad (7)$$

از آنجایی که مبدل در مد جریان پیوسته (CCM) عمل می‌کند، ولتاژ خروجی متوسط برابر است با:

$$V_{out} = V_{in} D_E = V_{in} - f_s L_S I_o \quad (8)$$

این معادله نشان می‌دهد که تنظیم ولتاژ خروجی را می‌توان با کنترل فرکانس کلیدزنی انجام داد.

۳- شبیه سازی مدار پیشنهادی

مدار مبدل باک سه‌گانه پیشنهادی در محیط سیمولینک متلب شبیه‌سازی شده است. تمامی المان‌های بکار برده شده در شبیه‌سازی، شامل ترانزیستورهای قدرت و سلف‌ها، بصورت غیرایده‌آل بکار برده شده است تا نتایج بدست آمده به واقعیت نزدیک‌تر باشند. فرکانس سوئیچینگ برابر ۱۰۰ کیلوهرتز انتخاب شده است. بر اساس توضیحات ارائه شده در بخش قبل، زمان روشن بودن ترانزیستورها ۷ μs و زمان تاخیر روشن شدن ترانزیستورها ۳/۳۳ μs بعد از لحظه صفر است. ولتاژ منبع تغذیه ۵۰ V است و طراحی با هدف دست‌یابی به ولتاژ خروجی ۴۰ V به همراه جریان ۱۰ A با مقاومت بار ۴ Ω انجام شده است که مشخصات مبدل در جدول (۱) آورده شده است. این مشخصات برای تقویت‌کننده‌های توان، درایورهای چراغ‌های LED، شارژرهای باتری و تغذیه میکروپروسورها بکار برده می‌شود.

با توجه به پارامترهای به دست آمده از طراحی اولیه، مقدار زمان t_d برابر ۲ μs شده است. با در نظر گرفتن حداکثر فرکانس کاری، اندوکتانس مناسب ۳۰ μH برای سلف‌های میانی در نظر گرفته شده است که مقادیر پارامترهای مدار در جدول (۲) نشان داده شده است. همچنین، یک پردازنده سیگنال دیجیتال برای تنظیم ولتاژ خروجی از طریق کنترل فرکانس سوئیچ استفاده می‌شود.

Table (1): The proposed circuit parameters

جدول (۱): پارامترهای مدار پیشنهادی

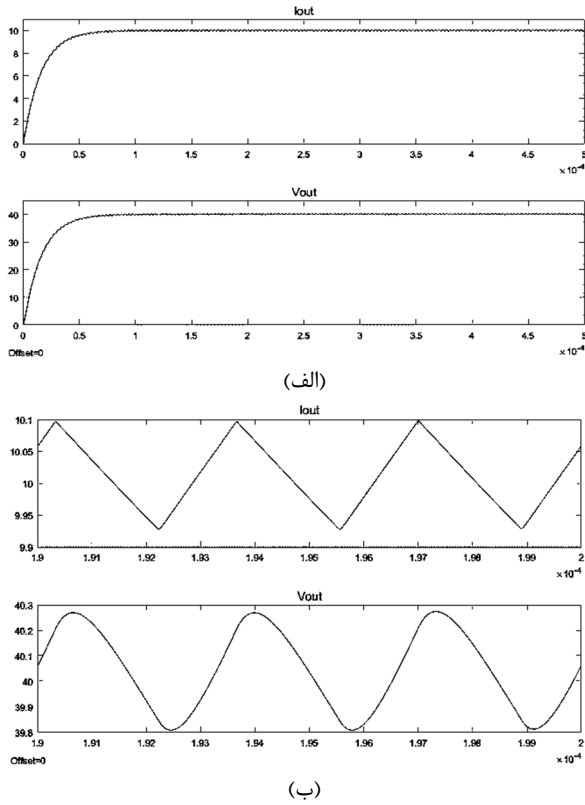
مقدار	پارامتر
۵۰ V	ولتاژ ورودی
۴۰ V	ولتاژ خروجی
۴ Ω	مقاومت بار
٪۷۰	سیکل وظیفه ترانزیستورها

Table (2): The proposed circuit elements values

جدول (۲): مقادیر المان‌های مدار پیشنهادی

مقدار	المان
۲۴۰ μH	سلف‌های اصلی
۳۰ μH	سلف‌های میانی
٪۸۰	سیکل وظیفه مؤثر

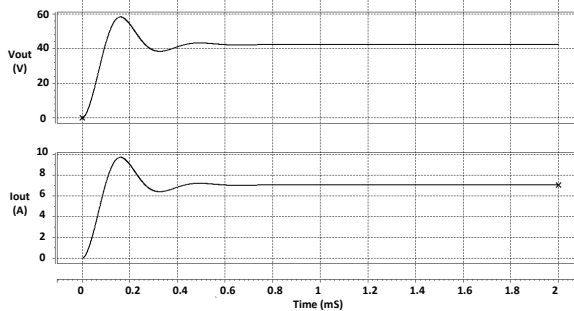
نمودارهای ولتاژ و جریان ترانزیستورهای قدرت و دیودهای هرزگرد مبدل‌های باک در بازه زمانی ۱ ms الی ۱/۰۲ ms در شکل (۵) نشان



شکل (۸): شکل موج‌های جریان و ولتاژ خروجی. (الف) نمایش کلی (ب) نمایش بزرگنمایی در بازه زمان ۰/۱۹ ms الی ۰/۲ ms

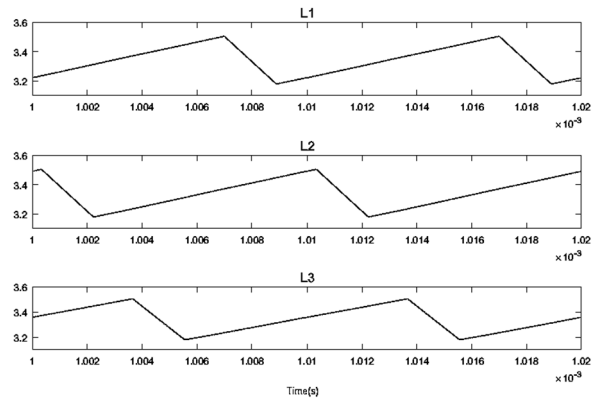
Fig. (8): The output current and the output voltage waveforms (A) the overall view (B) the magnified view in a time interval of 0.19 to 0.2 ms

به منظور بررسی بهتر و واقعی‌تر عملکرد مدار، مبدل پیشنهادی در محیط نرم‌افزار SPICE شبیه‌سازی شده است. شکل موج‌های جریان و ولتاژ خروجی مبدل باک پیشنهادی شبیه‌سازی شده در محیط SPICE در شکل (۹) نشان داده شده است جایی که پاسخ خروجی پس از مدت ۰/۶ ms به حالت پایدار خود در ۴۰ V رسیده است. همچنین، شکل موج ولتاژ خروجی به ازای مقادیر مختلف خروجی در شکل (۱۰) نشان داده شده است. جدول (۳) تلفات المان‌های مدار پیشنهادی را نشان می‌دهد جایی که بیشترین تلفات مدار ناشی از ترانزیستورهای قدرت است.

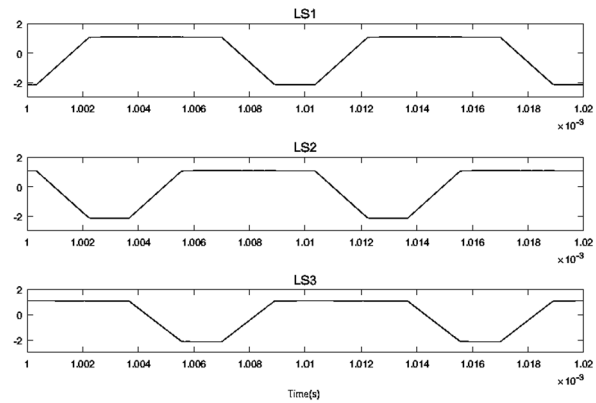


شکل (۹): شکل موج‌های ولتاژ و جریان خروجی در محیط SPICE
Fig. (9): The output voltage and current waveforms in SPICE simulation

(۷) نشان داده شده است جایی که تغییرات جهت جریان آنها در حالت‌های مختلف مشخص است.



شکل (۶): شکل موج‌های جریان سلف‌های اصلی مبدل باک پیشنهادی
Fig. (6): The current waveforms of the main inductors of the proposed triple-buck converter



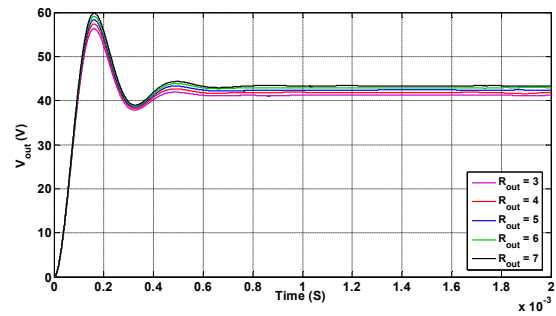
شکل (۷): شکل موج‌های جریان سلف‌های میانی مبدل باک پیشنهادی
Fig. (7): The current waveforms of the interleaved inductors of the proposed triple-buck converter

شکل موج‌های جریان و ولتاژ خروجی مبدل باک پیشنهادی در شکل (۸) (الف) نشان داده شده است جایی که پاسخ خروجی پس از مدت ۰/۶ ms به حالت پایدار خود در ۴۰ V رسیده است. بزرگنمایی شکل-موج‌های مذکور در فاصله زمانی ۰/۱۹ ms تا ۰/۲ ms در شکل (۸) (ب) نشان داده شده است. همانطور که در این شکل مشخص است، تغییرات ولتاژ خروجی به اندازه ۰/۵ V است و از این رو، نسبت ریپل خروجی به ولتاژ خروجی برابر ۱/۲۵٪ است.

با کاهش تلفات کلیدزنی، راندمان تبدیل می‌تواند بیشتر از ۹۵٪ در توان‌های خروجی پایین به دست آید که این بخاطر تکنیک سوئیچینگ نرم استفاده شده در مدار است. با این حال، با افزایش توان خروجی، راندمان می‌تواند تا ۹۲٪ کاهش یابد که این به دلیل افزایش تلفات رسانایی ناشی از افزایش فرکانس سوئیچینگ است.

۴- نتیجه گیری

در این مقاله، یک مبدل باک سه گانه با عملکرد بالا ارائه شده است که در آن از سه سلف میانی برای اتصال واحدهای مبدل باک مجزا استفاده شده است. سه واحد مبدل باک با کنترل غیرهم فاز عمل می کنند تا گذر جریان بین سوئیچهای قدرت فعال را به نرمی در ولتاژ صفر انجام دهند. نتایج شبیه سازی کاهش تلفات سوئیچینگ با عملکرد گذر ولتاژ صفر را نشان داده اند. استفاده از سه مبدل باک موازی، باعث کاهش استرس روی ترانزیستورهای قدرت می شود و در نتیجه عملکرد کلی آنها را بهبود می دهد. طراحی مبدل به صورت سه گانه با قابلیت سوئیچینگ نرم برای سایر ساختارهای مبدل و همچنین طراحی مبدل های چندگانه با توجه به کاربرد می تواند مورد توسعه و تحقیق در کارهای بعدی قرار گیرد.



شکل (۱۰): شکل موج ولتاژ خروجی به ازای مقادیر مختلف بار
Fig. (10): The output voltage waveforms for different load values

Table (3): The proposed circuit elements losses

جدول (۳): تلفات المان های مدار پیشنهادی

تلفات	المان
۰ / ۵ W	سلف های اصلی
۰ / ۱ W	سلف های میانی
۴ / ۴ W	ترانزیستورهای قدرت
۱ / ۲ W	دیودهای هرزگرد

References

- [1] A. Ajami, H. Ardi, A. Farakhor, "A novel high step-up DC/DC converter based on integrating coupled inductor and switched-capacitor techniques for renewable energy applications", IEEE Trans. on Power Electronics, Vol. 30, No. 8, pp. 4255-4263, Aug. 2015 (doi:10.1109/TPEL.2014.2360495).
- [2] C. Basso, "A power-efficient reconfigurable output-capacitor-less low-drop-out regulator for low-power analog sensing front-end", IEEE Trans. on Circuits and Systems I: Regular Papers, Vol. 64, No. 6, pp. 1318-1327, 2017 (doi:10.1109/TCSI.2016.2561638).
- [3] Peng, L. Liu, P. Chang, T. Wang, H. Li, "Switching-converter dynamic analysis with fast analytical techniques: overview and applications", IEEE Power Electronics Magazine, Vol. 4, No. 3, pp. 41-52, Sep. 2017 (doi:10.1109/MPEL.2017.2718238).
- [4] V. Yousefzadeh, E. Alarconm, D. Maksimovic, "Three-level buck converter for envelope tracking in RF power amplifiers", Proceeding of the IEEE/APEC, Vol. 3, Austin, TX, USA, March 2005.
- [5] C. Moo, T. Wu, C. Hou, Y. Hsieh, "Balanced discharging of power bank with buck-boost battery power modules", Proceeding of the IEEE/IPEC, Hiroshima, Japan, May 2014.
- [6] F. Anritter, P. Maurer, J. Reger, "Flatness based control of a buck-converter driven dc motor", IFAC Proceedings Volumes, Vol. 39, No. 16, pp. 36-41, 2006 (doi:10.3182/20060912-3-DE-2911.00010).
- [7] J. Chen, Y. Hwang, H. Chai, Y. Ku, C. Yu, "A sub-1- μ s ultrafast-response buck converter with improved analog-voltage-dynamic-estimation techniques", IEEE Trans. on Industrial Electronics, Vol. 65, No. 2, pp. 1695-1699, Feb. 2018 (doi:10.1109/TIE.2017.2733444).
- [8] M. Jinno, P. Y. Chen, Y. C. Lai, K. Harada, "Investigation on the ripple voltage and the stability of SR buck converters with high output current and low output volt", IEEE Trans. on Industrial Electronics, Vol. 57, No. 3, pp. 1008-1016, Mar. 2010 (doi:10.1109/TIE.2009.2029510).
- [9] H. Mao, O. Abdel-Rahman, I. Batarseh, "Zero-voltage-switching DC-DC converters with synchronous rectifiers," IEEE Trans. on Power Electronics, Vol. 23, No. 1, pp. 369-378, Jan. 2008 (doi:10.1109/TPEL.2007.911768).
- [10] B. W. Williams, S. J. Finney, "Passive snubber energy recovery for a GTO thyristor inverter bridge leg", IEEE Trans. on Industrial Electronics, Vol. 47, No. 1, pp. 2-8, Feb. 2000 (doi:10.1109/41.824016).
- [11] X. Wu, J. Zhang, X. Ye, Z. Qian, "Analysis and derivations for a family ZVS converter based on a new active clamp ZVS cell", IEEE Trans. on Industrial Electronics, Vol. 55, No. 2, pp. 773-781, Feb. 2008 (doi:10.1109/TIE.2007.907675).
- [12] E. Adib, H. Farzanehfard, "Zero-voltage-transition PWM converters with synchronous rectifier", IEEE Trans. on Power Electronics, Vol. 25, No. 1, pp. 105-110, Jan. 2010 (doi: 10.1109/TPEL.2009.2024153).

- [13] Y. Li, F. C. Lee "A generalized zero-current-transition concept to simplify multilevel ZCT converters", IEEE Trans. on Industry Applications, vol. 42, Sep./Oct. 2006 (doi:10.1109/TIA.2006.880846).
- [14] C. S. Moo, M., Y. J. Chen, H. L. Cheng, Y. C. Hsieh, "Twin-buck converter with zero-voltage transition", IEEE Trans. on Industrial Electronics, Vol. 58, No. 6, June 2011 (doi:10.1109/TIE.2010.2069072).
- [15] P. Giacomini, J. Scholtz, M. Mezaroba, "Step-up/step-down dc-dc ZVS PWM converter with active clamping", IEEE Trans. on Industrial Electronics, Vol. 55, No. 10, pp. 3635–3643, Oct. 2008 (doi:10.1109/TIE.2008.927234).
- [16] Y. Gu, Z. Lu, Z. Qian, X. Gu, L. Hang, "A novel ZVS resonant reset dual switch forward dc-dc converter", IEEE Trans. on Power Electronics, Vol. 22, No. 1, pp. 96–103, Jan. 2007 (doi:10.1109/TPEL.2006.886612).
- [17] X. Ruan, W. Chen, L. Cheng, C. K. Tse, Y. Hong, Z. Tao, "Control strategy for input-series-output-parallel converters", IEEE Trans. on Industrial Electronics, Vol. 56, No. 4, pp. 1174–1185, April 2009 (doi:10.1109/TIE.2008.2007980).
- [18] R. Ramos, D. Biel, E. Fossas, F. Guinjoan, "Interleaving quasisliding- mode control of parallel-connected buck-based inverters", IEEE Trans. on Industrial Electronics, Vol. 55, No. 11, pp. 3865–3873, Nov. 2008 (doi:10.1109/TIE.2008.2006016).
- [19] A. S. Muela, S. Petibon, C. Alonso, J. L. Chaptal, "Practical implementation of a high-frequency current-sense technique for VRM", IEEE Trans. on Industrial Electronics, Vol. 55, No. 9, pp. 3221–3230, Sep. 2008 (doi:10.1109/TIE.2008.927968).
- [20] B. R. Lin, C. L. Huang, "Interleaved ZVS converter with ripple-current cancellation", IEEE Trans. on Industrial Electronics, Vol. 55, No. 4, pp. 1576–1585, April 2008 (doi:10.1109/TIE.2008.917069).
- [21] M. Ilic, D. Maksimovic, "Interleaved zero-current-transition buck converter", IEEE Trans. on Industry Applications, vol. 43, no. 6, pp. 1619–1627, Nov./Dec. 2007 (doi:10.1109/TIA.2007.908175).