

تحلیل و ارزیابی سیستم کنترل هیبرید در جبرانگرهای سنکرون استاتیکی توزیع بر پایه مبدل‌های منبع جریان

سید محمدعلی زنجانی^(۱) - زهرا عظیمی^(۱) - مصطفی عظیمی^(۲)

(۱) مربی - دانشکده برق، دانشگاه آزاد اسلامی، واحد نجف آباد

(۲) کارشناسی ارشد - دانشکده برق، دانشگاه آزاد اسلامی، واحد نجف‌آباد

(۲) کارشناسی ارشد - شرکت توزیع برق استان اصفهان

تاریخ پذیرش: تابستان ۱۳۸۹

تاریخ دریافت: تابستان ۱۳۸۸

خلاصه: با پیشرفت سریع فن‌آوری در فرآیندهای کنترل، مشتریان بزرگ صنعتی تقاضامند کیفیت توان بیشتر می‌باشند. جهت دستیابی به این منظور از ادوات FACTS بهره گرفته شده است. یکی از انواع این جبرانگرها، D-Statcom می‌باشد که برای غلبه بر مشکلات کیفیت توان موجود در سیستم‌های توزیع از آن استفاده می‌گردد. در این مقاله پس از بررسی ساختار جبرانگر سنکرون استاتیکی توزیع، مدلسازی آن توسط معادلات حالت صورت گرفته و برای دستیابی به سیستم کنترل بهینه از تلفیقی از سیستم کنترل حالت و d-q استفاده می‌کنیم. این روش جدید قادر است با نمونه برداری مستقیم از پارامترهای شبکه، سرعت پاسخ جبرانگر به اغتشاشات نسبت به سیستم‌های کنترل مرسوم را به نحو مطلوبی افزایش دهد. ارائه نتایج شبیه سازی دلیلی بر کارآئی سیستم مذکور می‌باشد.

کلمات کلیدی: جبرانگر سنکرون استاتیکی توزیع، مبدل منبع جریان، سیستم کنترل حالت، سیستم کنترل d-q.

۱- مقدمه

نوعی از جبران‌کننده‌ها که بر پایه ادوات الکترونیک قدرت عمل می‌کنند و برای بهبود مشکلات کیفیت توان از آنها استفاده می‌شود، جبرانگر سنکرون استاتیکی است. در سطح توزیع، این جبرانگر D-Statcom^۱ نامیده می‌شود و معمولاً جهت محدودسازی نوسانات ولتاژ یا هارمونیک‌های جریان بار، مورد استفاده قرار می‌گیرد. همچنین این جبرانگر قادر است با تزریق توان راکتیو و اکتیو موردنیاز، کمبود ولتاژ در سیستم را جبرانسازی نماید. [۱-۵].

به صورت تئوری، کنترل کننده‌های FACTS^۲ می‌توانند به وسیله مبدل منبع ولتاژ یا مبدل منبع جریان شناخته شوند. تا حدود ۱۰ سال قبل کلیه کارهای منتشر شده پیرامون جبرانگر D-Statcom بر پایه استفاده از توپولوژی مبدل منبع ولتاژ (VCS^۳) بوده است. دلایل برتری VSC بر مبدل منبع جریان عبارت بودند از [۶]:

- مدارات کنترل و قدرت یک CSC بسیار پیچیده‌تر از یک VSC است. فیلترهای خازنی که در ترمینال CSC برای بهبود شکل موج جریان

ac خروجی استفاده شده، منجر به افزایش هزینه کلی مبدل می‌شود. علاوه بر این خازنهای فیلتر با اندوکتانس طرف ac رزونانس می‌کند. در نتیجه، ممکن است بعضی از مولفه‌های هارمونیک موجود در جریان خروجی تقویت شده و باعث تخریب هارمونیک بیشتر در جریان طرف ac گردد. همچنین طرح سوئیچینگ دو سطحی (bi-level) مرسوم نمی‌تواند در مبدل‌های منبع جریان مورد استفاده قرار گیرد.

- در مبدل منبع جریان یک دیود سری با هر سوئیچ قرار داده می‌شود. این موضوع اغلب تلفات اتصالات را در مقایسه با مبدل‌های منبع ولتاژ دو برابر می‌کند.

- جزء ذخیره‌کننده انرژی طرف dc، در توپولوژی CSC یک سلف است در حالی که در توپولوژی VSC یک خازن می‌باشد. تلفات توان در یک سلف بیشتر از یک خازن است، بنابراین بهره‌وری CSC کمتر از VSC است.

با پیشرفتهای اخیر در کنترل مبدل‌های منبع جریان و فن‌آوری سوئیچ‌های نیمه‌هادی، وضعیت بالا به دلایل زیر تغییر کرده است:

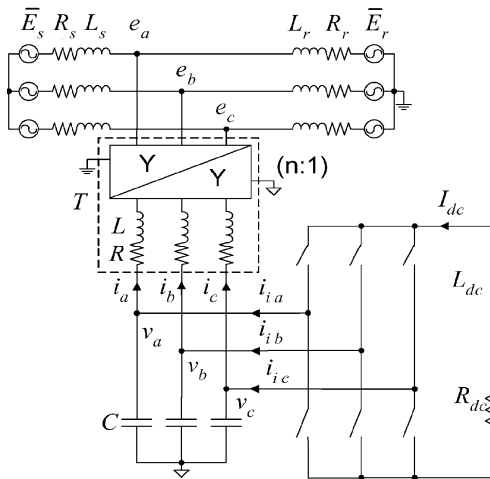
طرف dc استفاده گردد، جبرانگر بر پایه مبدل منبع جریان پرهزینه‌تر از جبرانگر، بر پایه مبدل منبع ولتاژ است. تصمیم نهایی در انتخاب نوع توپولوژی VSC یا CSC برای D-Statcom بر پایه مصالح‌های دقیق بین هزینه و کارایی است [۹ و ۱۰].

۲- ساختار کنترلر

با توجه به نوع اینورتر مورد استفاده در ساختار جبرانگر D-Statcom، استراتژی‌های متفاوتی در زمینه کنترل این ادوات پیشنهاد شده است. در این بخش با لحاظ نمودن اینورتر منبع جریان در ساختار جبرانگر، نحوه کنترل آن مورد بررسی قرار می‌گیرد.

۲-۱- ساختار کنترلر با اینورتر منبع جریان

دیگرام شماتیک جبرانگر D-Statcom که بر پایه اینورتر منبع جریان کار می‌کند، در شکل (۱) نشان داده شده است.



شکل (۱): جبرانگر سنکرون استاتیکی بر پایه مبدل منبع جریان
Fig. (1): CSC-based D-Statcom

در این شکل، ترانسفورماتور T به عنوان ترکیبی از یک ترانسفورماتور ایده‌آل و امیدانس R-L سری مدل شده است. نسبت تبدیل ترانسفورماتور، n:1، با خط در طرف اولیه و با مبدل در طرف ثانویه است. C معرف، فیلتر خازنی است. I_{dc} اندوکتانس و R_{dc} تلفات هدایت و سوئیچینگ مبدل را نشان می‌دهد. I_{dc} نیز جریان طرف dc است.

$$[i_i] = [i_{ia} \ i_{ib} \ i_{ic}]^T, [V] = [V_a \ V_b \ V_c]^T, \quad (1)$$

$$[i] = [i_a \ i_b \ i_c]^T, [e] = [e_a \ e_b \ e_c]^T$$

به ترتیب بردارهای ولتاژ خط، جریان طرف ثانویه ترانسفورماتور، ولتاژ در طول خازنهای فیلتر و جریان ترمینال CSC را نشان می‌دهد. پس از به کارگیری تبدیلات پارک و با انتخاب [e] به عنوان بردار ولتاژ مرجع، بردارهای جریان و ولتاژ بالا به ترتیب بدین صورت تبدیل می‌شوند:

$$[I_i] = [I_{id} \ I_{iq}]^T, [V] = [V_d \ V_q]^T, \quad (2)$$

$$[I] = [I_d \ I_q]^T, [E] = [E_d \ 0]^T$$

به علت وجود خازن در طرف ac، شکل موجهای ولتاژ و جریان در ترمینال خروجی CSC، سینوسی و مطلوب است. خازنها، فیلتر ذاتی برای CSC هستند. اگر چه در یک Statcom مبتنی بر VSC از نوع 48 پالس، به فیلتر نیاز نیست، اما هزینه فیلتر به هزینه مبدلهای چند سطحی و ترانسفورماتورهای چند سیم‌پیچ منتقل می‌شود.

مشکل رزونانس بین خازن و سلف در طرف ac، می‌تواند به وسیله طراحی دقیق خازنهای فیلتر و ایجاد دمپینگ کافی و با استفاده از روشهای کنترلی مناسب، برطرف گردد. علاوه بر این اکثر مشکلات پیش روی CSC می‌تواند به وسیله به کارگیری طرح سوئیچینگ سه سطحی (tri-level) که یک تکنیک استاندارد در کنترل CSC است، مرتفع گردد [۶].

ویژگیهای نسبی بالا نظیر ظرفیت ولتاژ معکوس بالا، تجهیزات اسبابر کمتر و سرعت سوئیچینگ بالاتر، ترکیب بهینه‌ای در مشخصات کاربردهای توان بالا به دست می‌دهد. با استفاده از فن آوری "the state of the art" در سوئیچهای نیمه‌هادی، دیگر به دیوهای سری در هیچ توپولوژی CSC نیاز نمی‌باشد.

تلفات طرف dc با استفاده از مواد ابر رسانا در ساختار راکتور طرف dc حداقل می‌گردد.

تحقیق بر روی توپولوژی‌های مختلف CSC و VSC و کاربردهای آن در سیستم قدرت در مراجع [۶-۸] آورده شده‌اند.

خروجی مستقیم یک CSC جریان ac قابل کنترل است در حالی که VSC یک منبع ولتاژ قابل کنترل است. اگر هر دو مبدل با تکنیک مدولاسیون عرض پالس سینوسی (SPWM) عمل کنند، دامنه مؤلفه‌های هارمونیک در هر دو مبدل به طور مستقیم متناسب با دامنه اصلی خروجی آنها است. در شرایط عملکرد طبیعی، جریان تزریقی جبرانگر درصد کوچکی از جریان خط است. بنابراین وقتی که CSC مورد استفاده قرار می‌گیرد، هارمونیکهای جریان کوچک هستند. اما هنگامیکه VSC مورد استفاده قرار می‌گیرد، برای جریان تزریقی کم، ولتاژ خروجی VSC بزرگ و خیلی نزدیک به ولتاژ سیستم است. این موضوع در هارمونیک های بزرگ ولتاژ، منجر به هارمونیکهای جریانی می‌شود، که به مراتب بزرگتر از آنها می‌باشند که به وسیله CSC تولید می‌شوند و بنابراین فیلتر پرهزینه‌ای نیاز است.

جنبه دیگر مقایسه بین توپولوژیهای CSC و VSC، تجهیزات ذخیره کننده انرژی در طرف dc است. هنگامی که جبرانگر از مبدل منبع جریان استفاده می‌کند، جریان طرف dc اندکی بزرگتر از مقدار پیک جریان تزریقی مورد نیاز که درصد کوچکی از جریان خط می‌باشد، است. اما هنگامی که یک VSC برای تزریق توان راکتیو مورد استفاده قرار می‌گیرد، باید ولتاژ طرف dc بزرگتر از مقدار پیک ولتاژ خط به خط سیستم باشد. این بدان معنی است که تجهیزات ذخیره انرژی dc در CSC کمتر از VSC است.

اما اصلی‌ترین محدودیت در استفاده از CSC در جبرانگر D-Statcom تلفات طرف dc است. حتی اگر از مواد ابر رسانا در

که تلفات توان در مقاومت R است. مقاومت R همیشه خیلی کوچک است بنابراین در عمل معقول است که از تلفات توان چشم پوشی شود. در نتیجه از $P_{ac} = P_{dc}$ معادلات دینامیکی زیر نتیجه می شود.

$$L_{dc} I_{dc} \frac{d}{dt} I_{dc} + R_{dc} I_{dc}^2 = -\frac{3}{2n} E_d I_d \quad (15)$$

که می توان این چنین بازنویسی کرد.

$$\frac{d}{dt} (I_{dc}^2) = -\frac{2R_{dc}}{L_{dc}} (I_{dc}^2) - \frac{3E_d}{L_{dc}n} I_d \quad (16)$$

در معادله (۱۶)، (I_{dc}^2) را می توان به عنوان متغیر حالت در نظر گرفت. در حالی که I_{dc} تغییر جهت نمی دهد، هیچ مشکل تکنیکی جهت انتخاب (I_{dc}^2) به عنوان متغیر حالت بروز نمی کند. در حالت پایدار، محدوده تغییرات E_d بسیار کوچک است. بنابراین شباهت معقولی در رفتار معادله (۱۶) به عنوان یک معادله خطی وجود دارد.

در معادلات (۵) و (۶) متغیرهای ورودی M_d و M_q با I_{dc} جفت هستند. با توجه به آنکه $I_{id} = M_d I_{dc}$ و $I_{iq} = M_q I_{dc}$ می باشد، با جایگذاری $M_d I_{dc}$ با I_{id} ، $M_q I_{dc}$ با I_{iq} در معادلات (۵) و (۶) به عنوان یک تبدیل ورودی غیرخطی، I_{id} ، I_{iq} را می توان به عنوان متغیرهای ورودی جدید در نظر گرفت. نتایج بهبود یافته مدل دینامیکی جبرانگر به صورت زیر است.

$$\frac{d}{dt} (I_{dc}^2) = -\frac{2R_{dc}}{L_{dc}} (I_{dc}^2) - \frac{3E_d}{L_{dc}n} I_d \quad (17)$$

$$\frac{d}{dt} I_d = -\frac{R}{L} I_d + \omega I_q + \frac{1}{L} V_d - \frac{1}{L} \frac{E_d}{n} \quad (18)$$

$$\frac{d}{dt} I_q = -\omega I_d - \frac{R}{L} I_q + \frac{1}{L} V_q \quad (19)$$

$$\frac{d}{dt} V_d = -\frac{1}{C} I_d + \omega V_q + \frac{1}{C} I_{id} \quad (20)$$

$$\frac{d}{dt} V_q = -\frac{1}{C} I_q - \omega V_d + \frac{1}{C} I_{iq} \quad (21)$$

که (I_{dc}^2) ، I_{id} ، I_{iq} ، V_d ، V_q متغیرهای حالت، I_{id} ، I_{iq} متغیرهای ورودی، ω ، L_{dc} ، R_{dc} ، C ، L ، R پارامترهای خروجی هستند. I_q و I_d متغیرهای خروجی هستند. پارامترهای سیستم و به عنوان ثابت در نظر گرفته شده اند.

در حالت پایدار، E_d ولتاژ سیستم نزدیک به یک پریونیت است. بنابراین مشکلی در ملاحظه آن به عنوان مقدار ثابت وجود ندارد. به منظور دقت بیشتر می توان E_d را به عنوان اغتشاش در (۱۵) در نظر گرفت. این موضوع $\frac{E_d}{n}$ را به عنوان یک متغیر مطرح می سازد. مدل دینامیکی در فرم ماتریسی این چنین است.

$$\dot{x} = Ax + Bu + Fe \quad (22)$$

$$y = Cx \quad (23)$$

که

$$x = \begin{bmatrix} I_{dc}^2 & I_d & I_q & V_d & V_q \end{bmatrix}^T \quad (24)$$

$$u = \begin{bmatrix} I_{id} & I_{iq} \end{bmatrix}^T, e = E_d, y = \begin{bmatrix} I_{dc}^2 & I_q \end{bmatrix}^T$$

اینورتر منبع جریان با استفاده از تکنیک SPWM سه سطحی (Tri-level) کنترل می شود که در این روش، اینورتر به عنوان یک تقویت کننده توان خطی سه فاز رفتار می کند. CSC تحت کنترل SPWM سه سطحی را می توان این چنین مدل کرد:

$$\begin{aligned} i_{ia} &= m_a I_{dc} \\ i_{ib} &= m_b I_{dc} \\ i_{ic} &= m_c I_{dc} \end{aligned} \quad (3)$$

$$L_{dc} \frac{d}{dt} I_{dc} + R_{dc} I_{dc} = -m_a V_a - m_b V_b - m_c V_c \quad (4)$$

که m_a ، m_b ، m_c سیگنالهای تنظیم سه فاز که به پیک سیگنال حامل مثلثی نرمالیزه شده اند، می باشد. سیگنالهای تنظیم می توانند به خوبی به محور d-q منتقل شوند. بنابراین، می توان روابط را به خوبی این چنین بازنویسی کرد:

$$I_{id} = M_d I_{dc} \quad (5)$$

$$I_{iq} = M_q I_{dc} \quad (6)$$

$$L_{dc} \frac{d}{dt} I_{dc} + R_{dc} I_{dc} = -\frac{3}{2} M_d V_d - \frac{3}{2} M_q V_q \quad (7)$$

معادلات دینامیکی از مبدل تا طرف ثانویه ترانسفورماتور به قرار زیر هستند:

$$\frac{d}{dt} I_{dc} = -\frac{R_{dc}}{L_{dc}} I_{dc} - \frac{3}{2L_{dc}} M_d V_d - \frac{3}{2L_{dc}} M_q V_q \quad (7)$$

$$\frac{d}{dt} I_d = \omega I_q - \frac{R}{L} I_d - \frac{1}{L} \frac{E_d}{n} + \frac{1}{L} V_d \quad (8)$$

$$\frac{d}{dt} I_q = -\omega I_d - \frac{R}{L} I_q + \frac{1}{L} V_q \quad (9)$$

$$\frac{d}{dt} V_d = -\frac{1}{C} I_d + \omega V_q + \frac{1}{C} M_d I_{dc} \quad (10)$$

$$\frac{d}{dt} V_q = -\frac{1}{C} I_q - \omega V_d + \frac{1}{C} M_q I_{dc} \quad (11)$$

متغیرهای ورودی M_d و M_q هستند. متغیرهای خروجی I_q و I_{dc} بوده که مطابق با اهداف کنترلی جبرانگر انتخاب می شوند.

سیستم فوق، غیرخطی است. روش معمول در این زمینه، خطی سازی معادلات سیستم حول نقطه عملکرد در حالت پایدار است. عیب این روش آن است که مدل و طراحی کنترل وابسته به نقطه عملکرد است. از معادلات (۵) و (۶) به وضوح می توان دید که I_{dc} منبع غیرخطی در مدل جبرانگر بر پایه CSC می باشد. روشی که برای توضیح دینامیک I_{dc} می توان از آن استفاده کرد، معادله تعادل توان است. اگر P_{ac} توان اکتیوی باشد که به وسیله منبع ac تحویل می شود و P_{dc} توان اکتیو جذب شده در طرف dc را نشان دهد، داریم:

$$P_{ac} = -\frac{3}{2} \frac{E_d}{n} I_d \quad (12)$$

$$P_{dc} = V_{dc} I_{dc} = L_{dc} I_{dc} \frac{d}{dt} I_{dc} + R_{dc} I_{dc}^2 \quad (13)$$

ارتباط بین P_{ac} و P_{dc} بدین ترتیب است:

$$P_{ac} = P_{dc} + P_{loss} \quad (14)$$

بعد از آنکه طراحی انجام شد، T می‌تواند با انتخاب ضریب حلقه بسته برابر با یک درست شود، بدین معنی که در حالت پایدار $y=y_{ref}$ شود. ماتریس M باید به روشی طراحی گردد که خروجی y توسط اغتشاش e ، اندکی امکان نوسان داشته باشد. حالت ایده‌آل آن است که ماتریس $C(SI-A+BK)^{-1}(BM+F)$ صفر باشد، اما در مدل جبرائنگر ارائه شده امکان پذیر نیست. بنابراین M باید به روشی طراحی گردد که خروجی توسط اغتشاش در حالت پایدار و پریرود گذرا، به طور معقول کمی تحت تاثیر قرار گیرد. این موضوع را می‌توان به وسیله $\lim_{S \rightarrow 0} C(SI-A+BK)^{-1}(BM+F) = 0$ به دست آورد.

ب) تخمین گر در حالت کاهش مرتبه داده شده

به منظور به کارگیری فیدبک حالت، همه متغیرهای حالت و ورودی اغتشاش باید در دسترس باشند. متغیرهای حالت شامل جریان I_{dc} و I_{dc} ، جریانهای تزریقی i_a ، i_b و i_c و ولتاژهای نقطه اتصال e_a ، e_b و e_c و ولتاژهای در طول خازنهای فیلتر V_a ، V_b و V_c است. تاثیر آنکه سیستم کاملاً مشاهده پذیر است، به سادگی با استفاده از ماتریس A و C صورت می‌گیرد. این موضوع بدان اشاره دارد که اندازه‌گیری همه متغیرهای حالت لازم نیست. در این حالت فقط متغیرهای ورودی، خروجی و اغتشاش باید اندازه‌گیری شوند. این متغیرها شامل E_d ، I_q ، I_d ، I_{dc} است.

یک تخمین زن کاهش مرتبه داده شده می‌تواند برای حذف سنسورهای ولتاژ خازن طراحی گردد. برای سیستم خطی که در معادلات (۲۶) و (۲۷) توضیح داده شده است، طراحی تخمین گر حالت کاملاً قابل فهم است [۷] و [۸]. فرض می‌شود که بردار متغیرهای حالت X ، شامل دو قسمت باشد یعنی $X = [X_1 \dots X_2]^T$. بردار متغیرهای حالت اندازه گیری شده و $X_2 = [V_d \dots V_q]^T$ بردار متغیرهای تخمین زده شده است. بنابراین معادله (۲۰) می‌تواند این چنین بازنویسی شود.

$$\begin{bmatrix} \dot{X}_1 \\ \dot{X}_2 \end{bmatrix} = \begin{bmatrix} A_{11} & A_{12} \\ A_{21} & A_{22} \end{bmatrix} \begin{bmatrix} X_1 \\ X_2 \end{bmatrix} + \begin{bmatrix} B_1 \\ B_2 \end{bmatrix} u + \begin{bmatrix} F_1 \\ F_2 \end{bmatrix} e \quad (29)$$

که

A_{11} زیر ماتریس 3×3 ، بالا سمت چپ در A است.

A_{12} زیر ماتریس 3×2 ، بالا سمت راست در A است.

A_{21} زیر ماتریس 3×2 ، پایین سمت چپ در A است.

A_{22} زیر ماتریس 2×2 ، پایین سمت راست در A است.

B_1 سه سطر بالایی در B است.

B_2 دو سطر پایینی در B است.

F_1 سه سطر بالایی در F است.

F_2 دو سطر پایینی در F است.

بردار حالت تخمین زده شده این چنین است.

$$A = \begin{bmatrix} -\frac{2R_{dc}}{L_{dc}} & -\frac{3E_d}{L_{dc}} & 0 & 0 & 0 \\ 0 & -\frac{R}{L} & \omega & \frac{1}{L} & 0 \\ 0 & -\omega & -\frac{R}{L} & 0 & \frac{1}{L} \\ 0 & -\frac{1}{c} & 0 & 0 & \omega \\ 0 & 0 & -\frac{1}{c} & -\omega & 0 \end{bmatrix}, \quad B = \begin{bmatrix} 0 & 0 \\ 0 & 0 \\ 0 & 0 \\ \frac{1}{c} & 0 \\ 0 & \frac{1}{c} \end{bmatrix} \quad (25)$$

$$F = \begin{bmatrix} 0 \\ \frac{1}{L} \\ 0 \\ 0 \\ 0 \end{bmatrix}, \quad C = \begin{bmatrix} 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 \end{bmatrix}$$

۲-۲- طراحی کنترل کننده

در بخش قبل مدل خطی یک جبرائنگر که بر پایه مبدل منبع جریان عمل می‌کرد، به دست آمد. در این بخش برآنیم تا یک کنترلر فیدبک حالت با یک تخمین زن حالت برای سیستم بیان نمائیم.

الف) کنترلر حالت

برای سیستم خطی ارائه شده به وسیله معادلات (۲۲) و (۲۳) طراحی کنترلر در فیدبک حالت آسان است. در این حالت متغیرهای خروجی، متغیرهای ورودی مرجع را دنبال کرده و به وسیله ورودی اغتشاش تحت تاثیر قرار نمی‌گیرند. کنترلر می‌تواند به فرم زیر باشد.

$$u = -Kx + Ty_{ref} + Me \quad (26)$$

که ورودی مرجع: $y_{ref} = [I_{idref} \quad I_{iqref}]^T$ ، ماتریس 2×5 ضرایب ثابت فیدبک حالت برای متغیرهای حالت، T ماتریس 2×2 ضرایب ثابت قطری برای ورودی مرجع و M بردار 2×1 ضرایب ثابت برای ورودی اغتشاش است.

رابطه ورودی - خروجی حلقه بسته، این چنین است.

$$y = C(SI - A + BK)^{-1} [BTy_{ref} + (BM + F)e] = 0 \quad (27)$$

در این حالت بخصوص، ممکن است K که در ماتریس $C(SI - A + BK)^{-1}B$ یک ماتریس قطری است، پیدا شود که به یک سیستم حلقه بسته اشاره و قطبها را در مکانهای مطلوب جایگذاری نماید. با فرض آن که

$$K = \begin{bmatrix} k_{11} & k_{12} & k_{13} & k_{14} & k_{15} \\ k_{21} & k_{22} & k_{23} & k_{24} & k_{25} \end{bmatrix} \quad (28)$$

روش زیر در محاسبه کنترلر، کاملاً قابل فهم است.

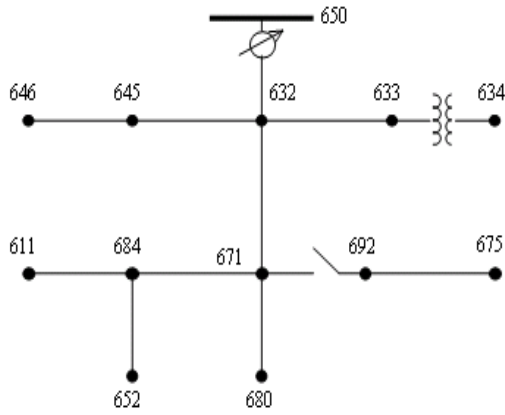
- محاسبه فرم نزدیک به $C(SI - A + BK)^{-1}$

- نتایج یک ماتریس 2×2 است.

- انتخاب بعضی از مقادیر K به طوری که نتایج، ماتریس قطری باشد.

- تعیین دیگر مقادیر K ، به طوری که قطبها در مکانهای مطلوب باشند.

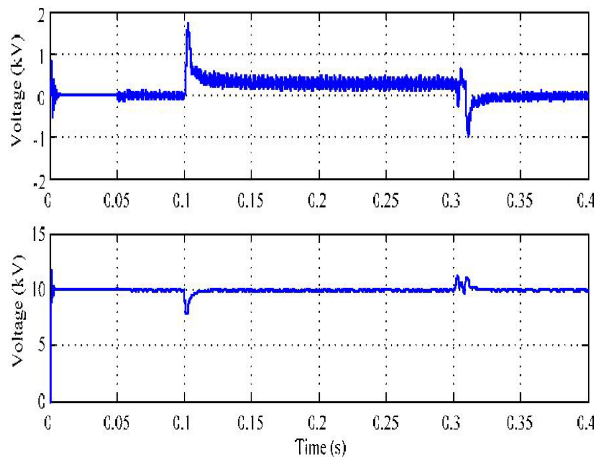
می‌شود)، تأثیر استفاده از جبرانگر با سیستم کنترل هیبرید پیشنهادی و با در نظر گرفتن تغییرات پارامترهای شبکه مورد تحلیل و ارزیابی قرار می‌گیرد. در شکل (۴) سیستم توزیع مورد نظر نشان داده شده است.



شکل (۴): دیاگرام شماتیک سیستم مورد مطالعه
Fig. (4): Schematic diagram of case study system

الف) تغییرات ضریب قدرت بار

در شبکه مورد مطالعه یک بار مقاومتی خالص و یک بار با ضریب توان 0.6 به ترتیب مورد آزمایش قرار می‌گیرند. نتایج شبیه سازی مولفه‌های dq ولتاژ جبران شده و جریان تزریقی در اشکال (۵) تا (۸) به نمایش در آمده‌اند. کمبود ولتاژ، می‌تواند توسط جبرانگر D-Statcom با استفاده از سیستم کنترل هیبرید کاهش یابد. جریان تزریقی هنگامی که ضریب توان تغییر می‌کند، هیچ تغییر قابل توجهی نمی‌کند. این موضوع نشانگر آن است که نوع بار بر روی جریان جبران سازی موازی، تأثیر چندانی ندارد.



شکل (۵): ولتاژ بوس جبران شده در SRF با بار مقاومتی خالص مؤلفه d (بالا)، مؤلفه q (پایین)

Fig. (5): Compensated bus voltage in SRF with pure resistance load: d component (top), q component (bottom)

$$\dot{\hat{x}}_2 = Hx_1 + \int \left[(A_{22} - HA_{12})\hat{x}_2 + (A_{21} - HA_{11})x_1 \right] + (B_2 - HB_1)u + (F_2 - HF_1)e \quad (30)$$

که H ماتریس ثابت 2x2 است.

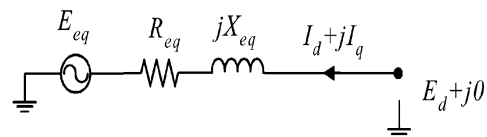
در این تخمین گر، H برای ایجاد ماتریس قطری $(A_{22} - HA_{12})$ طراحی شده است. در مقایسه با مقادیر ویژه (A-BK)، مقادیر در $(A_{22} - HA_{12})$ ، 5 برابر دورتر از محور موهومی قرار گرفته‌اند.

ج) ورودی مرجع

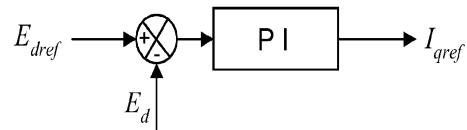
در این کنترلر دو ورودی مرجع وجود دارد. یکی مقدار مرجع جریان dc، I_{dref} است که به طور مستقیم داده می‌شود و دیگری مقدار مرجع جریان راکتیو، I_{qref} است که می‌تواند با یکی از چهار روش زیر به دست آید.

- به طور مستقیم مطابق با تجهیزات سیستم به دست آید.
- معمولاً گرفتن مقدار مرجع توان راکتیو تزریقی Q_{ref} خیلی راحت است. در این حالت می‌توان I_{qref} را از رابطه $E = -\left(\frac{3}{2}\right)E_d I_q$ به دست آورد ($E_q = 0$).

- بعضی اوقات برای جبرانگر، تنظیم ولتاژ نقطه اتصال در یک مقدار مخصوص مدنظر می‌باشد. در این حالت مقدار مرجع ولتاژ E_{dref} داده شده است. اگر مدار معادل تونن در دسترس باشد I_{qref} می‌تواند مطابق با E_d مطلوب و I_d شناخته شده در قبل، به دست آید. در شکل (۲) مدار معادل تونن دیاگرام تک خطی نشان داده شده است.
- اگر مرجع ولتاژ E_{dref} داده شده و مدار معادل تونن در دسترس نباشد، می‌توان از یک کنترلر PI برای به دست آوردن I_{qref} استفاده کرد. شکل (۳) دیاگرام شماتیک روش پیدا کردن I_{qref} از اختلاف بین E_{dref} و مقدار اندازه گیری شده E_d را نشان می‌دهد.



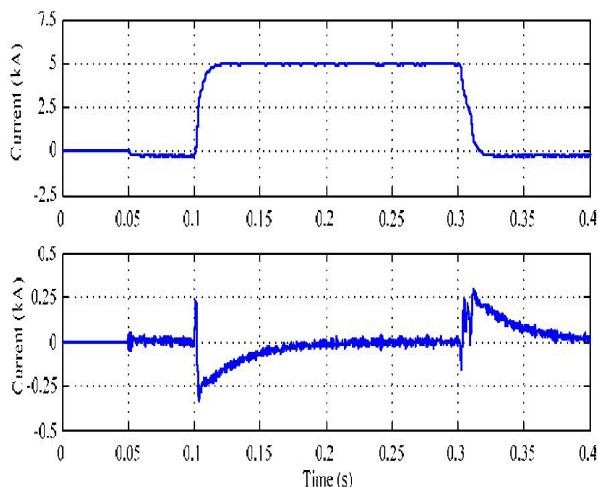
شکل (۲): به دست آوردن I_{qref} از مدار معادل تونن
Fig. (2): Deriving I_{qref} from the Thevenin Equivalent Circuit.



شکل (۳): به دست آوردن I_{qref} با استفاده از کنترلر PI
Fig. (3): Deriving I_{qref} using a PI controller.

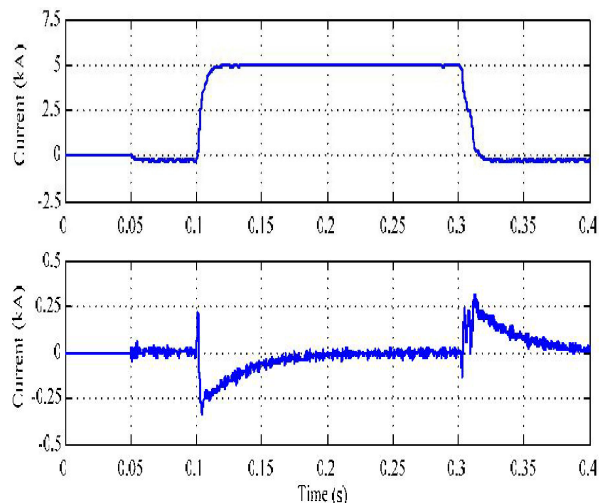
۳- سیستم مورد مطالعه

در این بخش، با استفاده از نرم افزار EMTDC/PSCAD و بر روی سیستم استاندارد IEEE 13 Node Test Feeder مربوط به بانک اطلاعاتی IEEE (که جهت شبیه سازی سیستم توزیع از آن استفاده



شکل (۸): جریان تزریقی به باس در SRF با بار با ضریب توان 0.6 مؤلفه d (بالا)، مؤلفه q (پایین)

Fig (8): Injected current to bus in SRF with load power factor 0.6: d component (top), q component (bottom)

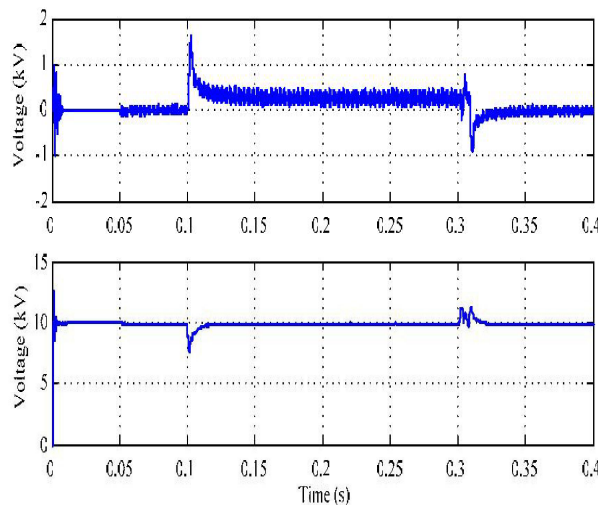


شکل (۶): جریان تزریقی به باس در SRF با بار مقاومتی خالص مؤلفه d (بالا)، مؤلفه q (پایین)

Fig. (6): Injected current to bus in SRF with pure resistance load: d component (top), q component (bottom).

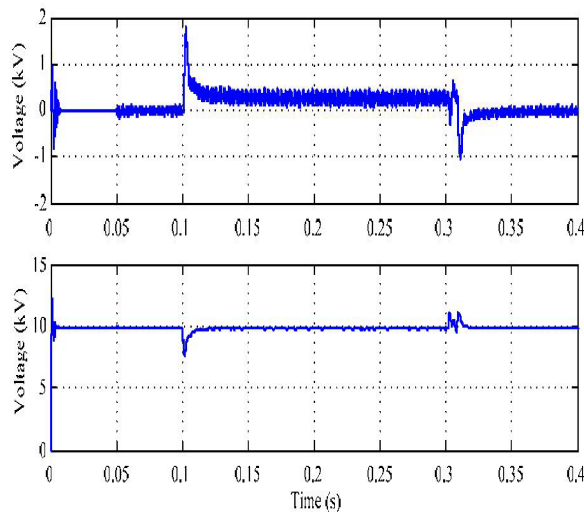
ب) تغییرات راکتانس ناشی ترانسفورماتور^۷

در شبکه مورد مطالعه، اگر راکتانس ناشی به ترتیب 10 و 15 درصد انتخاب شوند، در اشکال (۹) تا (۱۲) نتایج شبیه سازی مربوط به مولفه‌های dq ولتاژ جبران سازی تزریقی در این باس نشان داده شده‌اند.



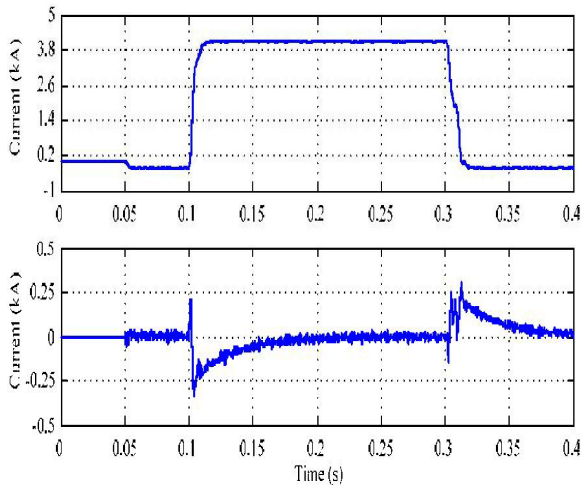
شکل (۹): ولتاژ باس جبران شده در SRF با ترانسفورماتور با راکتانس ناشی 10% مؤلفه d (بالا)، مؤلفه q (پایین)

Fig (9): Compensated bus voltage in SRF with 10% leakage reactance of transformer: d component (top), q component (bottom)



شکل (۷): ولتاژ باس جبران شده در SRF با بار با ضریب توان 0.6 مؤلفه d (بالا)، مؤلفه q (پایین)

Fig. (7): Compensated bus voltage in SRF with load power factor 0.6: d component (top), q component (bottom).



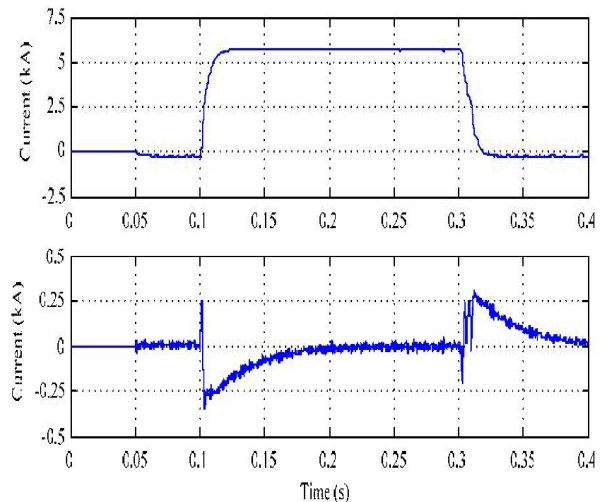
شکل (۱۲): جریان تزریقی به باس در SRF با ترانسفورماتور با راکتانس نشستی 15% مؤلفه d (بالا)، مؤلفه q (پایین)

Fig (12): Injected current to bus in SRF with 15% leakage reactance of transformer: d component (top), q component (bottom)

شکل‌های (۹) و (۱۰) نشان می‌دهند که هنگامی که ترانسفورماتور راکتانس نشستی کوچکتری دارد، جریان جبران‌سازی موازی بزرگتر است. شکل (۱۱) و (۱۲) نیز نشان می‌دهد که هنگامی که ترانسفورماتور، راکتانس نشستی بزرگتری دارد، پاسخ زمانی کاهش می‌یابد. تغییرات امپدانس ترانسفورماتور دارای تاثیرات مشابهی با تغییرات طول خط است.

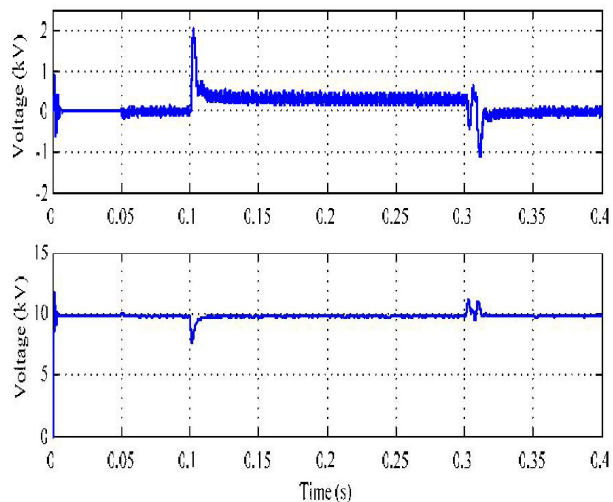
ج) تغییرات قدرت اتصال کوتاه شبکه^۸

شبکه مورد آزمایش دارای قدرت اتصال کوتاه 700MVA و 350MVA می‌باشد. جبرانگر D-Statcom در هر دو حالت مورد آزمایش قرار می‌گیرد. در شکل‌های (۱۳) تا (۱۶) نتایج شبیه سازی مربوط به مولفه‌های dq ولتاژ جبران‌سازی و جریان تزریقی در باس مورد نظر را نشان می‌دهد. هنگامی که امپدانس منبع بزرگتر می‌شود، شبکه ضعیف‌تر گردیده و کمترین جریان جبران‌سازی موازی در شبکه 350 MVA و بنا به دلایل مشابه ذکر شده بالا، پدیدار می‌گردد.



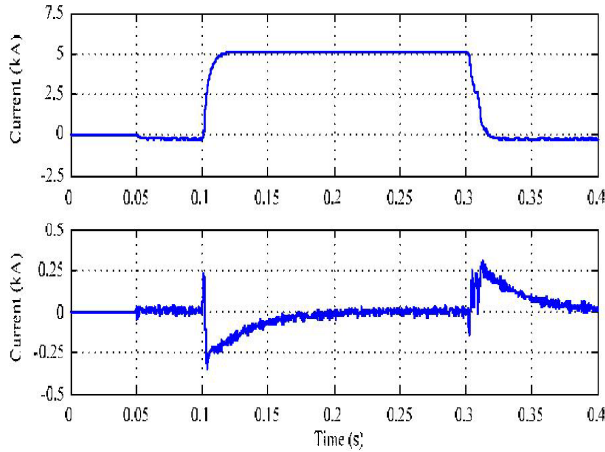
شکل (۱۰): جریان تزریقی به باس در SRF با ترانسفورماتور با راکتانس نشستی 10% مؤلفه d (بالا)، مؤلفه q (پایین)

Fig. (10): Injected current to bus in SRF with 10% leakage reactance of transformer: d component (top), q component (bottom)



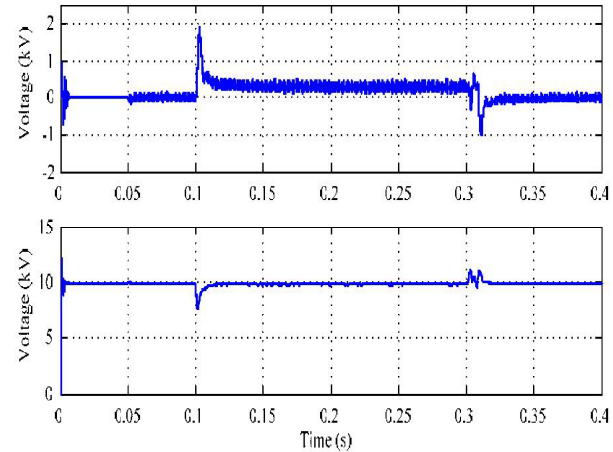
شکل (۱۱): ولتاژ باس جبران شده در SRF با ترانسفورماتور با راکتانس نشستی 15% مؤلفه d (بالا)، مؤلفه q (پایین)

Fig (11): Compensated bus voltage in SRF with 15% leakage reactance of transformer: d component (top), q component (bottom)



شکل (۱۶): جریان تزریقی به باس در SRF با شبکه 700 MVA
مؤلفه d (بالا)، مؤلفه q (پایین)

Fig (16): Injected current to bus in SRF with 700 MVA grid: d component (top), q component (bottom)



شکل (۱۳): ولتاژ باس جبران شده در SRF با شبکه 350 MVA
مؤلفه d (بالا)، مؤلفه q (پایین)

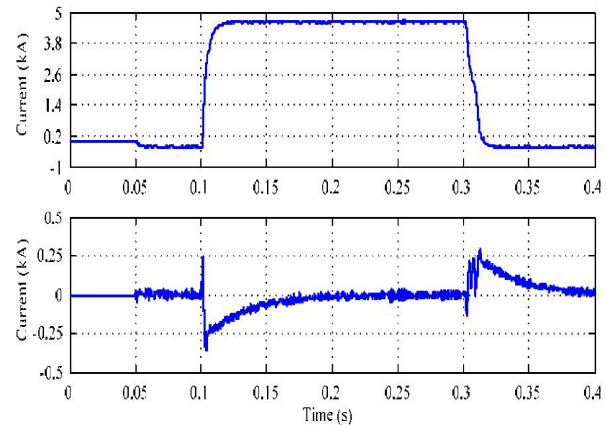
Fig. (13): Compensated bus voltage in SRF with 350 MVA grid: d component (top), q component (bottom)

۴- نتیجه‌گیری

در این مقاله یک جبرانگر سنکرون استاتیکی توزیع بر پایه مبدل‌های منبع جریان پیشنهاد گردیده است. یک مدل خطی برای جبرانگر مذکور، به واسطه مدل غیرخطی معادله بالانس توان و ورودی غیرخطی انتقال بدست آمد. مدل خطی جدید مستقل از نقطه عملکرد سیستم بوده و سیستم فیدبک کنترل حالت با تخمین گر کاهش مرتبه بر روی جبرانگر سنکرون استاتیکی توزیع به اجرا در آمده است. همچنین کارایی سیستم در حالت ماندگار، ناشی از تغییرات ضریب قدرت بار، راکتانس نشستی ترانسفورماتور و قدرت اتصال کوتاه شبکه توزیع نمونه با بهره‌گیری از نرم افزار EMTDC/PSCAD مورد ارزیابی قرار گرفت. نتایج شبیه‌سازی نشان می‌دهد که افت ولتاژ در ساختار جدید می‌تواند در زمانی حدود نیم سیکل جبرانسازی گردیده و جریان جبرانسازی موازی نیز به طور معکوس با امپدانس شبکه متناسب است. لذا می‌توان دریافت که جبرانگر مذکور قادر است تمامی اهداف جبرانگر سنکرون استاتیکی توزیع را با پاسخ زمانی سریعتر نسبت به مدل‌های مرسوم و جریان تزریقی کم در حین عملیات بهره‌برداری محقق سازد.

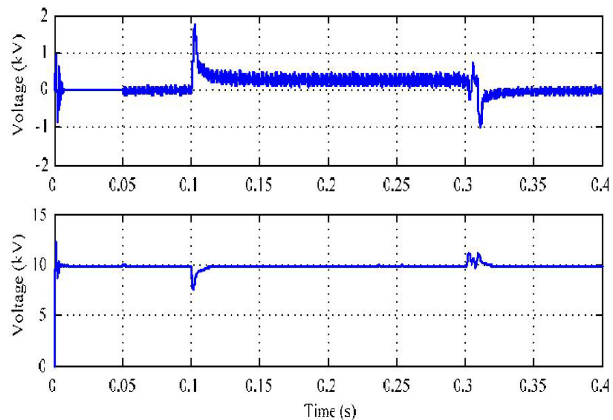
پی‌نوشت:

- 1- Distribution Static Synchronous Compensator
- 2- Flexible AC Transmission System
- 3- Voltage Source Converter
- 4- Current Source Converter
- 5- Sinusoidal Pulse Width Modulation
- 6- Load Power Factor
- 7- Leakage Reactance of the Transformer
- 8- Short Circuit Power of Grid



شکل (۱۴): جریان تزریقی به باس در SRF با شبکه 350 MVA
مؤلفه d (بالا)، مؤلفه q (پایین)

Fig. (14): Injected current to bus in SRF with 350 MVA grid: d component (top), q component (bottom)



شکل (۱۵): ولتاژ باس جبران شده در SRF با شبکه 700 MVA
مؤلفه d (بالا)، مؤلفه q (پایین)

Fig (15): Compensated bus voltage in SRF with 700 MVA grid: d component (top), q component (bottom)

مراجع

- [1] IEEE Std. 1159-1995, "IEEE recommended practice for monitoring electric power quality: Technical report", The Inst. of Electri. and Electro. Engi., Inc., 1995.
- [2] M.h.J. Bollen, M. Hager, C. Roxenius, "Effect of induction motor and other loads on voltage dips: Theory and measurements", Bologna Pow. Teach. Conf., Vol.3, June 2003.
- [3] R.C. Dugan, M.F. McGranaghan, H. Wayne Beaty, "Electrical power systems quality", McGraw Hill Companies, Vol.1, No.3, pp.63-67, Sep. 2003.
- [4] Y.H. Song, A.T. Johns, "Flexible ac transmission systems (FACTS)", IEE, 1999.
- [5] H. Masdi, N. Mariun, S. Mahmud, A. Mohamed, S. Yusuf, "Design of a Prototype D-statcom for Voltage Sag Mitigation,"IEEE National Power and Energy Conference. pp. 61-66, Nov.2004
- [6] Y. Ye, M. Kazerani, V. Quintana, "Current-source converter based statcom: Modeling and control", IEEE Trans. on Pow. Deli., Vol.20, No.2, pp.795-800, Apr. 2005.
- [7] IEEE Std. 1366 2001, :IEEE guide for electric power distribution reliability indices: Technical report", The Inst. Of Electri. And Electro. Engi., Inc., 2001.
- [8] P.J. Antsaklis, A.N. Michel, "Linear systems, the McGraw-Hill companies", pp.355-356, 1997.
- [9] R. Cai, "Analysis of STATCOM for voltage dip mitigation", Masters Thesis, Dep. Of Elec. Pow. Engi. Chalmers University of Technology, Dec. 2004.
- [10] G.C. Hsieh, J.C. Hung, "Phase-locked loop techniques: A survey", IEEE Trans. On Indu. Elec., Vol.43, Issue 6, pp.609-615, Dec. 1996.